SURE 静岡大学学術リポジトリ Shizuoka University REpository

Study on thermal instability of thin SOI layers for application to quantum dot devices

メタデータ	言語: en
	出版者: 静岡大学大学院電子科学研究科
	公開日: 2008-04-11
	キーワード (Ja):
	キーワード (En):
	作成者: Nuryadi, Ratno
	メールアドレス:
	所属:
URL	http://hdl.handle.net/10297/1420

氏名・(本籍) ラトノ ヌルヤディ (インドネシア)

学位の種類 博士 (工学)

学位記番号 工博甲第 239 号

学位授与の日付 平成 15年3月23日

学位授与の要件 学位規程第5条第1項該当

研究科・専攻の名称 電子科学研究科 電子材料科学

学位論文題目 Study on thermal instability of thin SOI layers for applica-

tion to quantum dot devices

(薄いSOI層の熱的不安定性の解明と量子ドットデバイスへ

の応用)

論文審査委員 (委員長)

教授 福田安生 教授 天明 二郎

教授 立 岡 浩 一 教授 池 田 浩 也

教授 田部道晴

論文内容の要旨

非晶質SiO2層上に30 nm以下の薄い単結晶Si層を持つSOI (Silicon-on-Insulator) 基板は、高速・低消費電力電界効果トランジスタや単電子トランジスタ(SET)のような次世代Siナノデバイス用基板として注目されている。しかしながら、このような薄いSi層は熱的に不安定であり、これはデバイス作製プロセス上重要な問題となる。

このような背景のもと、本論文においては、自作のSOI基板を用いて埋め込み酸化膜上の薄い単結 晶Si (100) 層の熱的挙動を調べた。また、その結果を基に単結晶Si量子ドット構造を持つSET及び フィールドエミッタデバイスを提案・作製した。本論文は以下に示すように7つの章により構成され ている。

第一章では、本研究の意義と目的を示す。

第二章では、1 nmから26 nmまでの薄いSi層を持つSOI基板の熱凝集現象について述べる。超高真空中で加熱したSOI基板の表面形状を原子間力顕微鏡(AFM)等により詳細に調べた。その結果、30 nm以下の薄いSi層は熱凝集し、多数のSi島がSiO2上に形成されることを見出した。透過電子顕微鏡(TEM)観察により、このSi島は単結晶であり、熱凝集前のSi層と同じ結晶方位を持つことを明らかにした。また、個々のSi島は(100)、(111)及び(311)のファセット面から構成されており、〈310〉方向に配列することを明らかにした。さらに、この熱凝集はSi層膜厚が薄いほど低温で生じ、10 nm以下では、900-1000℃程度の加熱で起こることを見出した。なお、非晶質SiO2にSi島が規則性を持って配列

することを発見したのは、本研究が初めてである。

第三章では、熱凝集の時間変化とそのメカニズムについて検討した結果を示す。走査電子顕微鏡 (SEM)によるその場観察の結果から、熱凝集の初期段階では、まず四角い穴が開くとともに、穴の周辺にSi原子の盛り上がりが生じ、更に穴が拡大するにつれてつぎつぎにSi島が形成されることがわかった。熱凝集領域の中央部分をAFMで観察した結果、埋め込み酸化膜(SiO2)が比較的薄い場合はピンホールが多く観測され、埋め込み酸化膜が厚い場合には突起が観測された。これらの中央部分の構造が局所的な応力を生じさせ、熱凝集のきっかけになると考えられる。また、Si島形成とその配列化を解明するために、表面エネルギーと歪エネルギーが複合的に作用したモデルを提案し、シミュレーションにより実験結果を再現した。

第四章では、デバイス作製上重要となるパターン化を施したSOI層の熱凝集について調べた結果を示す。AFM観察により、応力の高いパターンの端から熱凝集が始まることを見出した。また、Si層の体積が制限されるため、形成されたSi島のサイズは、パターン化しないSOI層のSi島に比べて小さくなることがわかった。

第五章では、連結型Siドット構造を持つSETの作製と電気特性について述べる。デバイスの作製に当たっては、連結ドット作製プロセスと電子ビーム露光を組み合わせて行った。連結Siドットは、これまで研究室で開発してきたナノスケールのSiN核の自然形成とそれをマスクとした選択酸化プロセス(nano-LOCOS)により形成した。この際、熱凝集に関する実験結果を基に熱凝集を回避しながら単結晶Siドットを形成する条件を見出し、SETを作製した。その三端子特性はドット間トンネル障壁として働くドット連結部の膜厚に大きく依存することを見出した。

第六章では、Siドットを持つフィードエミッタについて、その構造及び作製プロセスを提案するとともに、基礎となるSiナノ突起からの電子放出特性を示す。このデバイスの作製法はほぼ第五章のSETの作製法と共通であり、nano-LOCOSプロセスに電子ビーム露光を組み合わせて行う。デバイス作製の予備実験として、バルクSi基板表面にnano-LOCOSプロセスによりSiナノ突起を形成し、その突起からの電子放出特性の測定を行った。その結果、比較的低い平均印加電界で大きなエミッション電流を得るとともに、突起先端部の形状・寸法の制御が重要であることを明らかにした。この実験結果は、Siドットフィールドエミッタの有効性を示唆している。

第七章では、これらの結果のまとめを示す。

論 文 審 査 結 果 の 要 旨

埋め込み SiO2 層 (buried oxide: BOX) 上に $20\sim30$ nm 以下の薄い単結晶 Si 層を持つ SOI (silicon-on-insulator) 基板は、高速・低消費電力集積回路用基板として、また単電子トランジスタ (single-electron transistor: SET) のような将来のナノデバイス用基板として注目されている。しかし、このような薄い Si 層は熱的に不安定で熱凝集が生じやすいことが報告され、デバイス作製上の大きな問題と認識され始めている。このような背景のもと、本研究では、BOX 上の薄い単結晶 Si (100) 層の熱的挙動を詳細に調べている。また、その結果をもとに作製プロセスを最適化して熱凝集を抑制し、2次元連結 Si ドット構造を持つ SET 及び Si ドットフィールドエミッタを作製・評価している。

本論文は以下に示すように7つの章により構成されている。

第一章で、本研究の意義と目的を述べた後、第二章では、超高真空中で加熱した SOI 基板の表面 形状を原子間力顕微鏡等により調べた結果を示している。30 nm 以下の薄い Si 層は臨界温度以上の 熱処理で熱凝集し、多数の Si 島が BOX 上に形成される。透過電子顕微鏡観察により、この Si 島は 単結晶であり、熱凝集前の Si 層と同じ結晶方位を持つこと、また、〈310〉方向に自己配列することを発見した。

第三章では、走査電子顕微鏡によるその場観察を行い、熱凝集の時間変化とそのメカニズムについて検討した結果を示している。Si 島形成とその配列化を説明するために、表面エネルギーと歪エネルギーの両者を取り入れた1次元モデルを提案し、シミュレーションによりSi 島が順次形成されていく様子を再現した。

第四章では、デバイス作製上重要となるパターン化を施した Si 層の熱凝集について述べている。 応力の高いパターンの端から熱凝集が生じやすく、パターン化によって熱的不安定性が増すことを示 している。

第五章では、連結型 Si ドット構造を持つ SET について述べている。前章までの結果を踏まえて 熱凝集を抑えるプロセス条件を見出し、SET を作製した。観測したソース・ドレイン間電流は、ゲー ト電圧に対して明瞭な振動を示し、単電子トンネルに由来するものと結論している。

第六章では、先端部に Si ドットを持つフィードエミッタについて、その構造及び作製プロセスを 提案するとともに、基礎となる Si ナノ突起からの電子放出特性を示している。

第七章では、全体の結果をまとめている。

以上の結果は、Si系の新しいデバイス開発に資するところが大きく、よって、本論文は博士(工学)の学位を授与するに値するものであると認定する。