

## 宇宙機器向けシールドレス耐放射線プログラマブル デバイスの研究開発

メタデータ	言語: ja 出版者: 静岡大学 公開日: 2019-05-08 キーワード (Ja): キーワード (En): 作成者: 渡邊, 実 メールアドレス: 所属:
URL	<a href="http://hdl.handle.net/10297/00026439">http://hdl.handle.net/10297/00026439</a>

平成30年 6月19日現在

機関番号：13801

研究種目：基盤研究(B) (一般)

研究期間：2015～2017

課題番号：15H02676

研究課題名(和文) 宇宙機器向けシールドレス耐放射線プログラマブルデバイスの研究開発

研究課題名(英文) Research of a shield-less radiation-hardened programmable device for space systems

研究代表者

渡邊 実 (Watanabe, Minoru)

静岡大学・工学部・准教授

研究者番号：30325576

交付決定額(研究期間全体)：(直接経費) 13,900,000円

研究成果の概要(和文)：本研究では放射線環境下において重いシールド材をもちいることなく使用することができる組み込みシステムの実現を目指し、並列構成法を導入した集積回路にホログラムメモリを加え、新しい耐放射線・光再構成型ゲートアレイを開発した。この耐放射線光再構成型ゲートアレイのトータルドーズ耐性は既存のデバイスの1000倍となる1Grad以上であり、宇宙組み込み機器の耐放射線シールドを全廃できる新しい光FPGAの開発に成功した。

研究成果の概要(英文)：Total ionizing dose tolerances of current integrated circuits are limited to 300k - 1Mrad because semiconductor devices are fundamentally vulnerable to radiation. However, using programmable architecture, the total ionizing dose tolerances of integrated circuits can be increased if the integrated circuits can be repaired each time a permanent failure occurs. Nevertheless, current programmable devices cannot allow such repairable use because their serial programming functions fail immediately, even if only a few transistors on the devices are damaged. To increase the radiation tolerance of integrated circuits, this research presents a proposal of a new optoelectronic programmable device with a parallel light configuration architecture. This demonstration confirms a 1 Grad total-ionizing-dose tolerance on the optoelectronic programmable device using a non-radiation-hardened standard complementary metal oxide semiconductor process.

研究分野：光電子デバイス、耐放射線FPGA

キーワード：耐放射線FPGA 光再構成型ゲートアレイ ホログラムメモリ プログラマブルデバイス 組み込みシステム

### 1. 研究開始当初の背景

近年、火星探査等、長期の宇宙ミッションが増えており、宇宙の放射線環境下において長期に渡り故障せずに使用し続けられる組み込み機器が求められている。集積回路が放射線により劣化することを防ぐためには厚いシールド材で集積回路を覆えば良いが、既に組み込みシステムの重量の8割以上がシールド材によるもので、打ち上げコストの観点からこれ以上のシールド厚の増は好ましくない。集積回路そのものの放射線耐性を向上させる必要がある。

### 2. 研究の目的

本研究では集積回路が耐えうる放射線の吸収線量の総和（トータルドーズ耐性）を既存の300 kradから30倍以上となる10 Mradまで高め、宇宙組み込み機器の耐放射線シールドが全廃できる新しい光 FPGA (Field Programmable Gate Array) デバイスの開発を目指した。

集積回路は放射線に脆弱であるが集積回路の一部が放射線によりダメージを受けても、修理をしつつ、使い続けることができれば寿命を延ばすことができる。FPGA の様なプログラマブルなアーキテクチャを用いれば集積回路上の素子の一部が故障しても回路を再構成し、動作を維持できる。しかし、既存の FPGA では放射線により最初に構成回路が破壊されることから、故障発生時のリペアを行うことができなかった。この原因は僅かな故障でさえも許容できないシリアル構成法にある。そこで本研究では光による完全並列な構成が可能な光 FPGA に放射線に対して頑強なホログラムメモリを組み合わせ、光技術で集積回路の脆弱なトータルドーズ耐性が補完できることを実証した。

### 3. 研究の方法

標準プロセスを用いて開発された光再構成型ゲートアレイ VLSI、ホログラムメモリ、レーザアレイを組み合わせて耐放射線・光再構成型ゲートアレイを開発し、コバルト 60 の  $\gamma$  線による耐放射線試験により、耐放射線・光再構成型ゲートアレイのトータルドーズ耐性を明らかにした。

### 4. 研究成果

0.18 $\mu$ m CMOS 標準プロセスを用いた光再構成型ゲートアレイ VLSI の仕様表と写真を表 1、図 1 にそれぞれ示す。この光再構成型ゲートアレイ VLSI ではフォトダイオードの実装により完全並列なプログラミングが可能である。よって、この光再構成型ゲートアレイ VLSI では放射線によりプログラマブルゲートアレイ上のいかなる箇所が破壊されたとしても、他の正常な箇所のプログラミングに悪影響を与えることは無く、正常に構成することが可能である。一方、回路情報の記憶に用いるホログラムメモリは分散メモリ

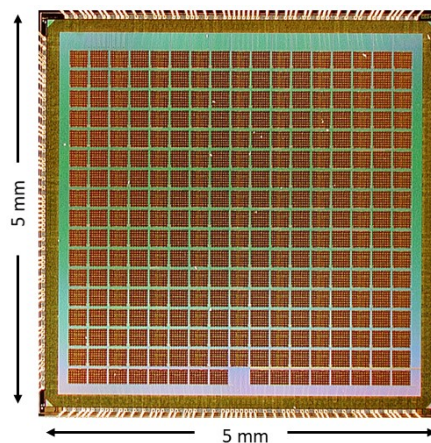


図 1：光再構成型ゲートアレイ VLSI チップ

表 1：光再構成型ゲートアレイ VLSI の仕様

Technology	0.18 $\mu$ m double-poly 5-metal standard CMOS process
Die size	5.0 mm $\times$ 5.0 mm
Core voltage	1.8 V
I/O voltage	3.3 V
Photodiode area	4.40 $\mu$ m $\times$ 4.45 $\mu$ m
No. of Photodiodes	17,664
No. of logic blocks	128
No. of switching matrices	144
No. of wires in a wiring channel	8
No. of I/O blocks	16 (64 bit)
Gate count	8,704

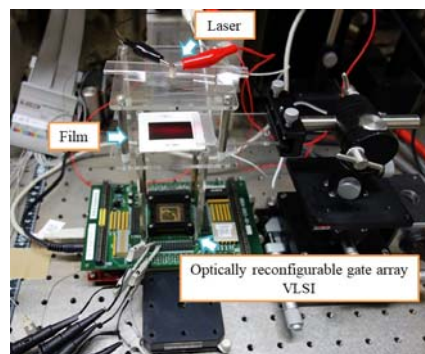


図 2：耐放射線・光再構成型ゲートアレイ

の 1 種であることから放射線に対しても頑強である。また、このホログラムメモリのアドレッシングに使用するレーザも放射線に対しては比較的強い。耐放射線・光再構成型ゲートアレイでは、このホログラムメモリ、レーザの高い放射線耐性を活用しつつ、放射線に脆弱な集積回路を並列構成により修理しつつ使用することで、システム全体の放射線耐性を劇的に高める。図 2 に示すような耐放射線・光再構成型ゲートアレイ VLSI を実現した。この耐放射線・光再構成型ゲートアレイは、図 3 に示すコバルト 60 の  $\gamma$  線源、約 4kSv/h の強放射線環境下において評価さ

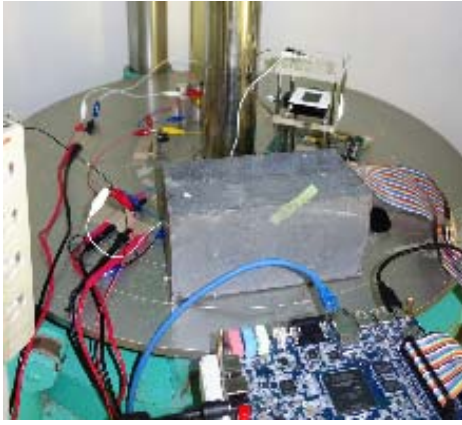


図3：Co60による耐放射線試験の様子

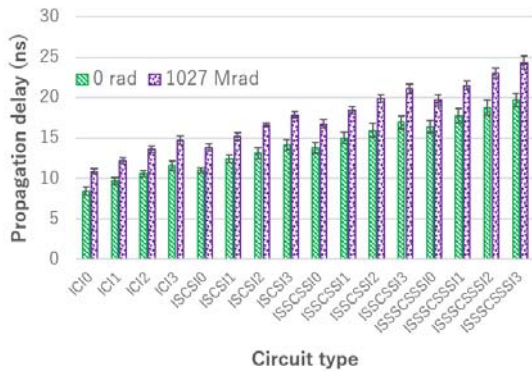


図4：放射線照射後の論理ブロック、スイッチングマトリックスの伝搬遅延増

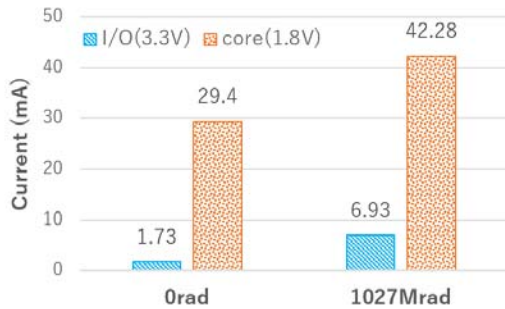


図5：放射線照射前後の消費電力差

れた。

この試験において、光再構成型ゲートアレイ VLSI 部が少なくとも 1Grad ものトータルドーズ耐性を持つことを確認することができた。このトータルドーズ耐性は既存の耐放射線デバイスの約 1000 倍もの値である。当初の 10Mrad の目標を大きく超える耐放射線性能を実証することができた。加えて、1Grad もの放射線を照射した後でも 90%以上のセルが依然正しく動作していることを確認した。論理ブロックやスイッチングマトリックスの遅延は図 4 に示すように照射前後で 1.29 倍増えており、劣化が進んでいるが、この遅延増を許容するように予めシステムをデザ

インしておけば 1Grad ものトータルドーズを浴びても使い続けることが可能である。また、図 5 に示すように、コアの消費電力が 1.4 倍、I/O の消費電力が 4 倍増大している。遅延とともに、この消費電力増を許容できれば、1Grad もの放射線を浴びる環境でもシステムを正しく運用することができる。

このように本研究では既存の 1000 倍もの放射線耐性を有するデバイスの開発に成功したが、まだ限界点とは言えず、今後も試験を継続し、真の限界点を明らかにしていく予定である。

## 5. 主な発表論文等

〔雑誌論文〕(計 59 件)

- [1] I.S.A. Halim, F. Kobayashi, M. Watanabe, K. Mashiko, O.C. Yee, “Small Area Implementation for Optically Reconfigurable Gate Array VLSI:FFT Case,” *Journal of Scientific & Industrial Research*, Vol. 76, pp, 697-700, 2017. 【査読あり】
- [2] T. Fujimori, M. Watanabe, “Parallel light configuration that increases the radiation tolerance of integrated circuits,” *Optics Express*, Vol. 25, Issue 23, pp. 28136-28145, 2017. 【査読あり】  
DOI: 10.1364/OE.25.028136
- [3] A. Ogiwara, M. Watanabe, Y. Ito, “Effects of gamma-ray irradiation on holographic polymer-dispersed liquid crystal memory,” *Applied Optics*, Vol. 56, Issue 16, pp. 4854-4860, 2017. 【査読あり】  
DOI: 10.1364/AO.56.004854
- [4] T. Fujimori, M. Watanabe, “High-speed scrubbing demonstration using an optically reconfigurable gate array,” *Optics Express*, Vol. 25, Issue 7, pp. 7807-7817, 2017. 【査読あり】 DOI: 10.1364/OE.25.007807
- [5] 渡邊 実, 佐野 健太郎, 高前田 伸也, 三好 健文, 中條 拓伯, “FPGA ハードウェア・アクセラレーション向け日の丸高位合成ツール” *電子情報通信学会論文誌*, Vol. J100-B, No. 1, pp.1-10, 2017. 【査読あり】
- [6] A. Ogiwara, M. Watanabe, “Effects of multi-context information recorded at different regions in holographic polymer-dispersed liquid crystal on optical reconfiguration,” *Japanese Journal of Applied Physics*, Vol. 55, No. 8S3, pp. 08RG04-1 – 08RG04-6, 2016. 【査読あり】
- [7] M. Watanabe, “Quality recovery method of interference patterns generated from faulty MEMS spatial light modulators,” *IEEE/OSA Journal of Lightwave Technology*, vol. 34, Issue 3, pp. 910-917, 2016. 【査読あり】  
DOI: 10.1109/JLT.2015.2483622
- [8] A. Ogiwara, M. Watanabe, “Formation of

- holographic polymer-dispersed liquid crystal memory by angle-multiplexing recording for optically reconfigurable gate arrays,” *Applied Optics*, Vol. 54, Issue 36, pp. 10623-10629, 2015. **【査読あり】**  
DOI: 10.1364/AO.54.010623
- [9] D. Seto, M. Watanabe, “Radiation-hardened optically reconfigurable gate array exploiting holographic memory characteristics,” *Japanese Journal of Applied Physics*, vol. 54, no. 9S, pp. 09MA06-1 – 09MA06-5, 2015. **【査読あり】**
- [10] M. Watanabe, S. Kawahito, “Radiation tolerance experiment for a dynamically reconfigurable vision architecture,” *International Journal of Image Processing Techniques*, vol. 2, issue 1, pp. 59-62, 2015. **【査読あり】**
- [11] S. Fujisaki, M. Watanabe, “Radiation-hardened stabilized power supply unit based on a lithiumion battery,” *Radiation and its Effects on Components and Systems conference*, 2018. **【査読あり】**
- [12] S. Fujisaki, M. Watanabe, “Ultrasonic sensor system with a 94 Mrad total-ionizing-dose tolerance,” *IEEE International Conference on Semiconductor Electronics*, 2018. **【査読あり】**
- [13] T. Fujimori, M. Watanabe, “A 400 Mrad radiation-hardened optoelectronic embedded system with a silver-halide holographic memory,” *NASA/ESA Conference on Adaptive Hardware and Systems*, 2018. **【査読あり】**
- [14] T. Fujimori, M. Watanabe, “High total-ionizing-dose tolerance field programmable gate array,” *IEEE International Symposium on Circuits and Systems*, pp. 1-4, 2018. **【査読あり】**  
DOI: 10.1109/ISCAS.2018.8351543
- [15] T. Fujimori, M. Watanabe, “A 603 Mrad total-ionizing-dose tolerance optically reconfigurable gate array VLSI,” *International Conference on Signals and Systems*, pp. 249 – 254, 2018. **【査読あり】**  
DOI: 10.1109/ICSSYS.2018.8372766
- [16] T. Fujimori, M. Watanabe, “A 807 Mrad total dose tolerance of an optically reconfigurable gate array VLSI,” *IEEE Workshop on Silicon Errors in Logic – System Effects*, 2018. **【査読あり】**
- [17] H. Shinba, M. Watanabe, “FFT implementation using mono-instruction set computer architecture,” *Second Workshop on Pioneering Processor Paradigms*, 2018. **【査読あり】**
- [18] A. Ogiwara, M. Watanabe, Y. Ito, “Resistance Evaluation of Holographic Polymer-Dispersed Liquid Crystal Memory for Gamma-Ray Irradiation,” *Microoptics Conference*, pp. 200-201, 2017. **【査読あり】**  
DOI: 10.23919/MOC.2017.8244556
- [19] S. Fujisaki, M. Watanabe, “Optically reconfigurable gate array driven by a lithium-ion battery,” *IEEE CPMT Symposium Japan*, pp. 227-230, 2017. **【査読あり】**  
DOI: 10.1109/ICJSJ.2017.8240123
- [20] Y. Ito, M. Watanabe, “FPGA Hardware Accelerator for Holographic Memory Calculations for Optically Reconfigurable Gate Arrays,” *IEEE International Conference on Space Optical Systems and Applications*, pp. 146-149, 2017. **【査読あり】**  
DOI: 10.1109/ICSOS.2017.8357225
- [21] T. Fujimori, M. Watanabe, “Holographic memory calculation FPGA accelerator for optically reconfigurable gate array,” *IEEE International Conference on Dependable, Autonomic and Secure Computing*, pp. 620-625, 2017. **【査読あり】**  
DOI: 10.1109/DASC-PICOM-DataCom-CyberSciTec.2017.109
- [22] T. Fujimori, M. Watanabe, “Radiation Tolerance Demonstration of High-Speed Scrubbing on an Optically Reconfigurable Gate Array,” *IEEE International System-on-Chip Conference*, pp. 91 – 95, 2017. **【査読あり】**  
DOI: 10.1109/SOCC.2017.8226014
- [23] T. Fujimori, M. Watanabe, “Asynchronous optical bus for optical VLSIs,” *International Conference on Innovative Computing Technology*, pp. 162 – 166, 2017. **【査読あり】**  
DOI: 10.1109/INTECH.2017.8102440
- [24] T. Fujimori, M. Watanabe, “Multi-context scrubbing method,” *IEEE International Midwest Symposium on Circuits and Systems*, pp. 1548 – 1551, 2017. **【査読あり】**  
DOI: 10.1109/MWSCAS.2017.8053231
- [25] Y. Ito, M. Watanabe, A. Ogiwara “500 Mrad total-ionizing-dose tolerance of a holographic memory on an optical FPGA,” *NASA/ESA Conference on Adaptive Hardware and Systems*, pp. 167-171, 2017. **【査読あり】**  
DOI: 10.1109/AHS.2017.8046374
- [26] T. Fujimori, M. Watanabe, “High-speed scrubbing based on asynchronous optical configuration,” *IEEE International Conference on Opto-Electronic Information Processing*, pp. 74 – 78, 2017. **【査読あり】**  
DOI: 10.1109/OPTIP.2017.8030702
- [27] T. Fujimori, M. Watanabe, “Gate Density Advantage of Parallel -Operation-Oriented FPGA Architecture,” *National Aerospace & Electronics Conference*, pp. 155-158, 2017. **【査読あり】**  
DOI: 10.1109/NAECON.2017.8268761

- [28] T. Hatamochi, M. Watanabe, “Radiation tolerance experiments for a motor controller,” International Symposium on Next-Generation Electronics, pp. 1-2, 2017. **【査読あり】**  
DOI: 10.1109/ISNE.2017.7968747
- [29] R. Terada, M. Watanabe, “Error injection analysis for triple modular and penta-modular redundancies,” International Symposium on Next-Generation Electronics, pp. 1-4, 2017. **【査読あり】**  
DOI: 10.1109/ISNE.2017.7968746
- [30] Y. Ito, M. Watanabe, A. Ogiwara, “300 Mrad total-ionizing-dose tolerance of a holographic memory on an optically reconfigurable gate array,” International Symposium on Next-Generation Electronics, pp. 1-3, 2017. **【査読あり】**  
DOI: 10.1109/ISNE.2017.7968743
- [31] H. Shinba, M. Watanabe, “Optically reconfigurable gate array platform for Mono-instruction set computer architecture,” IEEE Annual Computing and Communication Workshop and Conference, pp. 1-4, 2017. **【査読あり】**  
DOI: 10.1109/CCWC.2017.7868473
- [32] Y. Ito, M. Watanabe, A. Ogiwara, “A 200 Mrad radiation tolerance of a polymer-dispersed liquid crystal holographic memory,” IEEE International Conference on Data Science and Systems, pp. 1534 – 1535, 2016. **【査読あり】**  
DOI: 10.1109/HPCC-SmartCity-DSS.2016.0219
- [33] T. Fujimori, M. Watanabe, “Compilation time advantage of parallel-operation-oriented optically reconfigurable gate arrays,” International Conference on Advanced Mechatronic Systems, pp. 306-311, 2016. **【査読あり】**  
DOI: 10.1109/ICAMEchS.2016.7813465
- [34] T. Akabe, M. Watanabe, “A 300 Mrad total-ionizing dose experiment of lasers used for holographic memories,” International Conference On Advances in Computing, Electronics and Electrical Technology, pp. 17-20, 2016. **【査読あり】**
- [35] B. Ramanathan, M. Watanabe, “Photodiode sensitivity measurement methodology using a low light intensity for optically reconfigurable gate arrays,” International conference on computer science & education, pp. 454-457, 2016. **【査読あり】**  
DOI: 10.1109/ICCSE.2016.7581623
- [36] S. Furukawa, I.S.A. Halim, M. Watanabe, F. Kobayashi, “Direct optical communication on an optically reconfigurable gate array,” International Conference on Future Generation Communication Technologies, pp. 17-20, 2016. **【査読あり】**  
DOI: 10.1109/FGCT.2016.7605065
- [37] T. Fujimori, M. Watanabe, “Radiation tolerance of a MEMS mirror device,” International Conference on Optical MEMS and Nanophotonics, pp. 1-2, 2016. **【査読あり】**  
DOI: 10.1109/OMN.2016.7565925
- [38] Y. Ito, M. Watanabe, A. Ogiwara, “Demonstrating a holographic memory having 100 Mrad total-ionizing-dose tolerance,” International Conference on Mechanical and Aerospace Engineering, pp. 377 – 380, 2016. **【査読あり】**  
DOI: 10.1109/ICMAE.2016.7549569
- [39] T. Fujimori, M. Watanabe, “Architecture-independence negative logic implementation for optically reconfigurable gate arrays,” International Conference on Mechanical and Aerospace Engineering, pp. 381 – 385, 2016. **【査読あり】**  
DOI: 10.1109/ICMAE.2016.7549570
- [40] K. Akagi, M. Watanabe, “A 180 Mrad Total-Ionizing Dose Experiment for Laser Arrays on Optically Reconfigurable Gate Arrays,” 25th Annual Single Event Effects (SEE) Symposium, 2016. **【査読あり】**
- [41] T. Fujimori, M. Watanabe, “Full FPGA Game Machine,” IEEE International Conference on Consumer Electronics, pp.431-432, 2016. **【査読あり】**  
DOI: 10.1109/ICCE.2016.7430678
- [42] T. Akabe, M. Watanabe, “Reconfiguration performance recovery method on optically reconfigurable gate arrays,” International Conference on VLSI Design, pp. 603-604, 2016. **【査読あり】**  
DOI: 10.1109/VLSID.2016.67
- [43] M. Watanabe, “Sustainable advantage of a parallel configuration in an optical FPGA,” IEEE/SICE International Symposium on System Integration, pp. 807-810, 2015. **【査読あり】**  
DOI: 10.1109/SII.2015.7405083
- [44] M. Seo, M. Watanabe, “Optically Reconfigurable Gate Array Prototype System,” The 1st RIS-MJIIT Workshop on Renewable and Sustainable Integrated Systems, 2015. **【査読あり】**
- [45] K. Akagi, M. Watanabe, “Radiation tolerance experiments of a laser array on an optically reconfigurable gate array,” The 1st RIS-MJIIT Workshop on Renewable and Sustainable Integrated Systems, 2015. **【査読あり】**
- [46] Yoshizumi Ito, M. Watanabe, “Triple modular redundancy on parallel-operation-oriented optically reconfigurable gate arrays,” IEEE International Conference on Aerospace Electronics and Remote Sensing Technology, pp. 1-6, 2015. **【査読あり】**

- DOI: 10.1109/ICARES.2015.7429829
- [47] M. Watanabe, "Total-ionizing-dose tolerance analysis of an optically reconfigurable gate array VLSI," IEEE International Conference on Aerospace Electronics and Remote Sensing Technology, pp. 1-4, 2015. 【査読あり】  
DOI: 10.1109/ICARES.2015.7429832
- [48] M. Watanabe, "Fresnel Lens Radiation Shield for Photodiode," IEEE International Conference on Space Optical Systems and Applications, pp. 1-2, 2015. 【査読あり】  
DOI: 10.1109/ICSOS.2015.7425088
- [49] K. Akagi, M. Watanabe, "100 Mrad Total-Ionizing Dose Tolerance Experiment of a Laser Array," IEEE International Conference on Space Optical Systems and Applications, pp. 1-3, 2015. 【査読あり】  
DOI: 10.1109/ICSOS.2015.7425076
- [50] M. Watanabe, "Triple Modular Redundancy on Parallel-Operation-Oriented FPGA Architectures for Optical Communications," IEEE International Conference on Space Optical Systems and Applications, pp. 1-4, 2015. 【査読あり】  
DOI: 10.1109/ICSOS.2015.7425070
- [51] Hiroyuki Ito, M. Watanabe, "Total-Ionizing Dose Tolerance of the Serial Configuration on Cyclone II FPGA," IEEE International Conference on Space Optical Systems and Applications, pp. 1-4, 2015. 【査読あり】  
DOI: 10.1109/ICSOS.2015.7425067
- [52] K. Akagi, M. Watanabe, "Investigating the radiation tolerance of a laser array for an optically reconfigurable gate array," Microoptics Conference, pp. 1-2, 2015. 【査読あり】  
DOI: 10.1109/MOC.2015.7416484
- [53] A. Ogiwara, M. Watanabe, "Effect of laser exposure condition on formation of holographic memory by angle-multiplexing recording using liquid crystal composites," Microoptics Conference, pp. 1-2, 2015. 【査読あり】  
DOI: 10.1109/MOC.2015.7416433
- [54] A. Ogiwara, M. Watanabe, "Formation of Holographic Memory by Angle-multiplexing Recording in Liquid Crystal Composites," Conference on Lasers and Electro-Optics Pacific Rim (CLEO-PR), Vol. 3, pp. 1-2, 2015. 【査読あり】  
DOI: 10.1109/MOC.2015.7416433
- [55] M. Watanabe, T. Fujimori, "Holographic scrubbing technique for a programmable gate array," NASA/ESA Conference on Adaptive Hardware and Systems, pp. 1-5, 2015. 【査読あり】  
DOI: 10.1109/AHS.2015.7231161
- [56] T. Fujimori, M. Watanabe, "Radiation - hardened Optically Reconfigurable Gate

Array Using a Negative Logic Configuration without Necessity of a Dedicated VLSI," 24th Annual Single Event Effects (SEE) Symposium, 2015. 【査読あり】

- [57] M. Watanabe, "Design of a parallel - operation-oriented FPGA," International Symposium on Next-Generation Electronics, pp. 1 -4, 2015. 【査読あり】  
DOI: 10.1109/ISNE.2015.7132021
- [58] K. Akagi, M. Watanabe, "High-resolution configuration of optically reconfigurable gate arrays," International Symposium on Next-Generation Electronics, pp. 1-4, 2015. 【査読あり】  
DOI: 10.1109/ISNE.2015.7131967
- [59] R. Moriwaki, H. Ito, K. Akagi, M. Watanabe, A. Ogiwara, H. Makawa, "Total ionizing dose effects of optical components on an optically reconfigurable gate array," International Workshop on Applied Reconfigurable Computing, Lecture Notes in Computer Science, Vol. 9040, pp. 393-400, 2015. 【査読あり】  
DOI: 10.1007/978-3-319-16214-0\_35

〔学会発表〕 (計 77 件)

- [1] 藤森卓巳, 渡邊 実, 「マルチコンテキストを用いた高速光スクラビング」, 電子情報通信学会技術研究報告 (リコンフィギャラブルシステム研究会), 2017. 他 76 件

〔図書〕 (計 1 件)

- [1] 渡邊 実, 他, 「8 章 新しいデバイス, アーキテクチャ」, FPGA の原理と構成, オーム社, 292 ページ, pp. 272-284, 4 月, 2016.

〔産業財産権〕

- 出願状況 (計 0 件)  
○取得状況 (計 0 件)

〔その他〕 ホームページ等

<https://wvp.shizuoka.ac.jp/watanabe-lab/>

## 6. 研究組織

### (1) 研究代表者

渡邊 実 (WATANABE, Minoru)

静岡大学・工学部・准教授

研究者番号 : 30325576

(2) 研究分担者 無し

(3) 連携研究者 無し

(4) 研究協力者 無し