

Study on FPGA-Based Real-Time Signal Processing for SOI MOSFET Single-Photon Detector

メタデータ	言語: en 出版者: Shizuoka University 公開日: 2021-12-09 キーワード (Ja): キーワード (En): 作成者: Manivannan, Revathi メールアドレス: 所属:
URL	http://hdl.handle.net/10297/00028464

本論文は、SOI MOSFET単一フォトン検出器に代表される単一電荷の計数にもとづく単一フォトン検出器の複雑な出力に対する信号処理アルゴリズムを実時間使用のためにFPGA上に実装し、フォトン数統計より正常動作を確認することを目的としている。また、シミュレーションと実測により、単一電荷の計数にもとづく単一フォトン検出器の達成可能な性能（暗計数率DCR、最大計数率MCR）を予想し、性能を制限している要因を明らかにすることを目的としている。

第1章では、単一フォトン検出器の現状を概観し、単一電荷の計数にもとづく単一フォトン検出器が、ミリ波から可視光までの広いスペクトル範囲への対応、極めて低いDCR、高いフォトン数分解能、低電圧動作などの特徴を有しているものの、より広く使用されるためには複雑な出力波形に対応した信号処理装置が必要であることを説明している。

第2章では、考案した信号処理アルゴリズムとFPGAへの実装方法について述べている。SOI MOSFET単一フォトン検出器からの出力を実際に処理し、光入射にともなって単位観察時間内に発生するホール数のヒストグラムを、複数の単位観察時間と入射光強度に対して作成し、期待通りポアソン分布に従っていることを示している。

第3章では、シミュレーションにより様々なホール発生率に対応する信号を雑音も含めて発生し、第2章で記載したアルゴリズムで信号処理することによりDCRとMCRを予測している。そして、低いDCRを保ちつつ高いMCRを実現するためには、単一フォトン検出器内部での電荷検出感度（検出可能な最小電荷） δQ を改善する必要があること、目標のMCRに対して必要なサンプリング周波数と検出器を含む測定系の周波数帯域幅BWを定量的に明らかにしている。最先端の電荷検出器で得られる $\delta Q = 10^{-5} e / \sqrt{\text{Hz}}$ を仮定すると $\text{DCR} = 0.01 \text{ s}^{-1}$ に対して $\text{MCR} = 5.22 \text{ Ms}^{-1}$ が達成可能である。高いMCRの実現には、広いBWも必要であり、そのためには単一電荷に対する検出器の出力電流変化量 ΔI_D を大きくする必要があることが指摘されている。

以上のように、本論文は優れた特性を持つ単一電荷の計数にもとづく単一フォトン検出器のための信号処理装置について報告し、同検出器の高性能化の指針を定量的に示しており、同検出器の広範な利用につながる有用な知見を与えている。よって、本論文は博士（工学）の学位論文としてふさわしいものと認められる。