
解説論文

シリコンナノ構造からの電子の電界放出

田部 道晴[†]澤田 和明^{††}ラトノ ヌルヤディ[†]杉木 幹生[†]石川 靖彦[†]石田 誠^{††}

Electron Field Emission from Si Nanostructures

Michiharu TABE[†], Kazuaki SAWADA^{††}, Ratno NURYADI[†], Mikio SUGIKI[†],
 Yasuhiko ISHIKAWA[†], and Makoto ISHIDA^{††}

あらまし 最近, カーボンナノチューブに代表される nm オーダの構造体からの電子の電界放出（フィールドエミッション）が注目されている。これらナノ構造エミッタは、電界集中の効果と数の効果が合わさって、低い平均印加電界のもとでも比較的容易に大電流が得られるため、ディスプレイや照明などへの応用が考えられている。しかし、Si を用いたナノ構造エミッタが実現できれば、回路との融合が容易であるため応用範囲は大きく広がる。我々は、Si 基板表面に高密度に Si ナノ突起を自然形成し、かつ平均的な寸法や形状を系統的に変化させてエミッション実験を行った。その結果、比較的低い平均印加電界で大きなエミッション電流を得るとともに、ナノ領域といえども突起先端部の形状・寸法の制御が重要であることが明らかとなった。また、効果的に電界を集中させることができかつ作製容易なマクロ・ミクロを一体化させた複合構造についても述べる。

キーワード シリコン, フィールドエミッタ, ナノ構造, ナノエミッタ

1. まえがき

デバイスが微細化していくと、小さな曲率半径をもつ部位が存在するようになり、デバイスの駆動形態によってはその近傍に大きな電界集中が生じる。この効果はしばしばトンネルによるリーク電流を誘起する。松尾らは、DRAM のキャパシタ部に用いられているラフ poly-Si 上の ONO 膜が電界集中によってトンネルリークすることを早くから指摘している [1]。また、我々は nm 尺度の Si ドットをゲート酸化膜中に埋め込んだ MOS ダイオードでも同様の電界集中効果のために、1/2~1/3 の平均印加電界で Fowler-Nordheim (FN) トンネル電流が流れ始めることを報告した [2]。この報告例では、ドット近傍で 2~3 倍の電界強度の集中が生じている。

このような「微細構造に付随する電界集中効果」は、

リーク電流を引き起こす望ましくない現象ととらえられているが、電子フィールドエミッタへの応用を考えると数の多さも有利に働いて、低印加電圧で動作することが期待される。実際、最近ナノ構造をもつフィールドエミッタの研究が活発化しており、カーボンナノチューブ [3]、ポーラス Si [4]、表面をラフ化した Mo [5]、ナノ突起をもたせた Ir [6] などが報告されている。応用範囲としては、ディスプレイ [7] や照明 [8] に注目が集まっているが、ナノ構造エミッタ出現以前から提案されていたテラヘルツ帯で動作する超高速トランジスタ [9] やイメージセンサ [10] など多様な真空デバイスに応用の場が広がっていると考えられる。ただし、そのためには同一チップ上で他のデバイスや回路と一体化できることが望ましく、Si でエミッタを形成できれば応用範囲が大きく広がることとなる。このような考えは、既に以前から伊藤ら [11] や Ting ら [12] によって提案され、一部実証されているが、ナノ構造エミッタがもつ「面型電子放出」および「低平均電界放出」といった特長を十分に引き出したデバイス構成は未開拓であり、今後大いに発展の余地があると思われる。カーボンナノチューブは、近い将来のフィールドエミッタ型

[†] 静岡大学電子工学研究所、浜松市

Research Institute of Electronics, 3-5-1 Johoku, Hamamatsu-shi, 432-8011 Japan

^{††} 真橋科学技術大学、真橋市

Toyohashi Institute of Technology, 1-1 Hibarigaoka, Tempaku-cho, Toyohashi-shi, 441-8580 Japan

ディスプレイとしては有望視されているが[7], 長い(通常ミクロンサイズ)ひげ状の繊維の集合体を下地のデバイスと融合することはかなりの困難を伴うと思われる。すなわち, カーボンナノチューブはその長さが長いことが, 電界集中にとって有利に働く良薬ともなれば, 他のデバイスと一体化するときの邪魔者ともなる。熱酸化などのごく当たり前のSiプロセスに耐えられないことも欠点となる。

これに比べて, 本論文で扱うSiナノ突起は, 高さ, 横幅ともにナノメータのサイズであり, カーボンナノチューブほどの電界集中が期待できない代わりに多くの利点をもつと期待される。しかし, 我々がこの研究を開始した時点では, 基礎的データが不足しており, ゼロからデータを積み上げる必要があった。以下, Siウェーハ上の高密度ナノ突起について, 形成法及び2極管構造でのエミッション実験の結果について述べる。更に, 効果的に電界を集中させる手法として, マクロな寸法をもつ台座とナノ突起を組み合わせた複合構造について説明する。

2. Siナノ突起の作製法

我々は, もともと密集かつ互いに結晶方位のそろった単結晶Siドットを自然形成する目的でnmスケールの選択酸化プロセス(nano-LOCOS)を開発した[13]～[17]。このnano-LOCOSプロセスを通常のバルクSi基板に適用すればナノ突起が形成され[14]～[16], 薄層SOI基板に適用すればSiドットが形成される[17]。ナノ突起形成プロセスを図1に沿って説明する(ここではエミッション実験を少しでも単純化するためにエミッタ側でのバンドベンディングを無視できるよう, 高濃度n型Si基板を用いた)。

まず, Si表面を超高真空中で高温フラッシュクリーニングにより清浄化し, 続いて活性窒素を用いて熱窒化を行う。これによって, 通常の条件(750°C , 100秒)では表面に平均直径 $10\sim20\text{nm}$, 厚さわずかに 0.5nm 程度のディスク状のSiN核が高密度(約 $1\times10^{11}\text{cm}^{-2}$)に形成される[13]。SiN核の平均直径と密度は, 热窒化処理の温度と時間によって1～2けたの範囲で制御できる。Si表面のSiN核形成場所は, 800°C を超える高温では原子ステップ端に選択的に形成されやすいが, 800°C 以下ではほとんどランダムとなる。このSiNディスクは2～3分子層の厚さ(0.5nm)にもかかわらず, LSIプロセスで用いられているSiN膜と似ていて熱酸化耐性をもっており, 酸化に対するマスクと

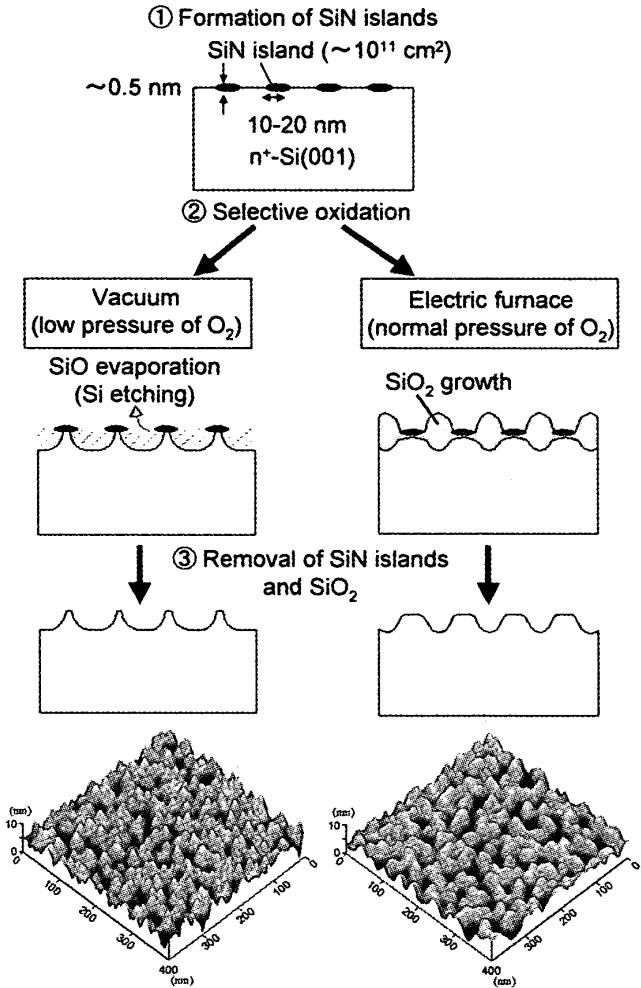


図1 Nano-LOCOSプロセスと対応するAFM像
Fig. 1 Nano-LOCOS process and AFM images.

して利用できる。これにより、図1に示すように高密度ナノ突起が形成できる[14]～[16]。

図1では、2種類の熱酸化モードに対するナノ突起形成プロセスと、対応するAFM(原子力顕微鏡)像を示している。第1の酸化方法は、SiN核を形成した試料を大気中に取り出すことなく、そのまま真空中に O_2 ガスを 10^{-6} Torr程度以下導入し、 800°C 以上の高温で熱酸化処理を行うものである。この条件ではSi表面で揮発性のSiO分子の生成反応が継続的に生じSiがエッチングされていく(エッティングモード酸化)。SiN核で覆われていない清浄なSi領域のみがエッティングされていくのでナノ突起が形成されることになるが、この際SiNマスクで覆われている領域もサイドエッティングが進む[18]ので突起の最終形状は鋭角的になる。最後に、SiN核を過酸化水素水・硫酸の混液、希フッ酸の順に処理し、除去する。第2の酸化方法は、常圧熱酸化炉(電気炉)での通常の熱酸化である(膜成長モード酸

解説論文／シリコンナノ構造からの電子の電界放出

化). この場合は、SiN核を形成した試料を大気中に取り出し、電気炉に導入して大気圧下の酸素で熱酸化する。LSI製造プロセスにおける選択酸化の場合と同様にマスク直下にもバーズピークと呼ばれる SiO₂領域が形成されるため、SiO₂とSiNを除去した最終形状は、エッティングモード酸化の場合と異なり、やや鈍角的となる。両者の違いは、図中のAFM像に現れており、明らかに鋭さの違いが見られる。ただし、AFM像では、鋭い突起をもつ試料を観察する場合、探針自身の先端形状の影響が画像に現れ必ずしも試料形状を忠実に表さないことに留意する必要がある。図2は、このAFM観察がもつあいまいさを除くため、二つの試料を断面TEM(透過電子顕微鏡)観察した結果である。両者の鋭さの違いがよりめいりょうに観察できる。

なお、これらいずれの酸化モードにおいてもナノ突起の高さは、第1義的には熱酸化量によって決まる。熱酸化によって、SiNマスクで覆われていない部分が削られしていくからである。ただし、エッティングモードの場合はサイドエッティングが生じ、膜成長モードの場合はバーズピークが生じるため、結局いずれの場合も

ある程度以上の高さの突起を形成することは難しい。より高い突起を形成しようとして熱酸化を過剰に行うと、横方向への酸化のためにかえって突起高さが減少するからである。本実験条件の場合は、限界高さは約5~7nmである。

3. 異なる先端形状と高さをもつナノ突起からの電子放出

図3は上記二つの異なる熱酸化モードで形成した平均高さ5nmのナノ突起からのエミッション電流をアノード電圧に対してプロットしたものである[19]。図の上部に測定系を併せて示した。試料は、真空チャンバー内に配置し、ナノエミッタから10μm離れた位置にAlアノード電極を置いて、正バイアスを印加した。測定時の真空中度は、通常2~5×10⁻⁸Torrであった。得られた二つの特性を比較すれば、エッティングモード酸化で作製したものが、膜成長モードで作製したものよりも、大きなエミッション電流が得られている(低印加電圧でエミッション電流が立ち上がる)ことがわかる。このことは、図4のシミュレーションで示すと

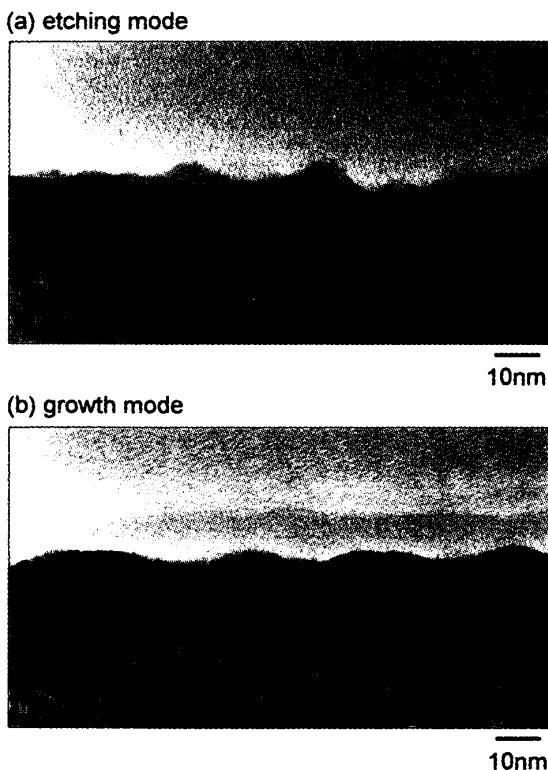


図2 Nano-LOCOS 後の断面 TEM 像 (a) エッティングモード (b) 膜成長モード

Fig. 2 Cross-sectional TEM images taken after nano-LOCOS process in (a) etching mode and (b) growth mode.

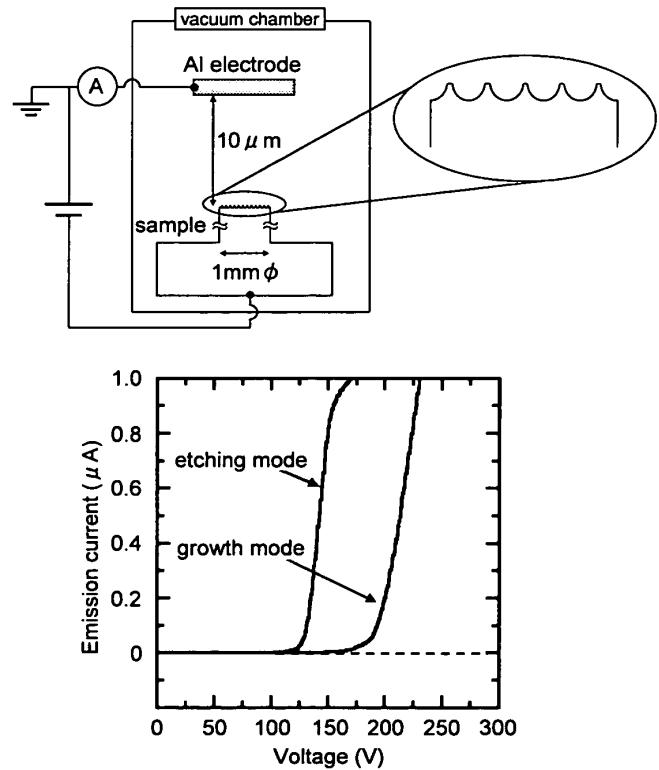


図3 測定系とエッティングモードとグロースモードで作製したナノ突起からのエミッション電流

Fig. 3 Experimental setup and emission current from the nanoprotuberances formed by etching mode and growth mode.

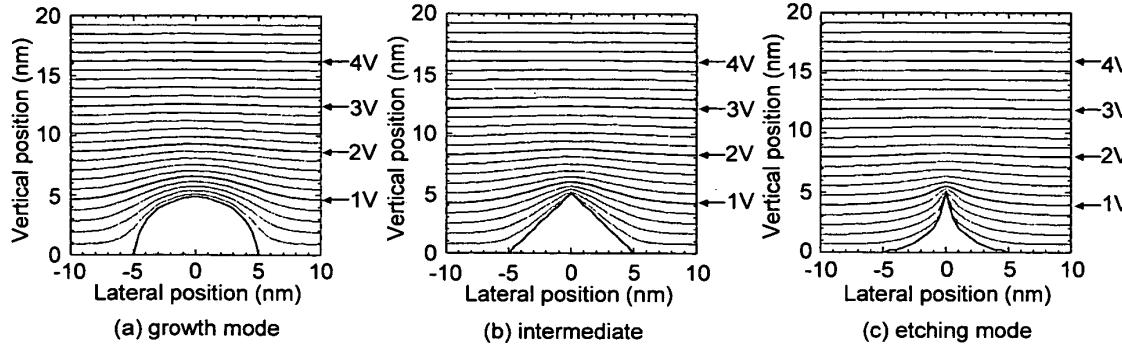


図4 異なった形状をもつナノ突起先端近辺の電位分布

Fig. 4 Calculated potential distributions near the individual protrusions with different shapes.

おり、ナノ突起先端形状の相違のために電界集中の程度が異なり、トンネル確率に影響を与えるためである。なお、参照試料として、ナノ突起をもたないフラットなSiに対しても実験を行ったが900Vまでの電圧範囲では、エミッション電流は検出されなかった。

図4は、代表的な三つのナノ突起の断面形状に対して同一のアノード電圧印加のもとで電位分布を計算したものである。(a)は半円形であり膜成長モード酸化に対応し、(b)は三角形で二つの酸化モードの中間的形状、(c)は鋭角形でありエッティングモード酸化に対応する。当然予想されることはあるが、突起の先端が鋭いほど等電位線は密集し、電界集中は顕著となる。図5は、これを電子に対するエネルギー-band図で表したものである。フラットな参考試料に対しては、印加電圧が試料とアノード電極間で比例分配されるだけであるから直線となる。一方、図4に対応する三つのナノ突起に対しては、真空準位が湾曲し、すなわちその微分である電界は突起直上で強まる。ナノ突起からの電子エミッションのしやすさは、この障壁ポテンシャルに対するトンネル確率そのものであり、WKB近似によれば障壁高さのわずかな違いが指数関数的に効くことになる。

図6は、エッティングモードで形成した、異なる平均高さをもつナノ突起からのエミッション実験の結果[20]である。高さは、エッティングモードの酸化時間で制御し、1~4nmの間で系統的に変化させた。図からわかるように、高さが増すにつれて系統的に電流が増大している。この結果も、電界集中が電子ポテンシャルに、そして電子ポテンシャルがトンネル確率に反映された結果である。

図3と図6の実験結果は、Si表面に密集したナノ突起がもつ平均的な先端形状や寸法によって電界集中の

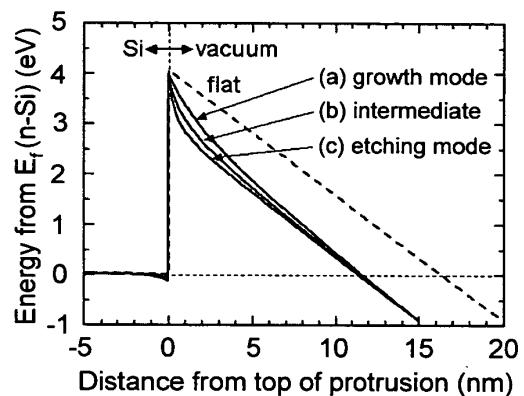


図5 突起先端から垂直方向に沿ったエネルギー-band図
Fig. 5 Cross-sectional electron energy diagrams along the vertical line through the apex.

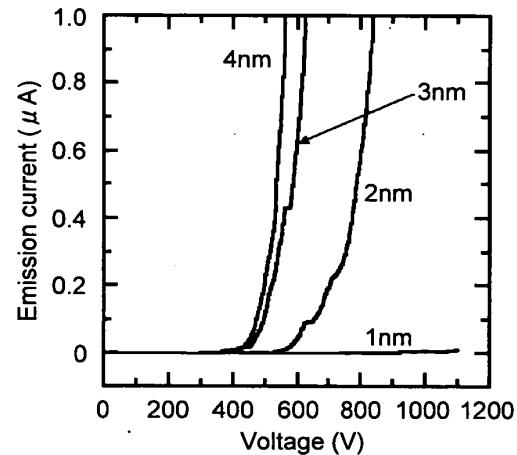


図6 高さの異なる(1~4nm)突起からのエミッション電流
Fig. 6 Emission current from protrusions with different heights between 1~4 nm.

程度が異なり、エミッション電流に反映されることを示している。また、このことは逆にナノの寸法領域で、形状と寸法が、(あくまで平均値的な意味でではあるが)制御できていることを示している。なお、このよ

うなナノ突起が密集した表面構造で、どれだけの比率の突起が実際のエミッションポイントとして働いているのかは、実験結果を定量的に解析するにあたって重要な点であるが、現時点では不明である。

4. マクロ台座上のナノ突起（マクロ・ミクロ複合構造の効果）

ナノ突起先端部の電界（ポテンシャル分布）をもう少し詳しく調べてみよう。図4、図5のシミュレーション結果を詳しく見てみると、ナノ突起からアノード電極に向かってポテンシャルのこう配（すなわち電界）は徐々に減少し、わずか5~10nm程度離れると電界集中の効果はほとんど消えて平均印加電界の値（フラットな参考試料に対するポテンシャルこう配）とほぼ一致するようになる。すなわち、ナノ突起は顕著な電界集中効果をもたらすが、高さが低いことに起因して電界集中が遠くにまで及ばない。このとき、トンネル確率にどのように影響を与えるか。エミッションする電子から見たトンネル障壁高さは、約4eVであり、この値は電界集中によって変動はしないが、電界集中が強ければ（それが突起先端近傍だけの事象であっても）図5に見られるようにトンネル障壁幅は小さくなる。よって、当然トンネル確率も増大する。電界集中効果が遠距離に及ぼないこと（最大電界がすぐに減衰すること）はナノ構造物の欠点であるが、主にトンネル障壁幅をどれだけ減らせるかが最も重要な性能指標となる。

一方、大きな縦・横寸法をもつマクロ突起は、突起直近の電界はあまり強くないが電界集中の効果は遠くまで及ぶ。このことは、Siのように仕事関数が比較的大きく、したがってトンネル障壁幅が厚いエミッタの場合、やはりトンネル障壁幅を減らす（トンネル確率を高める）のに効果的である。では、ナノ突起とマク

ロ突起で、一体どちらがエミッションを起こさせるのに有利に働くか。基本的には個別の形状ごとに数値計算に委ねるしかないと思われる。高さが1μm以上のマクロ寸法であって、なおかつ先端部の曲率半径がnmオーダの「カーボンナノチューブを立てたような構造」が自在に制御・作製できればベストであることは間違いないが、Siでこのような構造を目指すのは現実的でない。

以上の考察は、より現実的な対処策として「マクロ構造とミクロ（ナノ）構造との複合化」が好ましいことを示唆している。すなわち、縦横ともミクロン寸法の台座の上にナノ突起を形成した「マクロ・ナノ複合構造」によって、両者の特長を取り入れができるのではないかと考えられる（これに近い概念として、マクロ・ミクロの構造を無限に重層化させたフラクタル構造エミッタが有効である、との報告[21]もあるが、トンネル確率との関係が十分に論じられていない）。図7は、(a) ナノ突起、(b) マクロ突起（台座）、及び(c) 複合構造を示したものである。(a) 及び(c) では簡単のためにナノ突起は1個だけに限定して計算しているが、実際は高密度に形成されることを想定している。図8は対応する各構造の中央先端近傍での最大電界強度、図9はそれぞれのトンネル障壁幅を、突起の高さ h を横軸にとってプロットしたものである。複合構造では、ナノ突起の高さは固定し、マクロ台座の高さを変数としている。図8から、ナノ突起の最大電界強度は、 h とともに最も急しうんに増大するが、そのようなひょろ長いSiチューブは製作困難であるので候補として除外する。複合突起はマクロ突起に比べて電界強度は大きく、かつ図9を見れば、より重要な指標であるトンネル障壁幅も十分小さな値をもっている。このマクロ突起と複合構造のトンネル障壁幅の相違は、ト

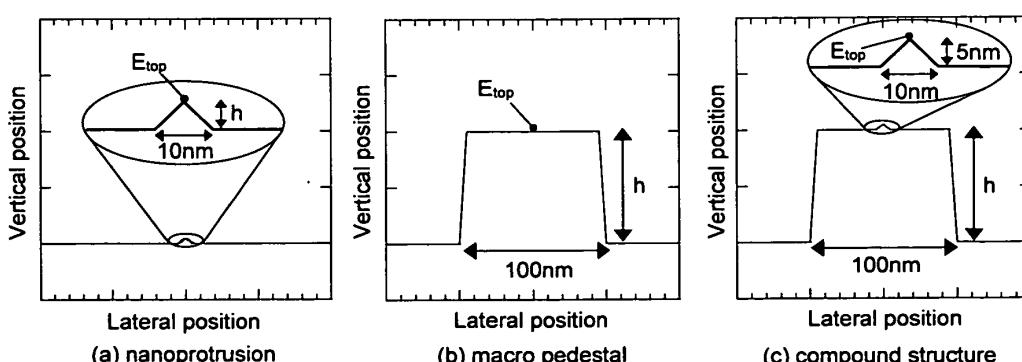


図7 (a) ナノ突起、(b) マクロ突起（台座）、(c) 複合構造
Fig. 7 (a) Nanoprolusion, (b) macro pedestal, (c) compound structure.

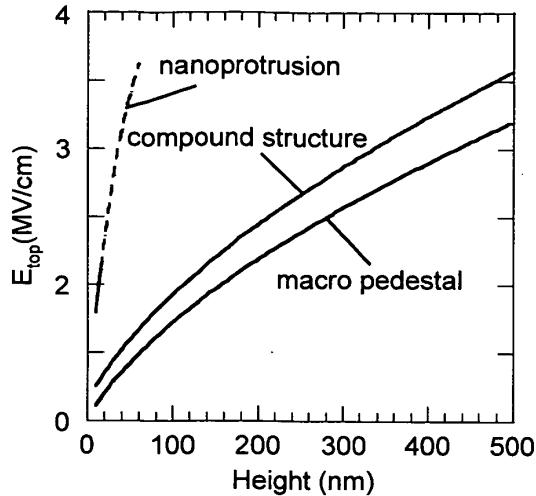


図8 各構造の中央先端近傍の最大電界強度
Fig. 8 Maximum electric field near the top of different structures.

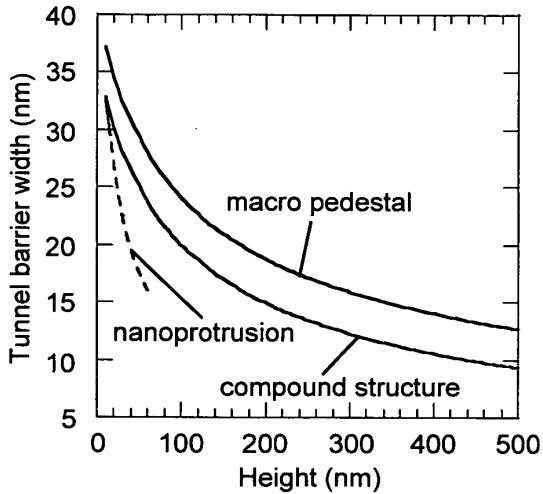


図9 突起の高さに対するトンネル障壁幅
Fig. 9 Tunnel barrier width as a function of protrusion height.

ンセル確率では20けた近い大きな違いに相当する。この計算結果から、複合構造が、トンネル確率、作りやすさ、エミッタの数、などいくつかの観点から総合的に見て優れたものである、と結論できよう。現在、この効果を検証すべく準備を進めているところである。

5. むすび

以上、Siナノ突起からなるエミッタの作製、及びエミッション特性の実験結果について述べた。更に、動作の低電圧化を図るためマクロ・ナノ複合構造を利用する考え方について述べた。これらの結果は、まだ真空エレクトロニクスへの応用という意味では序章にす

ぎないが、期待感をもたせてくれるものである。

また、本論文では全く触れなかったが、SiドットやSi量子井戸などナノ突起以外のSi量子構造[22]からの電子放出は、新しい真空デバイスへの応用から見て大変魅力的であり、今後開拓していきたい分野である。

謝辞 本研究を進めるにあたり、実験に御協力頂いた水野武志氏、及び岩月誠君、伊藤雄一君、横井清人君、二川雅登君、高室大介君に感謝します。なお、本研究は、文部科学省科学研究費補助金及び科学技術振興事業団CRESTの援助を受けて行ったものである。

文献

- [1] N. Matsuo and A. Sasaki, "Conduction mechanism of oxide-nitride-oxide film formed on the rough polycrystalline silicon surface," Solid-State Electron., vol.39, no.3, pp.337–342, 1996.
- [2] Y. Ishikawa, M. Kosugi, T. Tsuchiya, and M. Tabe, "Concentration of electric field near Si dot/thermally-grown SiO₂ interface," Jpn. J. Appl. Phys., vol.40, no.3B, pp.1866–1869, March 2001.
- [3] 斎藤弥八, “カーボンナノチューブからの電子の電界放出とC₂₀の電界蒸発,” 表面科学, vol.21, no.9, Sept. 2000.
- [4] T. Komoda, X. Sheng, and N. Koshida, "Mechanism of efficient and stable surface-emitting cold cathode based on porous polycrystalline silicon films," J. Vac. Sci. Technol. B, vol.17, pp.1076–1079, May/June 1999.
- [5] C. M. Lin, S. J. Chang, M. Yokoyama, I-N. Lin, J. F. Chen, and B. R. Huang, "Field-emission enhancement of Mo-tip field-emitted arrays fabricated by using a redox method," IEEE Electron Device Lett., vol.21, no.12, pp.560–562, Dec. 2000.
- [6] B. R. Chalamala, R. H. Reuss, and K. A. Dean, "Growth and control of nanoprotusions on iridium field emitters," Appl. Phys. Lett., vol.16, no.16, pp.2375–2377, April 2001.
- [7] 伊藤茂生, “電界放出ディスプレイ,” 電子情報ディスプレイハンドブック, 映像情報メディア学会(編), pp.378–390, 培風館, 2001.
- [8] J.-M. Bonard, T. Stockli, O. Noury, and A. Chatelain, "Field emission from cylindrical carbon nanotube cathodes: Possibilities for luminescent tubes," Appl. Phys. Lett., vol.78, no.18, pp.2775–2777, April 2001.
- [9] H. F. Gray, G. J. Campisi, and R. F. Greene, "A vacuum field effect transistor using silicon field emission array," Technical Digest of International Electron Device Meeting, pp.776–779, Dec. 1986.
- [10] N. Egami, K. Gotoh, and F. Sato, "New image sensor with field emitters," Proc. 2nd International Display Workshop, no.1, pp.11–14, 1995.
- [11] J. Itoh, T. Hirano, and S. Kanemaru, "Ultrastable emission from a metal-oxide-semiconductor field-effect transistor-structured Si emitter tip," Appl. Phys. Lett., vol.69, pp.1577–1578, 1996.

解説論文／シリコンナノ構造からの電子の電界放出

- [12] A. Ting, C. M. Tang, T. Swyden, D. McCarthy, and M. Peckerar, "Field-effect controlled vacuum field-emission cathodes," Technical Digest of 4th International Vacuum Microelectronics Conference, pp.200-201, Nagahama, Japan, 1991.
- [13] M. Tabe and T. Yamamoto, "Initial stages of nitridation of Si(111) surfaces: X-ray photoelectron spectroscopy and scanning tunneling microscopy studies," Surf. Sci., vol.376, pp.99-112, 1997.
- [14] M. Tabe and T. Yamamoto, "Nanometer-scale local oxidation of silicon using silicon nitride islands formed in the early stages of nitridation," Appl. Phys. Lett., vol.69, no.15, pp.2222-2224, Oct. 1996.
- [15] M. Tabe, T. Yamamoto, and Y. Terao, "Nitridation and subsequent oxidation process of Si (111) and (100) surfaces for high density Si pillar formation," Appl. Surf. Sci., vol.117/118, pp.131-135, 1997.
- [16] M. Tabe, T. Yamamoto, T. Nagasawa, and K. Murakami, "Si pillar formation and height control by furnace oxidation of the Si (111) surface with ultra-small SiN nuclei," Jpn. J. Appl. Phys., vol.37, no.3B, pp.1576-1579, March 1998.
- [17] M. Tabe, M. Kumezawa, T. Yamamoto, S. Makita, T. Yamaguchi, and Y. Ishikawa, "Formation of high-density silicon dots on a silicon-on-insulator substrate," Appl. Surf. Sci., vol.142, pp.553-557, 1999.
- [18] Y. Ono, M. Tabe, and H. Kageshima, "Scanning-tunneling-microscopy observation of thermal oxide growth on Si(111)7×7 surfaces," Phys. Rev. B, vol.48, no.19, pp.14291-14300, 1993.
- [19] K. Sawada, M. Tabe, M. Iwatsuki, Y. Ishikawa, and M. Ishida, "Field electron emission from Si nanoprotrusions," Jpn. J. Appl. Phys., vol.40, no.8A, pp.L832-L834, Aug. 2001.
- [20] K. Sawada, M. Tabe, Y. Ishikawa, and M. Ishida, "Field electron emission device using silicon nano-protrusions," J. Vac. Sci. Technol. B, vol.20, pp.787-790, May/June 2002.
- [21] V. A. Solntsev and A. N. Rodinov, "Investigation of electric field at the cathode with fractal structure of the surface," Solid-State Electron., vol.45, pp.853-856, 2001.
- [22] 田部道晴, 石川靖彦, 水野武志, "極薄SOIを用いたシリコンナノ構造デバイス," 応用物理, vol.71, no.2, pp.209-213, Feb. 2002.

(平成14年5月13日受付)

田部 道晴 (正員)

静岡大電子工学研究所教授。工博。1975慶大大学院修士課程了。NTTLISI研究所を経て、1994より現職。この間、1984～1985、スタンフォード大学客員研究員。シリコンを中心とした半導体ナノ構造デバイスとその作製技術の研究に従事。

澤田 和明

豊橋技科大・工学部助教授。工博。1991豊橋技術科学大学大学院博士後期課程了。1991より1998まで静岡大学電子工学研究所助手。同年より現職。イメージセンサ、バイオセンサに関する研究に従事。

ラトノ ヌルヤディ

インドネシア出身。1998静岡大・理・物理卒。現在、同大大学院電子科学研究科博士後期課程在学中。シリコン単電子デバイス及びナノ構造エミッタの研究に従事。

杉木 幹生

2001静岡大・工・電気・電子卒。現在、同大大学院博士前期課程在学中。シリコンナノ構造エミッタの研究に従事。

石川 靖彦

静岡大電子工学研究所助手。博士(工学)。1998北大大学院工学研究科博士課程了。同年より現職。シリコンナノ構造の形成、評価の研究に従事。現在、マサチューセッツ工科大に客員研究員として滞在中。

石田 誠 (正員)

豊橋技科大・工学部教授。工博。1979京大大学院博士後期課程了。1979豊橋技科大学助手。1997より現職。この間、1991～1992、ベルギー王国IMEC客員研究員。SOI構造の形成とセンサ・集積回路への応用についての研究に従事。