

高精度センサ信号処理回路に関する研究

メタデータ	言語: ja 出版者: 静岡大学大学院電子科学研究科 公開日: 2008-04-11 キーワード (Ja): キーワード (En): 作成者: 望月, 孔二 メールアドレス: 所属:
URL	http://hdl.handle.net/10297/1440

氏名・(本籍)	望 月 孔 二 (静岡県)		
学位の種類	博 士 (工 学)		
学位記番号	工博乙第 97 号		
学位授与の日付	平成 13 年 12 月 25 日		
学位授与の要件	学位規程第 5 条第 2 項該当		
学位論文題目	高精度センサ信号処理回路に関する研究		
論文審査委員	(委員長)		
	教授	杉 浦 敏 文	教授 浅 井 秀 樹
	教授	川 人 祥 二	教授 渡 邊 健 蔵

論 文 内 容 の 要 旨

センサを含む機器は化学プラントだけでなく自動車や家庭など我々の身近な所まで広がり、ますます多種多様にわたる高度なセンサ技術が要求されている。こうした機器の性能向上には、センサが得た情報をコントローラに伝えるアナログインターフェイス回路技術の開発も欠かせない。本論文は、汎用性を持つ抵抗型と差動容量型センサのための高精度アナログインターフェイス回路の研究をまとめたものである。

抵抗型センサのインターフェイス回路については、抵抗値を周波数に変換する新しい回路を提案した。出力情報が周波数のため、後段への情報伝達は容易である。回路は、センサを一辺とするホイートストンブリッジ、積分器、ゼロ検出器を含んだ弛張発振回路である。ブリッジの出力電圧は抵抗変化に対して非線型であるが、同じの非線型性を含む電圧を閾値電圧とすることにより線形な特性を得た。電圧比較器の遅れ時間も、遅れ時間に対応する電圧と比較することで補償した。その結果、広い抵抗変化にわたって高い線形性が得られた。実験では、センサが $2.6\text{ k}\Omega$ を基準とした $1.8\text{ k}\Omega$ のスパンに対して $1\ \Omega$ 、すなわち 5.6×10^{-4} より良い精度である。また、分解能は 2×10^{-5} である。発振周波数を 0 にするセンサの抵抗は、抵抗のバランス条件で自由に設定できるため、容量の変化に対する影響を最小限にした高精度の測定が可能である。

差動容量型センサは、物理量に対して相補的に変化する 2 つの容量 C_1 と C_2 から成り、物理量 x は $(C_1 - C_2)/(C_1 + C_2)$ というレシオメトリック信号処理で求めることができる。この比率を含む演算は、環境による容量値変化を打ち消し、高精度測定を可能にする。同センサのインターフェイス回路は、精度向上のためには 2 つの容量測定に際して時分割で同一回路を用いる構成が、また、処理速度の向上には 2 つの容量を組み込んだ新しい構成が必要である。

具体的な構成として、まず、電流検出/デジタル出力の新しい回路を提案した。回路は、容量/電

圧(C/V)変換回路, サンプル&ホールド(S/H)回路, アナログ/デジタル(A/D)変換器から成る。C/V変換には容量を流れる電流を検出して電圧に変換する電流検出回路を用いた。回路動作は, 先ず始めに C_1 に比例する電圧を求めてS/H回路に記憶させ, 続いて $C_0 = C_1 + C_2$ に比例する電圧を求め, 最後に両電圧を使ったA/D変換によりレシオメトリック処理を実現する。C/V変換回路は良好な線形性を必要とするが, 時分割で共通に使われることから利得調整は不要である。回路解析から, $|\Delta C| < 0.5C_0$ では, C/V回路の $\Delta C (= \chi C_0)$ 測定の精度は $0.5 \times 10^{-4}C_0$ 以内に行うことができることが示されている。実験からも, $|\Delta C| < 0.25C_0$ のときの測定精度はマイクロメータの最小目盛りに対応する $1 \times 10^{-3}C_0$ である。分解能は, C_0 が6pFのとき, ΔC 測定の標準偏差は1回の測定あたり $0.21 \text{ fF} = 3.5 \times 10^{-5}C_0$ である。2次以上の低域通過フィルタを用いることによって5 ksp/s以上のサンプリングスピードも可能である。

次に, 電流検出とフィードバックによる回路を提案した。構成は正弦波発生回路, 差動容量型トランスデューサ, 電流/電圧変換回路, 同期検波回路, 振幅制御回路による。本研究で提案した電流/電圧変換回路は, 入力 C_1 と C_2 それぞれを流れる電流であり, 出力は入力の和 $C_0 = C_1 + C_2$ と差 $\Delta C = C_1 - C_2 (= \chi C_0)$ それぞれに比例した電圧である。正弦波発生回路にフィードバックをかけて和出力を一定に保てば, 差出力には実時間でレシオメトリック信号に比例した電圧が出力される。回路を一体化したことから必要な抵抗マッチングはシンプルであり, 回路調整が容易である。実験では, ΔC の分解能は $6 \times 10^{-5}C_0$ である。回路解析から相対誤差を低くする条件を求め, 設定したスパン内を0.1%精度で測定できることを示した。

続いて, 積分回路を用いた容量比/デューティ比出力回路を提案した。デューティ比出力は後段への情報伝達が容易である。回路の基本は積分器を含む弛張発振回路である。センサの二つの容量 C_1 と C_2 のうちいずれか一方が時分割で積分容量として使われる。容量の選択は積分電圧の正/負に応じて働く2本のダイオードで行われる。もう一つ比較器を組み込めば, 電源電圧の非平衡に影響されない調整が容易な構成になる。実験から, ΔC 測定の分解能は $2.6 \times 10^{-5}C_0$ である。解析から, ありふれた部品を使っても, $|\Delta C| < 0.5C_0$ の範囲に対して $0.5 \times 10^{-4}C_0$ の精度で測定できる回路を作れることを示した。

最後に, 伝達関数を分析し状態変数法によって回路を合成した。回路は, センサの容量を含む積分器と, もう一方の容量を含む微分器を含んだ弛張発振回路であり, レシオメトリック信号は方形波出力の電圧振幅から得られる。この回路は電圧出力のため高速処理に適している。実験から, 50 μs のサンプリング速度のとき, $|\Delta C| < 0.2C_0$ の範囲で, マイクロメータの最小目盛りである $1 \times 10^{-3}C_0$ 以上の精度を持つことが確認できた。このとき ΔC の分解能は $0.8 \text{ fF} = 0.2 \times 10^{-3}C_0$ だった。

差動容量型センサに関しては, 応用範囲を広げるべく, 複数の方式を提案したが, いずれの回路も特徴を持ち, 用途に応じて選択できる。

以上の研究の特徴は, いずれも高精度の信号処理インターフェイスを実現したことである。回路内の信号処理によって後段の処理の負荷を軽減しながら高い精度を実現できた。本研究で得られた成果は直接あるいは間接に計測制御の分野で広く利用されるであろう。

論文審査結果の要旨

物理・化学量を電気信号として検出するセンサは計測制御には必要不可欠であり、電気信号から被検出量を同定するにはアナログ及びデジタル信号処理が必要である。本論文は抵抗型及び差動容量型センサの高精度信号処理を行うためのインターフェイス回路に関する研究成果をまとめたものであり、全6章で構成されている。

第1章は序論であり、研究背景とインターフェイス回路に要求される性能を述べ、本研究の目的を明らかにしている。第2章では従来の研究成果を概観し、解決されるべき課題を指摘している。

第3章では開発した抵抗型センサのインターフェイス回路の構成と性能を述べている。回路は、白金測温体やピエゾ抵抗センサをその一辺とするホイートストーンブリッジ、差動積分器及び比較器で構成され、ブリッジの非線形性及び比較器の応答遅延の補正機構を組み込んで、0.05%FS (Full Scale) の精度を実現している。

差動容量型センサの高精度信号処理には、相補的に変化するセンサの2つの容量の差をその容量和で除するレシオメトリック法が最適である。第4章では容量測定に電流検出法を用いる二つの回路を提案している。いずれの回路も、センサとオペアンプによって微分器を構成し、容量差と容量和に比例する電圧を得ている。相異は比を演算する方法にある。アナログ・デジタル変換器によって比演算を行う回路では1つの微分器で容量差と容量和を検出するので、微分器の誤差要因は比演算によって相殺される。従って極めて高い精度が得られ、実際に0.05%以上の精度を確認している。一方、容量和に比例する電圧をセンサの励振源に帰還することによってアナログ的に比演算を行う回路では実時間で比に相当する電圧が得られる。精度は約0.1%である。第5章では容量測定に電荷検出法を用いる2つの回路を提案している。いずれの回路もセンサとオペアンプによって積分器を構成し、その電荷・電圧変換動作を利用している。ここでも2つの回路の相異は比演算の方法にある。積分器と比較器で弛張発振器を構成してデジタル的に比演算を行う回路では、容量差と容量和の比をデューティ比として出力している。この回路の精度は0.1%である。一方、積分器を電荷増幅器とし、その出力を入力に負帰還することによってアナログ的に比演算を行う回路では実時間で比に相当する電圧出力を得ている。この回路は従って高速信号処理に適しており、50 μ sの処理時間で0.1%以上の精度が得られている。第6章は結論であり、各章の研究成果をまとめると共に今後の展望を述べている。

以上述べたように、本論文で提案されているインターフェイス回路はいずれもセンサの高精度信号処理を可能にするものであり、スマートセンサの開発にも極めて有用である。よって、博士(工学)の学位を授与するにふさわしい内容であると認める。