

高純度領域を有するユニボローラ型静電誘導トランジスタに関する研究

メタデータ	言語: ja 出版者: 静岡大学大学院電子科学研究科 公開日: 2008-04-17 キーワード (Ja): キーワード (En): 作成者: 矢野, 浩司 メールアドレス: 所属:
URL	http://hdl.handle.net/10297/1715

氏名・(本籍)	矢野浩司(静岡県)
学位の種類	博士(工学)
学位記番号	工博甲第 85 号
学位授与の日付	平成 5 年 3 月 24 日
学位授与の要件	学位規則第 4 条第 1 項該当
研究科・ 専攻の名称	電子科学研究科 電子応用工学専攻
学位論文題目	高純度領域を有するユニポーラ型静電誘導トランジスタに関する研究

論文審査委員	(委員長)		
	教授 安藤隆男		
	教授 助川徳三	教授 池田弘明	
	教授 福家俊郎		
	助教授 田中昭	助教授 浅井秀樹	

論文内容の要旨

静電誘導トランジスタ(SIT)は、出力電流が飽和しない三極管型電流電圧特性を有しており、現在までにマイクロ波通信やオーディオアンプ等の幅広い分野への応用がなされてきた。一方、近年の半導体結晶成長技術及びプロセス技術の進歩により、シリコンのみならず各種半導体の真性に近い高純度な結晶層が得られるようになり、この層とチャネル領域に利用したSITの製造が可能となっている。このSITの高純度チャネル領域中では、高濃度リース及びドレイン領域の周辺に多数キャリアの蓄積が促進される。この蓄積多数キャリアを電流輸送に効果的に利用できるような設計方法が確立できれば、従来のSITとは異なる新たな動作機構をもつSITが実現できる。また、高純度領域の使用により、高耐圧、高キャリア移動度、低電極間容量が可能となるため、高性能で、しかも新機能を持つSITの実現が期待できる。本論文では、デバイスシミュレーションによって得られたデータに基づいて、高純度チャネル領域中の多数キャリアの蓄積効果をより効果的に利用するための構造の提案並びに設計方針について述べた。

第1章では、本論文における研究の背景と目的について述べた。

第2章では本研究で使用されたデバイスシミュレーションの方法について詳しく述べている。まず、シミュレーションに用いた半導体の基本方程式と、キャリアの移動度等の物理定数のモデル式を記述し、それらの式の定式化の手法を説明し、最後にデバイスシミュレーションのアルゴリズム中で最も

重要となる連立方程式の解法について述べた。

第3章では従来型接合ゲート SIT 構造に高純度チャンネル領域を導入した場合、チャンネル中のリース及びドレイン領域近傍に存在する厚い多数キャリアの蓄積領域によってソースドレイン間に伝導チャンネル領域が形成され、このチャンネル電流をゲート電圧によって制御するという高純度チャンネル領域を有する SIT の基本的な動作概念及び電気的特性をシミュレーション結果によって明らかにした。同時に、チャンネル領域の高純度化が進むにつれて、完全空乏近似に基づく従来の設計法が適用できなくなることを指摘し、高純度チャンネル SIT のための新たな設計方針を導出した。

第4章では、第3章で明確にされた高純度チャンネル領域での蓄積多数キャリアによるチャンネル電流をより理想的に制御するために“遮蔽ゲート構造”の提案を行った。遮蔽ゲート構造とは従来の接合ゲート SIT 構造においてゲート高濃度領域周辺をゲート領域と反対の伝導型の中濃度程度の薄い層で遮蔽した構造である。デバイスシミュレーションで遮蔽ゲート構造 SIT と従来型 SIT との性能比較を行うことにより、遮蔽ゲート SIT 構造が、従来構造と比較して蓄積多数キャリアによるチャンネル電流に対するより優れたゲート制御能力をもつノーマリオン型 SIT 特性の実現が可能な構造であることを立証した。更に、遮蔽ゲート構造を導入した場合に生じる高周波性能並びに耐圧の劣化を克服する遮蔽ゲート構造の修正案も示した。

第5章では、高純度チャンネル領域を有する MOSSIT 構造中にバックゲート領域を導入することにより、蓄積多数キャリアによる電流を利用したノーマリオフ型のユニポーラ SIT が実現可能であることを述べた。まず、バックゲート領域を導入した MOSSIT 動作メカニズムを明確にすると共に、バックゲート領域が MOSSIT の電気特性に与える効果を検討した。バックゲート領域は MOSSIT 構造の高純度チャンネル領域中に設置したソース及びドレイン領域とは反対の伝導型の高濃度領域のことである。バックゲート領域の設置により、従来構造を採用した場合にみられるオフ特性の悪さを改善でき、高耐圧のノーマリオフ MOSSIT の実現が可能であることを示した。しかし、この領域の設置により、トランスコンダクタンスは減少し、その領域周辺に寄生容量が生じるため、高周波及び高速性能は逆に劣化してしまうという問題点が存在する。本論文ではバックゲート領域の設置に当たってのこれらの問題点についても触れ、バックゲート領域に関連する寸法の最適設計の必要性を指摘した。更に、バックゲート電極に電圧を印加した場合にも、オフ性能を向上できることを明らかにし、周辺回路を検討することによりバックゲート電極に効果的に電圧を印加できれば、更なる性能アップが期待できることを指摘している。

第6章は本論文の結論であり、本研究で得られた研究成果及び今後の研究課題を総括して述べた。

論文審査結果の要旨

静電誘導トランジスタ (SIT) は 3 極管特性を示し、高速動作が可能なることから、高速パワーデバイスや固体リレー等への応用が期待される重要なデバイスとなっている。しかしながら、その動作機構に不明な点が多く、その解明と最適設計法の確立が緊急課題となっている。

従来の SIT では、チャンネル領域の不純物の電離によって生じたキャリアが電流輸送に用いられてきた。本研究はチャンネル領域を高純度の真性に近い半導体で構成し、高不純物濃度のソース及びドレイン領域からチャンネル領域に供給される多数キャリアを電流輸送に積極的に利用した新型の SIT に関するものである。

本研究の内容は、2次元デバイスシミュレーションによって高純度のシリコンチャンネル領域を持つユミポーラ型の SIT の動作に関する物理現象を解明し、併せてチャンネル領域を高純度シリコン材料で構成することを活かした素子性能向上のための設計方法と新たな素子構造に関する検討である。その結果は以下のごとく要約される。

まず、ソース及びドレイン領域からの拡散によって高純度チャンネル領域に生じた多数キャリアの蓄積領域が比較的広範囲に存在することを明らかにした。そして、チャンネル中の蓄積キャリアを用いた新動作機構による SIT が実現できることを示した。また、多数キャリアの蓄積効果は素子のオン状態及び電流制御能力に対して大きな影響力を持つため、高純度チャンネル領域を持つ SIT の設計には従来の完全空乏近似に基づいた方法が適用できないことを指摘した。このため、従来型の素子構造の SIT に対して、蓄積効果を考慮した新たな設計法の検討を行い、その設計における問題点を明白にした。

次に、高純度チャンネル領域中の蓄積多数キャリアを電流輸送に積極的に利用すると同時に、より理想的な電流制御法を実現するために、高純度チャンネル SIT 構造中に“遮蔽ゲート構造”を導入することを提案した。そして、この構造の導入により、従来型の SIT と比較してゲート制御能力とオン抵抗の両者において優れたノーマリオン型の SIT 特性を実現できることを立証するとともに、高周波性能を含めた設計方法の具体案を提示した。

さらに、高純度チャンネル領域を用いた MOSSIT 構造中にバックゲート領域を形成することにより、多数キャリアの蓄積効果を活かしたノーマリオン動作の SIT が実現できることを示唆した。また、この素子の高耐圧化及び高周波・高速化に関する最適設計法の指針を示すと共にその周辺回路の検討が必要であることを指摘した。

本研究の結果、高純度チャンネル領域への蓄積キャリアを用いた新型 SIT の動作機構が解明でき、また最適設計法の指針が得られた。これらの知見は、SIT の更なる性能向上、応用分野の拡大及び機能の多様化に寄与するところが大きい。審査の結果、本論文は博士 (工学) の学位に相当する十分な内容があるものと認定する。