とし 明(石川県) 氏名・(本籍) 谷 内 利 学位の種類 工。学 博 - | -学位記番号 工博乙第 1 3 11 昭和61年9月30日 学位授与の日付 学位規則第5条第2項該当 学位授与の要件

学位論文題日 高周波スパッタリングによる薄膜形成とMOS素子への応用 に関する研究

(委員長) 論文審查委員 教 授 安 藤 隆 男

教授 今 井 哲 二 教 授 山 田 祥 二

教授 助川徳 三教授藤安洋

論 文 内 容 の 要 旨

本論文は,シリコンMOS素子の一層の大規模化,高密度化を達成するために,組成制御が容易でかつ低温度で膜形成が可能な高周波スパッタリングによる薄膜形成技術を確立することを目的とする。 具体的には,高周波スパッタリングによる SiO_2 膜,Ti-Si膜, $A\ell$ 膜およびそれらの積層薄膜の形成と,その薄膜形成を用いた新しいセルフアライメント技術の実現およびパタン寸法の微細化に伴う問題点の解決とに関して行った研究をまとめたものである。

第1章では、シリコンMOS素子の概略と、その一層の大規模化、高密度化を達成する上での素子間分離、ゲート電極・ソース/ドレイン抵抗およびコンタクトホール寸法に関係した製作上の問題点を明らかにした。また、これら問題点を解決するために採上げた高周波スパッタリングによる薄膜形成の概略とその特徴について述べる。

第2章では、高周波スパッタリングにより形成された薄膜をシリコンMOS素子製作へ適用する第一段階として、SiO2膜、Ti-Si膜、 $A\ell$ 膜およびそれらの積層薄膜の特性とスパッタリング条件との関係を明らかにした。

SiO₂膜形成においては,膜特性が膜形成条件,特にスパッタリングガス圧に著しく依存することを示した。さらに,この現象が膜形成途中におけるセルフシャドウ効果に起因することを推察した。また,スパッタリングガス中に5%以上のH₂を混合することにより,上記著しい圧力依存性を除去でき,熱酸化膜よりも緻密な膜を形成できることを示した。

Ti-Si膜およびA ℓ 膜の形成に関しては,膜特性と膜形成条件との関係を示した。Ti-Si膜では,800 \mathbb{C} 以上の熱処理によりTiSi $_2$ が形成され,抵抗の大幅な低減を図ることができる。A ℓ 膜では, \mathbb{C} uおよびSiを添加することによって,熱処理に伴うヒルロックの発生およびシリコン基板の異常な窪みの発生を阻止できることを明らかにした。

さらに積層薄膜の形成においては、高周波スパッタリング法により最小周期長3.0nmまでの人工周期構造を実現できることを示した。

第3章では、高周波スパッタリングを用いて形成した膜による新たなセルフアライメント加工技術 を確立した。

SiO₂膜の加工においては,下部パタン側壁と平坦部との選択エッチング性を利用した新たなリフトオフ加工, LOPAS (Lift-off Patterning of Sputtered SiO₂ Films) 技術を示した。リフトオフ加工の可否は,下部パタン側壁傾斜角に依存し,その臨界角は約60度である。また,斜めイオンビームエッチング法で下地パタン側壁角を上記臨界角以上と以下の二段傾斜とすることにより,埋込みパタン形成を図り得ることを示した。

上記リフトオフ加工を Si_3N_1 膜の加工に用いた新たな選択酸化技術,SALTS(Si_3N_1 Film Self-alignment Liftoff Technique for Selective Oxidation)も示した。SALTSでは,フォトプロセスを経ることなくソース・ドレインコンタクトのセルフアライメント形成を行うことができる。

また、Ti-Si膜の酸化特性を利用したシリサイド膜の選択形成技術を示した。本技術では、フォトプロセスを経ることなくソース・ドレイン領域およびゲート電極上にセルフアライメントにメタライゼーションを行うことができる。

第4章では、第2、第3章の結果に基づき、高周波スパッタリングによる薄膜のシリコンMOS素子製作への適用について明らかにした。

素子間分離工程には、高周波スパッタリングSiO² 膜のリフトオフ加工(LOPAS)を適用した。LOPASおよびLOPASを用いた素子間分離では、素子間分離工程を低温プロセスとすることができ、微細パタンMOSFETにおいてもしきい値電圧のナロウチャネル効果を抑制できる。

ソース・ドレインおよびゲート電極のメタライゼーションには、シリサイドのセルフアライメント 形成を用いた。本形成法では、ゲート電極およびソース・ドレイン抵抗を従来のポリシリコンゲート 素子に比較して1/10以下に低減でき、かつシャロウソース・ドレインを形成できる。

セルフアライメントコンタクト形成には、選択酸化のためのSi₃N₄膜リフトオフ加工(SALTS)を用いた。SALTSを用いたセルフアライメントコンタクト形成では、従来プロセスに比較して30%以上の高密度化・高速化を果すことができる。

さらに、高周波スパッタリングによるA ℓ 膜を、後の工程で高温熱処理を施せないMOS素子配線 形成工程に適用したときの、スパッタリング損傷について示した。高周波スパッタリングによるA ℓ 膜形成では、高エネルギ粒子の衝突によってMOSFET特性が損なわれるが、水素雰囲気中熱処理 あるいはスパッタリングガスへの H_2 の混合によってその特性改善が果せることを明らかにした。 第5章では,以上の結果を総括した。

以上に述べたように、高周波スパッタリングによる薄膜形成では、シリコンMOS素子製作において新しいセルフアライメント技術を実現でき、かつパターン寸法の微細化に伴う問題点の解決を図る ことができ、シリコンMOS素子の一層の大規模化、高密度化が達成できることを実証した。