

電子科学研究科三

GD

K

0002512523

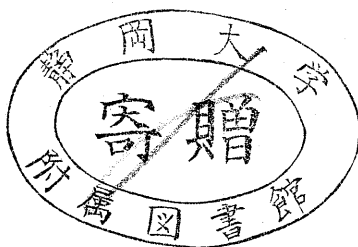
R

34

静岡大学附属図書館

水素化非晶質シリコンと単結晶シリコンとのヘテロ接合特性に関する研究

静岡大学図書



静岡大学大学院電子科学研究科
電子応用工学専攻

三村 秀典

概要

単結晶シリコン (c-Si) と水素化アモルファスシリコン (a-Si:H) から成るヘテロ接合を作製し、その光電氣的特性の測定から、ヘテロ接合の基本特性を明らかにし、これを撮像素子へ応用する研究を行なった。

ヘテロ接合を理解する際、a-Si:Hの基本特性を知ることが、必要不可欠である。そこで、まずa-Si:Hの基本特性を検討した。その結果、ヘテロ接合に用いたグロー放電法によるa-Si:H膜は、Si-H結合が多く、光学ギャップは約1.75 eV、暗伝導率は約 10^{-11} S·cm⁻¹、光伝導率は約 10^{-7} S·cm⁻¹の特性を持ち、またリン及びボロンによるドーピングが可能な良好なa-Si:H膜であることを確認した。

a-Si:H/c-Siヘテロ接合の基礎特性として、1. 接合の基本であるバンド構造を明らかにするため必要な、エネルギーバンドの不連続値の決定、2. 接合特性の基本であり、少数キャリアの注入に関する順方向電流輸送機構、3. ヘテロ接合を撮像素子へ応用する際、暗電流に関する逆方向電流輸送機構、4. ヘテロ接合を撮像素子へ応用する際、光電流に関する逆方向光感度特性、以上の4項目について検討した。a-Si:H/c-Siに生じるバンドの不連続は、内部電子放出法により測定し、伝導帯の不連続約0.09 eV及び価電子帯の不連続約0.71 eVを得、バンドの不連続は主に価電子帯側にあることを示した。順方向の電流輸送機構は低い印加電圧領域ではa-Si:H/c-Siの接合界面の特性で支配されているトンネル電流で、その電流はc-Si側からa-Si:Hのギャップ内準位への電子のトンネルに対し、a-Si:H側の正孔のその準位への捕獲、再結合で説明出来ることを示した。また、高い印加電圧領域ではa-Si:Hのバルクの特性である空間電荷制限電流で、その電流はc-Siから注入される電子と電極等から注入される正孔の二つのキャリアによるものと考えられることを示した。逆方向電流輸送機構は作製条件(ヘテロ接合界面)により非常に影響をうける。a-Si:H/c-Si界面に欠陥準位が多い場合、欠陥準位を通しての発生-再結合(g-r)電流が支配的であり、欠陥準位が少ない場合、欠陥準位を通してのg-r電流は減少し、主に電流はc-Si及びa-Si:Hの空乏層での発生電流となるものと考えられることを示した。c-Si及びa-Si:Hへの空乏層の広がりもまた作製条件(ヘテロ接合界面)により非常に影響をうけ、また光感度特性はc-Si側への空乏層の広がりとは密接な関係を持つ。そして、高い光感度を得るためには、c-Si側への空乏層の広がりが、必要であることを示した。分光感度特性も空乏層の広がりとよく対応する。a-Si:H/c-Si界面に欠陥準位が多く、a-Si:Hへ

のボロン添加量が少ない場合は、空乏層は $a-Si:H$ 側にのみ広がり $a-Si:H$ のみの光感度が得られる。ボロン添加量が多い場合、空乏層は $c-Si$ 側にのみ広がり $c-Si$ のみの光感度が得られる。界面に欠陥準位が少ない場合は、少ないボロン添加量で $a-Si:H$ 、 $c-Si$ 両側に空乏層が広がり、 $400\sim 1000\text{ nm}$ までの幅広い、また高い光感度が得られることを示した。これらのことより、低い逆方向暗電流と高い光感度を得るためには、界面の欠陥準位を減少させることが必要であることを示した。

$a-Si:H:F$ 膜中の正孔の走行速度は、 $a-Si:H$ 膜中のそれより優れている結果を得た。そこで、 $a-Si:H:F/c-Si$ ヘテロ接合を作製し、そしてヘテロ接合を撮像素子へ応用した際、残像特性に関係する、光過渡応答特性について主に検討した。その結果、 $a-Si:H:F/c-Si$ ヘテロ接合の光過渡応答特性の立ち下がり時間は、 $a-Si:H/c-Si$ ヘテロ接合のそれより速く、また $a-Si:H:F/c-Si$ ヘテロ接合の逆方向光電流の飽和は、 $a-Si:H/c-Si$ ヘテロ接合のそれより、低電圧で起こることがわかった。このことより、 $2\mu\text{ m}$ 以上の厚いアモルファス層を持つヘテロ接合を作製する場合には、 $a-Si:H$ より $a-Si:H:F$ を用いたほうが、撮像素子へ応用上有利であることを示した。また、この効果の主な要因は、 $a-Si:H:F$ 膜の堆積の際に導入する SiF_4 ガスが $c-Si$ のnative oxide膜をエッチングする効果であることを示した。さらに、 $a-Si:H:F$ 膜中の正孔の走行速度の改善の要因を検討するため、 $a-Si:H(:F)/c-Si$ ヘテロ接合を利用し、空間電荷制限電流法により、 $a-Si:H:F$ 膜、 $a-Si:H$ 膜の価電子帯近傍のギャップ内準位について測定した。その結果、 $a-Si:H:F$ 膜の価電子帯近傍のギャップ内準位が $a-Si:H$ 膜のそれより減少している結果を得た。

$a-Si:H/c-Si$ ヘテロ接合の撮像素子への応用の一つとして、まず $a-Si:H$ を、pn接合のダイオードアレイを持つSiターゲットの耐熱性を有する半絶縁膜へ応用する実験を行なった。 $a-Si:H$ は、通常のグロー放電の堆積条件より高い温度である $400\sim 600^\circ\text{C}$ で作製した。この膜は、抵抗率 $10^9\sim 10^7\ \Omega\cdot\text{cm}$ で、局在準位密度の極めて高いものである。実験の結果、この膜は、半絶縁膜として非常に適していることがわかり、また 350°C 二時間の熱処理に耐えることがわかった。これらの結果をもとに、 $a-Si:H$ を半絶縁膜に持つSiビジコンを作製し撮像実験を行ない、 $a-Si:H$ を半絶縁膜に持つSiビジコンターゲットは、暗電流、光電流、残像、解像度、X線防御効果などの諸特性において従来のものと変わることなく、耐熱性においてはるかに優れたターゲットであることを示した。

400°C以上で堆積したa-Si:Hの半絶縁膜への応用は、このa-Si:H膜がバンド構造を持たない程、局在準位が多いため、本当の意味でのa-Si:H/c-Siヘテロ接合を利用したものではない。a-Si:H/c-Siヘテロ接合を積極的に利用するデバイスとして、ダイオードアレイのないa-Si:H/c-Siヘテロ接合ターゲットを作製し、1インチ撮像管に組み込み撮像実験を行なった。a-Si:H/c-Siヘテロ接合は界面に欠陥準位が出来るだけ発生しない条件で作製した。その結果、約1cm²の走査面積で、またターゲット電圧6Vで暗電流10nA、光電流430nA/lux、中心解像度は800TV本以上、ブルーミング、焼き付けもなく、現在までに報告されているダイオードアレイのないSiビジコンターゲットでは、最高の特性で、解像度においてはダイオードアレイを持つSiターゲットを凌ぐターゲットを作製することが出来た。

a-Si:H/c-Siヘテロ接合の基本的理解から出発し、他の種々の結晶とa-Si:Hから成るヘテロ接合の特性を検討し、さらに広い分野への応用の可能性を検討するための実験を行なった。まず、高効率太陽電池及びX線撮像素子への期待として、多結晶CdTeを取り上げた。多結晶CdTeはホットウォール法により容易に高い光感度を持つものが作製出来、またa-Si:Hと組み合わせることにより400~800nmまでの幅広い感度を持つヘテロ接合を作製出来た。これらのことより多結晶CdTe/a-Si:Hヘテロ接合は、太陽電池やX線撮像素子に対して有望な接合であることを示した。次に、物理的興味から単結晶GaAsを取り上げ、基礎特性として電圧-電流特性の温度依存性を測定した。その結果、単結晶GaAs/a-Si:Hヘテロ接合は、良好な整流性を示し、また順方向電流はトンネル電流が支配的であることを示した。最後に赤外線撮像素子や赤外線センサーへの期待として、単結晶Geを取り上げた。単結晶Ge/a-Si:Hヘテロ接合は、400~1600nmまでと可視から赤外にわたる幅広い光感度を示したが、単結晶Geはc-Siに比べ、結晶表面が損傷を受けやすく、そのためヘテロ接合界面の欠陥準位が多いことがわかった。そのことより、逆方向暗電流を押えるためには特別な作製方法が必要であることを示した。

目次

	ページ
概要	1~3
目次	4~6
第1章 序論	7~15
§ 1. 1 まえがき	
§ 1. 2 水素化非晶質シリコン	
§ 1. 3 半導体ヘテロ接合	
§ 1. 4 本論文の目的と構成	
参考文献	
第2章 水素化非晶質シリコン膜の堆積と基本特性	16~29
§ 2. 1 まえがき	
§ 2. 2 グロー放電プラズマCVD装置	
§ 2. 3 水素化非晶質シリコン膜の基礎特性	
2. 3. 1 GD法によるa-Si:H	
2. 3. 2 GD法によるa-Si:F:H	
参考文献	
第3章 a-Si:H/c-Siヘテロ接合の基礎特性	30~77
§ 3. 1 まえがき	
§ 3. 2 内部電子放出法によるバンドの不連続	
3. 2. 1 内部電子放出法	
3. 2. 2 試料の作製	
3. 2. 3 測定結果	
3. 2. 4 考察	
§ 3. 3 順方向電流輸送機構	
3. 3. 1 実験	
3. 3. 2 試料の予想バンド図	
3. 3. 3 結果及び考察	
§ 3. 4 逆方向電流輸送機構	
3. 4. 1 界面に欠陥準位の多い場合の電流輸送機構	
3. 4. 2 界面に欠陥準位の少ない場合の電流輸送機構	

§ 3. 5 光感度特性

3. 5. 1 空乏層と光電流

3. 5. 2 界面の欠陥準位と光電流及び分光感度

参考文献

第4章 $a-Si:H:F/c-Si$ ヘテロ接合

78 ~ 95

§ 4. 1 まえがき

§ 4. 2 $a-Si:H(:F)/c-Si$ ヘテロ接合特性

4. 2. 1 実験

4. 2. 2 結果及び考察

§ 4. 3 $a-Si:H(:F)/c-Si$ ヘテロ接合による

$a-Si:H(:F)$ のギャップ内準位

4. 3. 1 空間電荷制限電流法

4. 3. 2 実験

4. 3. 3 結果及び考察

参考文献

第5章 $a-Si:H/c-Si$ 接合を用いた Si ビジコン

96 ~ 107

ターゲット ($a-Si:H$ の半絶縁膜への応用)

§ 5. 1 まえがき

§ 5. 2 高温で作製した $a-Si:H$ の膜特性

5. 2. 1 堆積装置及び堆積条件

5. 2. 2 抵抗率及び熱処理特性

§ 5. 3 $a-Si:H$ を半絶縁膜に持つ Si ビジコンターゲット

§ 5. 4 $a-Si:H$ の X 線防御効果

参考文献

第6章 $a-Si:H/c-Si$ ヘテロ接合によるダイオー

108 ~ 119

ドアレイのない Si ビジコンターゲット

§ 6. 1 まえがき

§ 6. 2 ダイオードアレのない Si ビジコンターゲット

参考文献

第7章 a-Si:HとSi以外の結晶質とのヘテロ接合 120~134

§7.1 まえがき

§7.2 a-Si:H/poly CdTeヘテロ接合

§7.3 a-Si:H/c-GaAsヘテロ接合

§7.4 a-Si:H/c-Geヘテロ接合

参考文献

第8章 結論 135~136

謝辞 137

本研究に関する発表論文リスト 138~139

第1章 序論

§1. 1 まえがき

本論文は単結晶シリコン (c-Si) と水素化非晶質シリコン (a-Si:H) のヘテロ接合特性とその応用に関するものである。本章では a-Si:H 及び半導体ヘテロ接合発展の経緯について述べることにより、本論文の位置付けと、その目的を明らかにする。また、本論文の構成についても述べる。

§1. 2 水素化非晶質シリコン

アモルファス半導体 (以下アモルファスとする。) の歴史は古い。1950年代にはすでに a-Se の研究が行なわれている。¹⁾ しかし、人々の注目を集めるには至らなかった。このようなアモルファスに光を当てたのは、Ovshinsky のカルコゲナイド系アモルファス (S、Se、Te を主成分とする多元系) を利用した高速スイッチメモリー素子の発表である。²⁾ その後アモルファスは一つの地位を得、基礎では C F O モデル、³⁾ 応用ではサチコンターゲット⁴⁾ の開発と一部花開くわけであるが、これはあくまでカルコゲナイド系アモルファスに限られ、また結晶半導体で可能な p n 制御が不可能なため、応用範囲も限られたものであった。

テトラヘドラル系アモルファスも古くから作製されていた。しかし、テトラヘドラル系アモルファスでは、価電子がすべて化学結合に関与し、4 配位で結合しているため、カルコゲナイド系アモルファスに比べ構造に柔軟性が少なく、カルコゲナイド系アモルファスよりはるかに膜質の悪いものしか得ることは出来なかった。しかし、ここに一つのブレイクスルーが登場する。これは、1975年の Spear らの a-Si:H の報告である。ここで、グロー放電法でモノシランガス (SiH_4) を分解し、得られた a-Si:H は水素の効果によってダングリングボンドが減少し、アモルファス物質として始めて p n 制御が可能な材料であるという報告がなされた。⁵⁾ 以来、1976年の Carlson と Wronski による太陽電池への応用⁶⁾ などの研究を経て a-Si:H は一躍時代の花形になった。現在、a-Si:H は基礎及び応用の両分野において非常に精力的に研究され、基礎分野においては、a-Si:H の成長機構、^{7,8)} a-Si:H の構造、⁹⁾ バンドギャップ内準位の状態、¹⁰⁻¹³⁾ 等の研究が行なわれ、非晶質物性論が体系化されようとしている。一方、応用分野においては、¹⁴⁻¹⁷⁾ 2.4% から始まった太陽電池は、11% 以上の変換効率を得て、実用化され、その他にも、薄膜トランジスタ (TFT)、電子写真用感光体、光センサー、密着型一次元イメージセンサー等は実用化され、撮像素子、水素センサー、ガスセンサー、歪みセンサー等も

実用化にあと一步と、すばらしい結果を得ている。しかし、このような $a-Si:H$ であるが、Staebler-Wronski効果¹⁸⁾に代表されるような特性劣化についてはまだ明らかでなく、また新しい試みである多層膜^{19,20)}やヘテロ接合の物性及び界面特性などは研究が始まったばかりで、未知の事柄が数多く残されている。さらに、膜作製技術としても、グロー放電 (GD) 法が唯一完全なものではなく、グロー放電法を凌ぐものとして、光CVD、²¹⁾ 電子サイクロトロン共鳴 (ECR) CVD²²⁾等、新製膜技術の開発が行なわれている。応用分野においては、多層構造や、ヘテロ構造とすることにより新デバイスや、デバイスの性能の飛躍的な向上などが期待出来、このように $a-Si:H$ の研究範囲はまだまだ尽きることがない。このような中で、我々は結晶質と $a-Si:H$ とのヘテロ構造とすることにより新しい物理的知見と新デバイス開発を目的として研究を行なった。

§ 1. 3 半導体ヘテロ接合

結晶質ヘテロ接合はShockleyによるwide-gap emitter transistorの特許²³⁾から始まり、その後、液相エピタキシー、分子線エピタキシー (MBE)、有機金属分解法 (MOCVD) 等の結晶成長技術の進歩に伴い、著しい発展をとげた。結晶ヘテロ接合を用いたデバイスは、半導体レーザー、²⁴⁾ 太陽電池、²⁵⁾ 等の光デバイスから高電子移動度トランジスタ (HEMT)、²⁶⁾ ヘテロ接合バイポーラトランジスタ (HBT)、²⁷⁾ 等の電子デバイスまで、幅広く応用され、ヘテロ接合の歴史はデバイスの歴史と言っても過言ではない。基礎特性においても、非常に精力的に研究され、特にバンド構造については、電子親和力則のAndersonモデル、²⁸⁾ から始まりHarrissonモデル、²⁹⁾ Frenslery-Kromerモデル、³⁰⁾ Teroffモデル、³¹⁾ Cohenモデル、³²⁾ 統一DIGSモデル^{33,34)}等、現在もホットな議論が続いている。電流輸送機構については、AndersonらのShockleyの拡散理論³⁵⁾を基にしたモデル、²⁸⁾ Perlmannら³⁶⁾のSchottkyエミッションモデルの適用、³⁷⁾ Ribenら、^{38,39)} Donnellyら、⁴⁰⁾ Redikerら、⁴¹⁾ のトンネルモデルなどが提案され、接合材料、作製プロセスにより、種々の電流輸送機構を取ることが知られている。

このように、応用面において成功を収めた結晶質ヘテロ接合であるが、結晶質のみだけでなく、アモルファス/結晶質 (a/c) ヘテロ接合の研究の動きも古くからあった。 a/c ヘテロ接合はGrigoriviciらの $c-Ge/a-Ge$ ヘテロ接合を始めとし、⁴²⁾その後、バンド構造、⁴²⁻⁵³⁾電流輸送機構の解明^{42-49,51-61)}及び、HBT、^{62,63)}や撮像管ターゲット⁶⁴⁻⁷⁰⁾等への応用において数多く研究されてきた。しかし、真空蒸着などによるテトラヘドラル系アモルファスは、局在準位が非常に多く、伝導は主にホッピング機構によるため、 a/c 接合は、ショットキー接合の一步進んだ形として理解され、また電流輸送機構もエミッション

理論を基礎とした理論で説明された。^{44-47,53)} カルコゲナイド系アモルファスについても、バンド伝導はなりたつものの、局在準位が多いため a/c 接合の電流輸送機構は、アモルファス物質の空間電荷制限電流 (SCLC) で説明されてきた。^{51,54-57)} また a/c ヘテロ接合の利用方法も、撮像管ターゲットへの応用⁴⁾を除いて、アモルファス材料の局在準位密度の測定や、その伝導タイプ (p 型か n 型か) を判定するために用いられていた。^{42-45,47,62,71,73)}

このような中で、1975 年 $a-Si:H$ が登場する。⁵⁾ この $a-Si:H$ は従来のアモルファスの限界を取り払うだけでなく、 a/c ヘテロ接合の限界をも取り払った。すなわち、 $a-Si:H$ により a/c ヘテロ接合は、結晶質ヘテロ接合と同様、不純物添加によりエネルギーレベルの調整が可能となったのである。そのため、 a/c ヘテロ接合はバンド構造、電流輸送機構などの物理的理解及びデバイス応用において非常に有望かつ魅力的な接合となった。まず、Šmídらは、undoped $a-Si:H/p$ $c-Si$ ヘテロ接合の順方向電流は $a-Si:H$ による SCLC で支配されているという実験結果を報告し、同時に $a-Si:H/c-Si$ 接合を用い、 $a-Si:H$ の局在準位密度の評価方法について示した。^{51,73)} 次に Okuda らは、 $a-Si:H$ /多結晶 Si ヘテロ構造 stacked セルを用い 12% 以上の変換効率を持つ太陽電池を試作し、 a/c ヘテロ構造が高効率太陽電池に有望であることを示した。⁷⁴⁾ Matsuura らは、undoped $a-Si:H/p$ $c-Si$ ヘテロ接合において、 p $c-Si$ の不純物濃度を変化させ、系統的に研究し、 $a-Si:H/c-Si$ ヘテロ接合は従来の a/c ヘテロ接合と異なり、Anderson モデル²⁸⁾ が適用出来ること、また順方向電流は multitunneling capture-emission モデルで説明出来、さらに逆方向電流は undoped $a-Si:H/p$ $c-Si$ ヘテロ接合の場合には、 $a-Si:H$ における発生電流で説明出来ると提案した。⁴⁸⁾ 彼らはまた p^+ 及び n^+ $c-Si/a-Si:H$ ヘテロ接合を用い、 $a-Si:H$ の伝導タイプ (n 型か p 型か) を判定し、 $a-Si:H$ の n 型から p 型への移行は B_2H_6/SiH_4 (ガス比) $\sim 10^{-6}$ で起こることを確かめた。⁵⁸⁾ Yabe らは、 $a-Si:H/c-Si$ ヘテロ接合を放射線検出器に応用し実用化した。⁷⁵⁾ Rahman、Sasaki らは、 $a-Si_{1-x}C_x:H/c-Si$ ヘテロ接合を取り上げ、バンド構造、電流輸送機構について検討し、⁴⁹⁾ 太陽電池、⁷⁶⁾ HBT^{63,77,78)} に応用した。特に HBT においては、かなり良好な結果を得ている。HBT については、Ghamam らの報告⁷⁹⁾ もあり積年の夢が実現されつつある。このように、 $a-Si:H/c-Si$ ヘテロ接合は現在多くの注目を浴びている。このような動きの中で我々は、初期の段階から、 p $a-Si:H/n$ $c-Si$ ヘテロ接合が従来の撮像デバイスよりも数多くの利点を持つ撮像デバイスへ応用可能なことを指摘し、⁸⁰⁾ 主に p $a-Si:H/n$ $c-Si$ ヘテロ

接合の研究を行ってきた。

§ 1. 4 本論文の目的と構成

1. 2 及び 1. 3 節で述べたように、 $a-Si:H/c-Si$ ヘテロ接合は、 $a-Si:H$ の歴史から見ると、 $a-Si:H$ の可能性を広げる足掛かりとなるのであり、 a/c ヘテロ接合の歴史から見ると、新しい接合論を開拓する糸口となるだけでなく、種々のデバイスに应用可能な最初の a/c ヘテロ接合と見なすことが出来る。

本論文の目的は、このように位置付けられる $a-Si:H/c-Si$ ヘテロ接合（主に、従来研究されていない $n-c-Si/a-Si:H$ ）の接合特性を明らかにすることと、またこの接合が従来の撮像デバイスよりも数多くの利点を持つ撮像デバイスへ应用可能なことを明らかにすることである。

この目的を達成するため、次に示すような項目について研究し、また次に示すような論文の構成とした。第一章は序論である。ここで本論文の位置付けと目的について述べた。ヘテロ接合に用いた $a-Si:H$ の基本特性を知ることは、ヘテロ接合を理解する上で必要不可欠である。それ故、第二章では、 $a-Si:H/c-Si$ ヘテロ接合に用いた GD 法による $a-Si:H$ の堆積条件及び基本特性（赤外及び可視透過特性、 $\eta\mu\tau$ 積、暗及び光伝導率のドーピング依存性等）について述べる。また、 $a-Si:H:F/c-Si$ ヘテロ接合についても後に述べるため、 SiH_4 、 SiF_4 混合ガスより作製した $a-Si:H:F$ の堆積条件及び基本特性についても言及する。第三章は、 $a-Si:H/c-Si$ ヘテロ接合の基礎特性に関して述べる。基礎特性として、1. 接合の基本となるバンド構造を明らかにするため必要な、ヘテロ接合に生じるバンドの不連続値、2. 接合の基本特性で、ヘテロ接合を HBT に応用する際重要な、少数キャリアの注入に関係する、順方向電流輸送機構、3. ヘテロ接合を撮像デバイスへ応用する際、暗電流に関係する、逆方向電流輸送機構、4. ヘテロ接合を撮像デバイスへ応用する際、光電流に関係する、逆方向光感度特性、以上の 4 項目を選んで検討する。第四章は、 $a-Si:H:F/c-Si$ ヘテロ接合である。ここで、ヘテロ接合を撮像デバイスへ応用する際、残像特性と関わりを持つ、光過渡応答特性について述べる。そして、アモルファス膜の膜厚が $2\mu m$ 以上のヘテロ接合では、 $a-Si:H:F/c-Si$ 接合が $a-Si:H/c-Si$ 接合より有利であることを示す。さらに、 $a-Si:H(:F)/c-Si$ ヘテロ接合を用い、空間電荷制限電流法より、 $a-Si:H$ 及び $a-Si:H:F$ の価電子帯側のギャップ内準位について測定した場合について述べる。これを行なった目的は、従来の a/c 接合は、主にアモルファス膜のギャップ内準位を測定するために用い

られており、同様に $a-Si:H(:F)/c-Si$ ヘテロ接合でも、ヘテロ接合を利用してギャップ内準位が測定出来ることを示すことと、 $a-Si:H:F$ 膜中の正孔の走行速度が $a-Si:H$ のそれより優れているのは、 $a-Si:H:F$ と $a-Si:H$ で価電子帯側のギャップ内準位に差があるのではないかと考えたためである。第五章では、 $a-Si:H$ を pn 接合ダイオードアレイを持つ Si ターゲットの半絶縁膜に応用した場合について述べる。これは、 $a-Si:H/c-Si$ ヘテロ接合の撮像デバイスへの応用の第一歩で、 $a-Si:H$ を抵抗体として用いた場合である。第六章では、第五章を一步進めた、 $a-Si:H/c-Si$ ヘテロ接合を積極的に利用した撮像デバイスへの応用で、 $a-Si:H/c-Si$ ヘテロ接合のダイオードアレイのない Si ターゲットへの応用について述べる。第七章は、 $a-Si:H/c-Si$ ヘテロ接合を別の面から検討するため、また $a-Si:H$ の応用範囲を広げるために行なった実験で、 $a-Si:H$ と単結晶 Si 以外の結晶とのヘテロ接合例について述べる。他のヘテロ接合として、1. 光感度が得られるものが、比較的容易に得られ、太陽電池、X線センサーに応用可能な、多結晶 $CdTe$ を用いた、 $a-Si:H/多結晶CdTe$ ヘテロ接合、2. $c-Si$ と並び性質がよくわかっている $c-GaAs$ を用いた、 $a-Si:H/c-GaAs$ ヘテロ接合、3. $c-Si$ と並び性質がよくわかっており、赤外線センサーに応用可能な、 $c-Ge$ を用いた、 $a-Si:H/c-Ge$ ヘテロ接合の3種類について検討する。第八章は、結論で、上記に示した研究で得られた知見について述べる。

参考文献

- 1) P.K.Weimer: Phys. Rev. 79 (1950) 171.
- 2) S.R.Ovshinsky: Phys. Rev. Lett. 21 (1968) 1450.
- 3) M.H.Cohen, H.Fritzche and S.R.Ovshinsky: Phys. Rev. Lett. 22 (1969) 1065.
- 4) E.Maruyama, T.Hirai, N.Goto, Y.Ishizaki and K.Shidara: Proc. 5th Int. Conf. Amorphous Semiconductor Garmisch-P (1973) p.119.
- 5) W.E.Spear and P.G.LeComber: Solid State Commun. 17 (1975) 1193.
- 6) D.E.Carlson and C.R.Wronski: Appl. Phys. Lett. 28 (1976) 671.
- 7) 例えば、広瀬: "アモルファス半導体の基礎" (オーム社、1982) p.149.
- 8) 例えば、松田: 電子技術総合研究所報告 No.864 (1986).
- 9) 例えば、清水: 固体物理 20 (1985) 542.
- 10) 例えば、大串: 真空 25 (1982) 91.
- 11) 例えば、森垣: 固体物理 20 (1985) 528.
- 12) 例えば、田中: 固体物理 20 (1985) 536.
- 13) 例えば、大串、田島、田中: 日本物理学会誌 41 (1986) 430.
- 14) 例えば、丸山: "アモルファス半導体の基礎" (オーム社、1982) p.173.
- 15) 例えば、高橋、小長井: "アモルファス太陽電池" (昭晃堂、1983).
- 16) 例えば、"Semiconductor and Semimetals vol.21 part.D"
ed. by J.I.Pankove (Academic Press, Orland, 1984).
- 17) 例えば、日経エレクトロニクス 12-20 (1982).
- 18) D.L.Staebler and C.R.Wronski: Appl.Phys.Lett. 31 (1977) 292.
- 19) 例えば、宮崎、広瀬: 固体物理 19 (1984) 43.
- 20) 例えば、宮崎: 博士論文 広島大 (1986).
- 21) I.Inoue, M.Konagai and K.Takahashi: Appl.Phys.Lett. 43 (1983) 774.
- 22) S.Matsuo and M.Kiuchi: Jpn.J.Appl.Phys. 22 (1983) L.210.
- 23) W.Shockley: U.S.Patent 2569 (9151) 347.
- 24) I.Hayashi, M.B.Panish, P.W.Foy and S.Sumski: Appl.Phys.Lett. 17 (1970) 109.
- 25) 例えば、高橋、浜川、後川編著: "太陽光発電" 森北出版 (1980).
- 26) T.Mimura, S.Hiyamizu, T.Fujii and K.Nanbu: Jpn.J.Appl.Phys. 19 (1980) L.225.
- 27) 例えば、H.Kromer: Proc.IEEE. 70 (1982) 13.
- 28) A.R.Anderson: Solid State Electron. 5 (1962) 341.

- 29) W.A.Harrison: J.Vac.Sci.&Technol. 14 (1977) 1016.
- 30) W.R.Frensley and H.Kromer: Phys.Rev. B16 (1977) 2642.
- 31) J.Tersoff: Phys.Rev. B30 (1985) 4874.
- 32) M.L.Cohen: Adv.Electron.Electron Phys. 51 (1980) 1.
- 33) H.Hasegawa and H.Ohno: J.Vac.Sci.Technol. B4 (1986) 1130.
- 34) H.Hasegawa, H.Ohno and T.Sawada: Jpn.J.Appl.Phys. 25 (1986) L265.
- 35) W.Shocley: "Electrons and Holes in Semiconductors" (Van Nostrand, Princeton, 1950) p.309.
- 36) S.S.Perlman and D.L.Feucht: J.Electron. 18 (1965) 159.
- 37) E.Spenke: "Electronic Semiconductors" (McGraw-Hill, New York, 1958) p.81.
- 38) A.R.Riben and D.L.Feucht: Solid-State Electron. 9 (1966) 1055.
- 39) A.R.Riben and D.L.Feucht: Int.J.Electron. 20 (1966) 583.
- 40) J.P.Donnelly and A.G.Milnes: Proc.IEEE 113 (1966) 1468.
- 41) R.H.Rediker, S.Stopek and J.H.R.Ward: Solid-State Electron. 7 (1964) 621.
- 42) R.Grigorovici, N.Croitoru, A.Dévényi and E.Teleman: Proc. 7th Int. Conf.Semiconductors, Paris 1964, (Academic Press, New York, 1964) p.423.
- 43) T.S.Jayadevaiah and O.Busmundrud: Electron.Lett. 8 (1972) 75.
- 44) G.H.Döhler and M.H.Brodsky: Proc.Int.Conf.Tetrahedrally Bonded Amorphous Semiconductors, (Yorktown, 1974) p.351.
- 45) P.A.Trove, M.P.Ali, M.M.Ibrahim and H.Norde: Phys. Stat. Sol. 51 (1979) 491.
- 46) N.P.Sinha and M.Misra: Solid-State Electron. 26 (1983) 1177.
- 47) J.Kosky: Phys.Stat.Sol. 79 (1983) k21.
- 48) H.Matsuura, T.Okuno, H.Okushi and K.Tanaka: J.Appl.Phys. 55 (1984) 1012.
- 49) M.M.Rahman and S.Furukawa: Jpn.J.Appl.Phys. 23 (1984) 515.
- 50) M.Cuniot and Y.Marfaing: J.Non-Cryst. Solids 77&78 (1985) 987.
- 51) V.Šmíd, J.J.Mares, L.Štourač and J.Křištofik: Tetrahedrally-Bonded Amorphous Semiconductor ed. by D.Adler and H.Fritzche (Plenum Press, New York, 1985) p.483.
- 52) H.Mimura and Y.Hatanaka: Appl.Phys.Lett. February (1987) (in press).
- 53) K.Murase and Y.Amamiya: Jpn.J.Appl.Phys. 24 (1985) 192.

- 54) B.Dunn, J.D.Machenzie, J.K.Clifton and J.V.Masi: Appl. Phys. Lett. 26 (1975) 85.
- 55) B.Dunn and J.D.Machenzie: J.Appl.Phys. 47 (1976) 1010.
- 56) N.Tohe, T.Minami and M.Tanaka: Thin Solid Films 56 (1979) 377.
- 57) L.Štourač: Proc. Int. Conf. Amorphous Semiconductors, edited by R.Grigorovici and M.Ciurea, Bucharest 1982 (Central Institute of Physics, Bucharest 1982) p.225.
- 58) H.Matsuura, A.Matsuda, H.Okushi, T.Okuno and K.Tanaka: Appl.Phys. Lett. 45 (1984) 433.
- 59) H.Mimura and Y.Hatanaka: Jpn.J.Appl.Phys. 24 (1985) L355.
- 60) H.Mimura and Y.Hatanaka: Jpn.J.Appl.Phys. 26 (1987) 115.
- 61) 三村、川井、畑中: 信学技報 SSD86-26 (1986) 55.
- 62) R.Grigorovici, N.Croitoru, L.Vescan and M.Marina: Phys.Stat.Sol. 24 (1967) k17.
- 63) K.Sasaki and S.Furukawa: 18th Int. Conf. Solid State Devices and Materials (Tokyo, 1986) p.291.
- 64) 清水、吉田、相原、木内: テレビ誌 26 (1972) 755.
- 65) 野上、岡本、西田: テレビ誌 25 (1970) 79.
- 66) M.Nogami, S.Okamoto and R.Nishida: Adv. in Electron. and Electron Phys. 40A (1976) 335.
- 67) 白水、堀、原田、宮代: テレビ技報 ED 92 (1971).
- 68) 吉田、山本、小林: テレビ技報 ED 92 (1971).
- 69) 木下、鈴下、鈴下: テレビ学会全国大会 (1971) 81.
- 70) H.Mimura and Y.Hatanaka: 17th Conf. Solid State Devices and Materials (Tokyo, 1985) p.115.
- 71) L.Meier and J.E.Green: J.Vac.Sci.Technol. 11 (1974) 145.
- 72) M.H.Brodsky, G.H.Döhler and P.T.Stunhardt: Phys.Stat.Sol. 72 (1975) 761.
- 73) F.Schaver, V.Šmíd, O.Zeškal and L.Štourač: Phys.Stat.Sol. 73 (1982) k199.
- 74) K.Okuda, H.Okamoto and Y.Hamakawa: Jpn.J.Appl.Phys. 22 (1983) L605.
- 75) M.Yabe, N.Sato and Y.Seki: Proc. 4th Sensor Symp., (Tsukuba, 1984) p.105.
- 76) M.M.Rahman and S.Furukawa: Electron.Lett. 20 (1984) 57.
- 77) K.Sasaki, M.M.Rahman and S.Furukawa: IEEE Electron Device Lett.

- 77) K.Sasaki, M.M.Rahman and S.Furukawa: IEEE Electron Device Lett.
EDL-6 (1985) 311.
- 78) K.Sasaki, S.Furukawa and M.M.Rahman: 17th Conf. Solid State Devices
and Materials (Tokyo, 1985) P.385.
- 79) M.Ghannam, J.Nijis, R.Mertens and R.Dekeersmaecker: IEDM (1984) 746.
- 80) 畑中、三村: 特願 昭58-132170.

第2章 非晶質膜の堆積と基本特性

§ 2. 1 まえがき

非晶質シリコン ($a-Si$) 薄膜を堆積する方法として、真空蒸着法、熱CVD法、¹⁾ イオンプレーティング (IP) 法、²⁾ スパッタリング (SP) 法、³⁾ 光CVD法、⁴⁾ マイクロ波プラズマCVD法、⁵⁾ ECRマイクロ波プラズマCVD法、⁶⁾ グロー放電 (GD) プラズマCVD法、⁷⁾ などが知られている。このように数多くの方法が知られているが、真空蒸着法、熱CVD法では、 $a-Si$ 膜中に水素が含まれないため、光感度の得られるものを得ることは出来ない。これはSiでは最外殻電子がsp混成軌道をとるため、結合角の柔軟性が、著しく小さく水素が含まれない膜では、他の電子と結合していないダングリングボンドが高密度に存在し、多数の欠陥準位を形成するためである。一方、IP、SP、光CVD、マイクロ波CVD、ECRCVD、GDCVDなどの方法では水素化 $a-Si$ ($a-Si:H$) が製膜される。しかしSP法では、高エネルギーのプラズマに膜がさらされるため、GD法で作製された膜より欠陥が多いという欠点があり、またIP法も、本質的には真空蒸着法とSP法を組み合わせた方法であるため、高エネルギーのプラズマに膜がさらされるという欠点を避けることが出来ない。光CVD法は光のエネルギーによってガスを分解、堆積するため、またマイクロ波CVDはプラズマの発生室と膜の堆積室が別のため、膜がプラズマの影響を受けることがない。そのためGD法を凌ぐものとして有望視されているが、今だ実験段階であり、GD法を凌ぐほど良質のものは、得られていない。また、ECRCVDも同様である。このように現段階では、GD法による $a-Si:H$ の膜質が最も優れており、また最も広く用いられている。従って本研究においては $a-Si:H$ はGD法により作製した。

本章において、本研究に使用したGD法堆積装置、及び本装置によって得られた $a-Si:H$ の膜特性について述べ、最後に本装置によって得られた、水素化弗素化 $a-Si$ ($a-Si:H:F$)の膜特性についてもふれる。

§ 2. 2 グロー放電プラズマCVD装置

グロー放電法は減圧容器中に導入された SiH_4 を、通常RF電界のグロー放電中で分解して、 $a-Si:H$ を堆積させる方法である。この方法による成長はスパッタリング法に比較して膜の成長速度が小さいという欠点があるものの、RFパワーが小さいためプラズマによって膜に与えられるダメージが少ないことや、反応槽壁面の吸着物質による汚染が少ない等の特徴をもっている。

図2-1に実験に使用した堆積装置の構造図を示す。容量結合方式GDプラズ

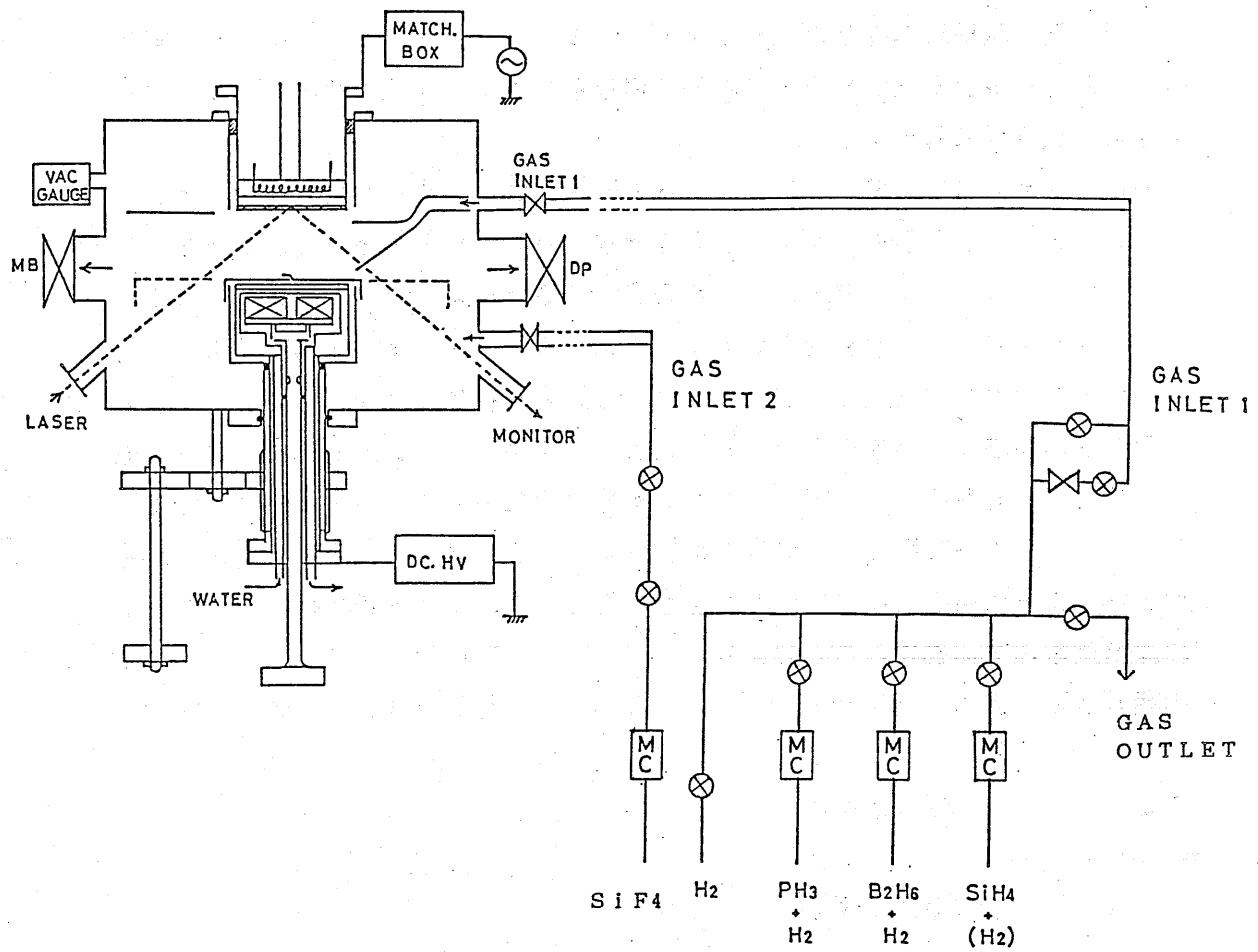


図 2 - 1 グロー放電プラズマCVD装置。

マCVD装置で、高周波電力（周波数13.56MHz）は基板電極側（図上部）に印加され、グロー放電が生じる。従って、堆積過程において基板が負に帯電し、そのため得られる膜はカソード膜である。これはカソード膜がボイドの発生が少なく良質の膜が得られるという基礎実験の結果に従ったものである。排気系は、堆積前にチャンバー内を十分排気するため、高真空排気用の拡散ポンプ（DP）及び堆積時の排気系としてメカニカルブースターポンプ（MB）が取り付けられている。また堆積中、その場で膜厚をモニターするためのレーザー干渉膜厚計が取り付けられている。

使用するガスはGAS INLETから導入される。使用したガスはモノシラン（ SiH_4 、水素希釈10%、20%及び100%）を主として、ドーピング用としてフォスフィン（ PH_3 、水素希釈100ppm及び0.1%）、又はジボラン（ B_2H_6 、水素希釈50ppm、200ppm、及び1%）である。また4弗化シリコンガス（ SiF_4 、100%）も必要により導入した。

なおこの装置は、基板電極との対向位置に、スパッタリング用のターゲット電極が設けられており、ターゲットとして高純度多結晶シリコンディスクが付けられている。グロー放電CVDで膜の堆積中はこのターゲットはカバーされて分解生成物による汚染を避けているが、必要な場合、このカバーを開け、ターゲットに直流高電圧を印加することにより、ターゲット下部に設けられたマグネットとの相互作用により、マグネトロンスパッタリングが行なえるようになっている。

§ 2. 3 非晶質膜の基本特性

2. 3. 1 GD法によるa-Si:H

(1) 堆積条件

グロー放電法によって作製したa-Si:H膜も、他の堆積方法と同様、その特性は作製条件に強く依存する。作製パラメータとしては、基板温度、放電圧力、 SiH_4 流量、RFパワーなどがあるが、均一で良質のa-Si:H膜が堆積する条件は、さほど広くない。例えば、 SiH_4 の流量を大きくし過ぎると、膜が堆積せず粉末状のa-Si:Hが基板上に積もってしまい、又放電パワーを大きくすると、基板との間のストレスが大きくなり、膜が剝離しやすくなる。基板温度は、低い温度では、膜中に水素が取り込まれすぎるため、欠陥が多く、高い温度では、膜の結晶化や水素の離脱を招くため、やはり欠陥が多く、限ぎられた範囲でないといけな。実際、電子スピン共鳴（ESR）によって測定されるダングリングボンド密度は、基板温度に強く依存し、250°C前後の基板温度で

最低となり、良質の膜となる。基礎実験の結果、本研究に使用した装置では次の条件で最も良質な $a\text{-Si:H}$ が得られたため、特殊な場合を除いてこの条件で堆積を行なった。

堆積基板温度： $250\sim 280^{\circ}\text{C}$

放電パワー： $0.02\sim 0.1\text{W}/\text{cm}^2$

ガス圧： $0.08\sim 0.1\text{ Torr}$ (SiH_4 、10%及び20%)

： $0.04\sim 0.05\text{ Torr}$ (SiH_4 、100%)

SiH_4 流量： $20\sim 30\text{ sccm}$ (SiH_4 、10%及び20%)

： 5 sccm (SiH_4 、100%)

(2) RHEED測定

得られた膜の結晶性を調べるため高速電子線回折 (RHEED) 測定を行なった。図2-2に、ガラス基板上に堆積した典型的な $a\text{-Si:H}$ のRHEED像を示す。ハローパターンを示しており、長距離秩序の無い典型的な非晶質膜となっていることがわかる。

(3) 赤外透過特性

GD $a\text{-Si:H}$ には膜中に水素が取り込まれることは先に述べた。水素とSi原子の結合は、 SiH 、 SiH_2 、 SiH_3 、 $(\text{SiH}_2)_n$ チェーンなどのグループとして膜中に取り込まれており、そしてこの結合状態の比率が光導伝特性に大きな影響を与えることが知られている。その結合状態の様子を探るのに赤外透過スペクトルは有力な実験手段である。図2-3に、 $a\text{-Si:H}$ 膜の典型的な赤外透過スペクトルを示す。試料は、単結晶Si (抵抗率 $100\Omega\cdot\text{cm}$) 基板上に膜厚約 $2\mu\text{m}$ の $a\text{-Si:H}$ を堆積したものである。 2000 cm^{-1} (SiH 結合の伸縮モード) 及び 630 cm^{-1} (SiH 結合の変角モード及び SiH 、 SiH_2 、 SiH_3 、 $(\text{SiH}_2)_n$ の横揺れモード) に吸収が見られるが、 2090 cm^{-1} に SiH_2 の伸縮モードが見られないことより SiH 構造が SiH_2 構造よりも、圧倒的に多く存在する良質なGD膜となっていることがわかる。

(4) 可視透過特性

$a\text{-Si:H}$ の光学ギャップ、 $(E_g)_{\text{opt}}$ 、を測定するため可視透過特性を測定した。図2-4に、ガラス基板上に堆積した $a\text{-Si:H}$ の典型的な可視透過スペクトルを示す。透過率の波長依存性は膜内の光多重反射の効果によって、干渉パターンを示す。膜厚がわかっているならば、この干渉パターンから屈折率及び

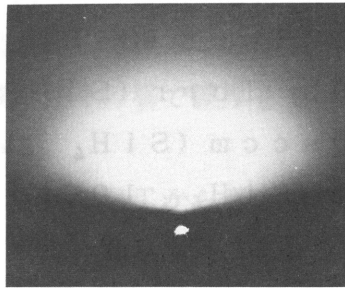


図 2 - 2 a-Si:H 膜の RHEED パターン。

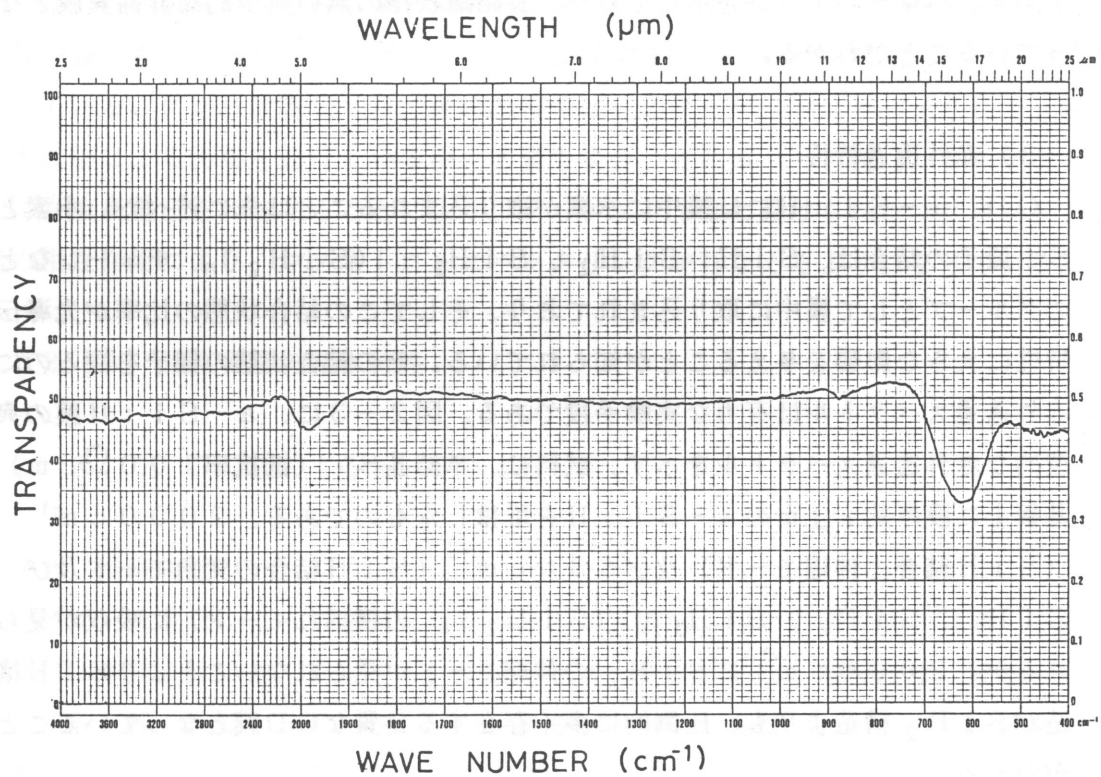


図 2 - 3 赤外透過スペクトル。

吸収係数を求めることが出来る。また $(E_g)_{opt}$ は、多くの非晶質半導体と同様に次式で書き表わされる。

$$(\alpha h\nu)^{1/2} = B \cdot (h\nu - (E_g)_{opt}) \quad (2-1)$$

ここで α は吸収係数、 $h\nu$ は入射光エネルギー、 B はバンド端近傍における状態密度分布の裾の立ち上がりの程度を意味する定数である。図 2-5 に、 $a-Si:H$ の屈折率、吸収係数及び光学ギャップの計算例を示す。屈折率は、 800 nm 以上の長波長側で約 3.5 と一定であるが、吸収端付近で分散が見られる。光学ギャップは $(\alpha h\nu)^{1/2} = 0$ への外挿値として求められ、この場合、約 1.75 eV である。

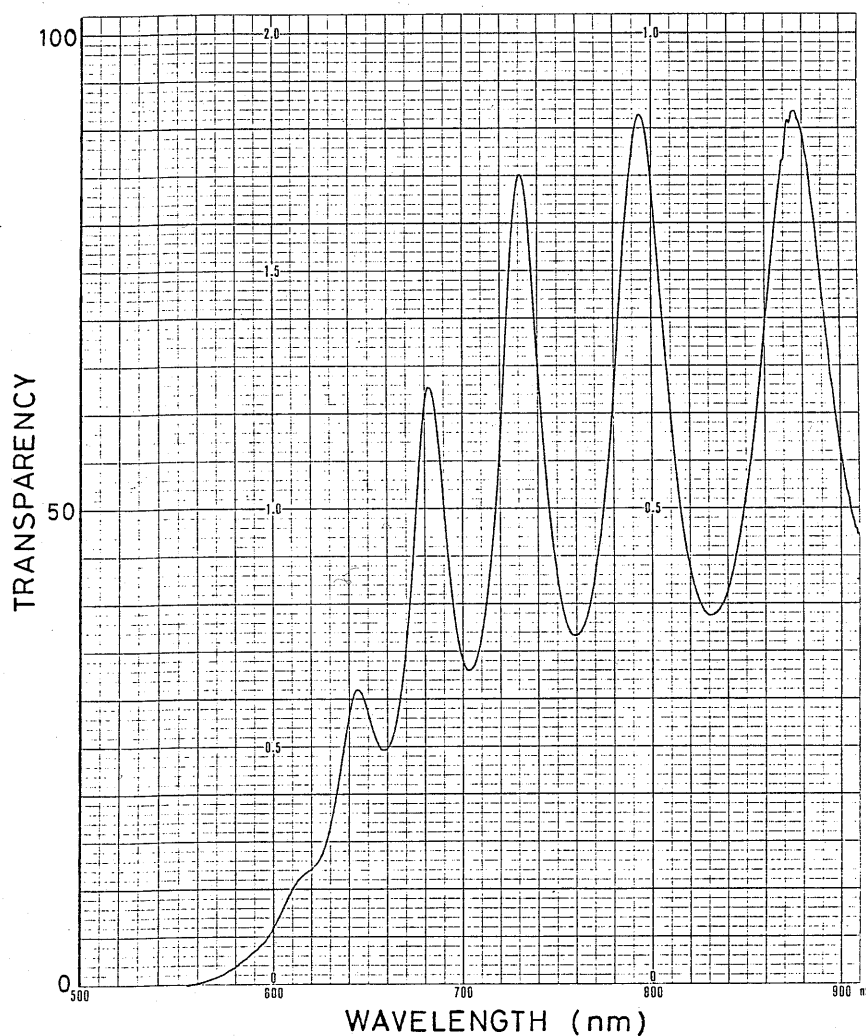


図 2-4 可視透過スペクトル。

Film=a-Si:H
 Substrate Temperature=250(C)
 Film Thickness= 1000 (nm)

Wave (nm)	Film refractive index	Alpha (1/cm)	h ν (eV)	SQR(Alpha*h ν)
900	3.546	0.00	1.37757	0.00
880	3.546	0.00	1.40888	0.00
860	3.546	0.00	1.44164	0.00
840	3.552	0.00	1.47596	0.00
820	3.565	0.00	1.51196	0.00
800	3.553	208.63	1.54976	17.98
780	3.569	270.71	1.5895	20.74
760	3.592	375.35	1.63133	24.75
740	3.625	553.62	1.67542	30.46
720	3.672	888.77	1.72196	39.12
700	3.721	1571.57	1.77116	52.76
680	3.720	3119.25	1.82325	75.41
660	3.755	5463.24	1.8785	101.30
640	3.893	9185.88	1.9372	133.40
620	3.993	15270.70	1.99969	174.75
600	3.876	23960.20	2.06635	222.51
580	3.904	36524.40	2.1376	279.42
560	3.931	51115.30	2.21395	336.40

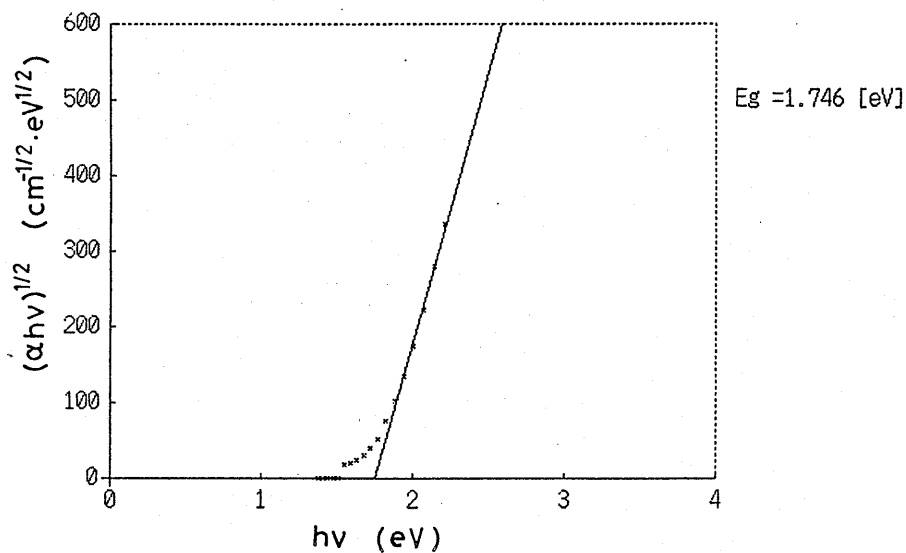


図 2 - 5 光学ギャップの計算例。

(5) 光電気的特性

図2-6に、ガラス基板上に堆積した典型的なGD undoped a-Si:H膜の電流-電圧(I-V)特性を示す。また比較として、同じ堆積装置で作製したSP undoped a-Si:HのI-V特性についても示す。光電流は1000 lux 照度下の値である。電極はコプラナー型で、ギャップ幅0.14 mm、ギャップ長4.5 cm、膜厚約0.6 μ mのものである。GD膜はSP膜に比べ、1~2桁程度、暗抵抗率は低くまた、光電流ははるかに大きな値を示していることがわかる。 η を量子効率、 μ を移動度、 τ をキャリアーの寿命とすると、光電流密度は $c \cdot q \cdot n \cdot \eta \cdot \mu \cdot \tau$ の積で与えられる。ここで、 n は光子数、 q は電子の電荷量、 c は定数である。この中で $\eta \cdot \mu \cdot \tau$ は膜質によって決まる物性的な量である。図2-7にGD膜、及びSP膜の $\eta \cdot \mu \cdot \tau$ 値を示す。GD膜では 10^{-6} 程度の値が得られているが、SP膜では 10^{-10} 程度と4桁程度小さいことがわかる。

(6) ドーピング

不純物ドーピングは、SiH₄と同時にPH₃及びB₂H₆を反応槽に導入することにより行なった。図2-8にドーピング量に対するa-Si:H膜の暗伝導率、1000 lux照度下における光伝導率、及び暗伝導率の温度依存性から求めた活性化エネルギーの一例を示す。試料はガラス基板上に堆積し、電極はコプラナー型である。ドーピング量はSiH₄に対するPH₃及びB₂H₆のガス比で示している。リン添加により試料がn型になり、フェルミ準位が伝導帯側へ移動することが活性化エネルギーの減少からわかり、それを反映して暗伝導率は急激に増加している。少量のボロン添加によって、膜がintrinsicになり、その結果、伝導率が下がり、活性化エネルギーが最大をとるのは、undoped膜が弱いn型になっているためである。ボロン添加量を増していくと、試料はp型となり暗伝導率は上昇し、また活性化エネルギーは減少する。光伝導率はundopedから 10^{-3} までのボロン添加に対してほぼ一定で、暗伝導率と光伝導率の比は約 10^{-5} で最大値を取っている。

図2-9に、各ドーピングに対する光学ギャップを示す。光学ギャップは、リン添加や 1×10^{-3} までのボロン添加に対して約1.73~1.75 eVとほぼ一定の値であるが、 6×10^{-3} のボロン添加ではやや減少の傾向が見える。多量のボロン添加による光学ギャップの減少は、他にも報告されており、⁸⁾この付近の添加量でその影響が出始めているものと考えられる。

2.3.2 GD法によるa-Si:H:F

1978年OvshinskyがSiH₄の代わりにSiF₄を導入し、SiF₄ +

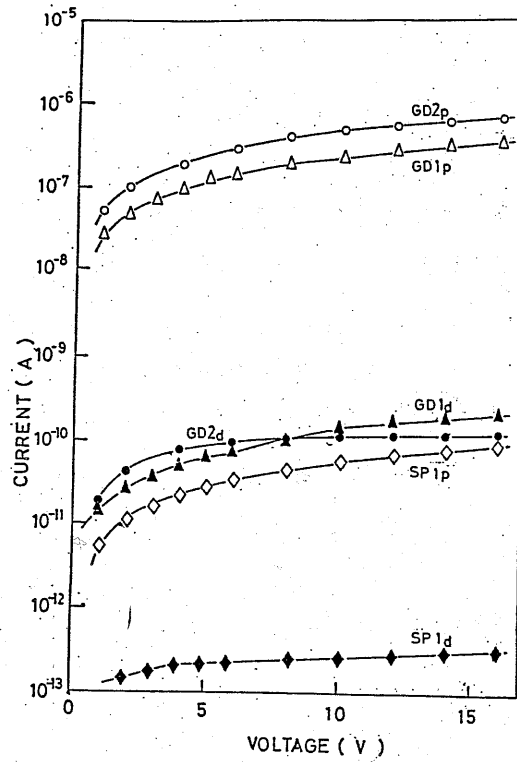


図 2-6 GD undoped a-Si:H と SP undoped a-Si:H 膜の I-V 特性。p は光電流、d は暗電流を示す。

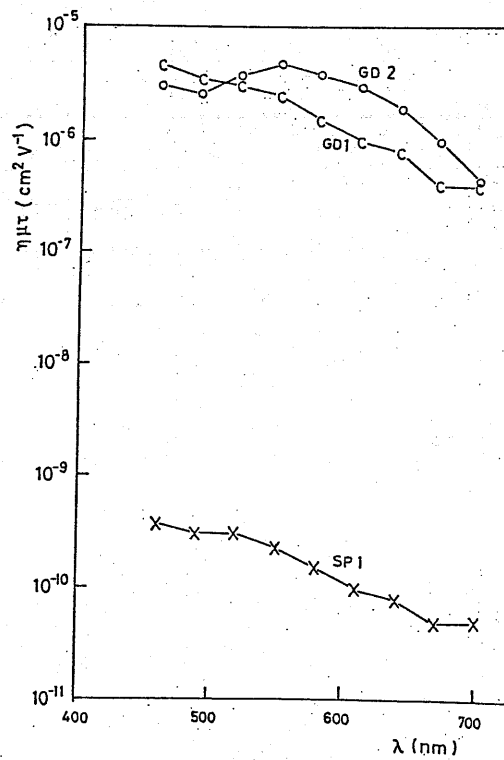


図 2-7 GD a-Si:H と SP a-Si:H 膜の $\eta\mu\tau$ 積の波長依存性。

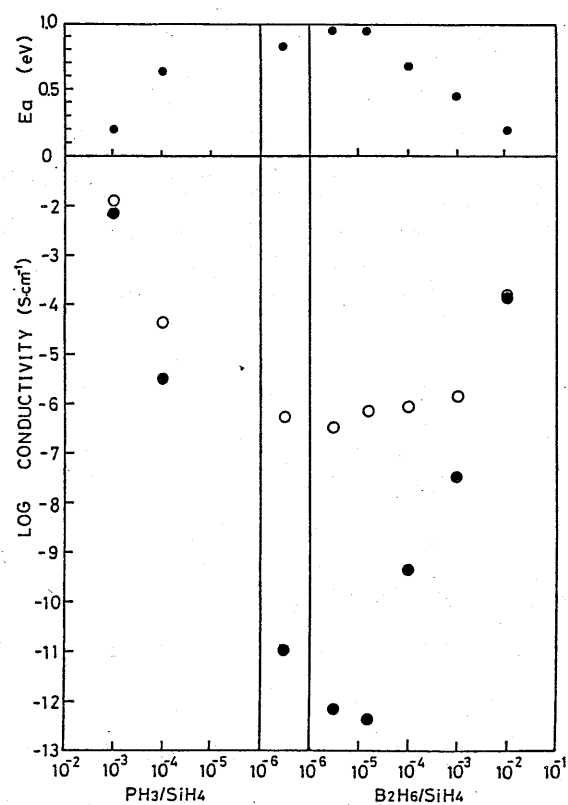


図 2-8 活性化エネルギー、1000 lux照射下の光伝導率（白丸）、及び暗伝導率（黒丸）のドーピング依存性。

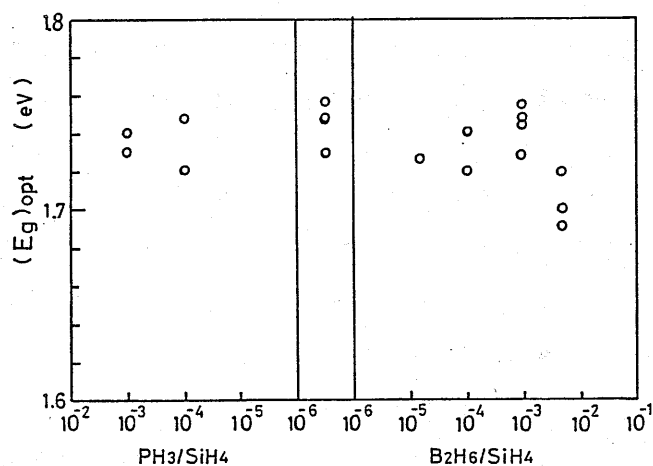


図 2-9 光学ギャップのドーピング依存性。

H_2 から作製した水素化弗素化 $a-Si (a-Si:H:F)$ は、 $a-Si:H$ より局在準位密度が一桁程度下げられるなどの報告⁹⁾ のため、 $a-Si:H$ を凌ぐ材料として注目を浴びた。 $a-Si:H:F$ 膜は、ドーピング特性、光学的特性に関しては、 $a-Si:H$ と大差がないが、 $a-Si:H$ を凌ぐ利点があると報告されている。 $a-Si:H:F$ の利点として、光照射前後で暗伝導率が変化する現象 (Staebler-Wronski 効果¹⁰⁾) が顕著でない^{11,12)} $a-Si:H$ より耐熱性がある、¹³⁾ 正孔移動度を上昇出来る¹⁴⁾ などが報告されている。本論文でも後に $a-Si:H:F/c-Si$ ヘテロ接合について述べるので、ここで、 $a-Si:H:F$ 膜についてふれておく。

(1) 堆積条件

$a-Si:H:F$ は、 $SiF_4 + H_2$ より製膜した場合、 SiF_4 のエッチング作用のため、製膜出来る条件が非常に限られる。しかし、松田らは $SiF_4 + SiH_4$ を分解することにより、広い範囲で安定に製膜出来ることを示した。¹⁵⁾ そこで、 $SiF_4 + SiH_4 + (H_2)$ より $a-Si:H:F$ を作製した。堆積条件は $a-Si:H$ の場合と同様であるが、 SiH_4 に対する SiF_4 の比の増加に伴い堆積中に粉状のものが発生するため、特別な場合を除いて $SiF_4 / SiH_4 = 0.7$ で製膜を行なった。

(2) SIMS 測定

$SiF_4 + SiH_4 + (H_2)$ より作製した $a-Si:H:F$ 膜中に F が含まれることを確認するため、単結晶 $Si (100 \Omega \cdot cm)$ に $2 \mu m$ 厚の $a-Si:H:F$ 膜を堆積した試料を作製し、赤外透過測定を行なった。しかし、 Si と F の結合モードによる吸収は現われなかった。これは $a-Si:H:F$ 膜に取り込まれている F が微量のため検出出来ないためと考えられる。そこで、二次イオン質量分析法 (SIMS) を用いて、膜中に F が含まれることを確認するための実験を行なった。図 2-10 に、SIMS 測定の結果を示す。試料は単結晶 Si 上に $a-Si:H (900 \text{ \AA})$ その後 $a-Si:H:F (900 \text{ \AA})$ を順次堆積したもので、 $a-Si:H:F$ 側からスパッタした場合である。水素の混入量の変化からスパッタ時間 12 分までが非晶質膜であることがわかる。また、スパッタ時間約 6 分を境にして、膜中にある F 量は明らかに減少しており、この点で $a-Si:H:F$ から $a-Si:H$ へ膜が移行しているものと考えられる。定量分析を行っていないため、膜中に何% F が含まれているかについては、明確ではないが、 $a-Si:H:F$ 膜中に F が含まれていることは明らかである。

(3) 光電気的特性

図2-11に、ガラス基板上に堆積した典型的なGD undoped a-Si:H:F膜のI-V特性を示す。図中のパラメータは、SiH₄に対するSiF₄の割合である。また比較としてGD undoped a-Si:H膜のI-V特性も示す。光電流は1000 lux照度下の値である。電極はコプラナー型で、ギャップ幅0.14mm、ギャップ長4.5cm、膜厚約0.6μmのものである。a-Si:H:Fはundoped a-Si:Hと比較して、一桁程度抵抗値が高い。これは、光学ギャップがa-Si:H:Fとa-Si:Hとで変化しないことから考えて、a-Si:H:Fでは、フェルミ準位がより中央に移動したものと考えられる。暗電流はSiF₄の割合が増加するに従い減少する傾向にあるが、光電流はSiF₄/SiH₄ = 1.5程度で最大値を取っており、光電流/暗電流 = 2×10^5 程度の値が得られている。

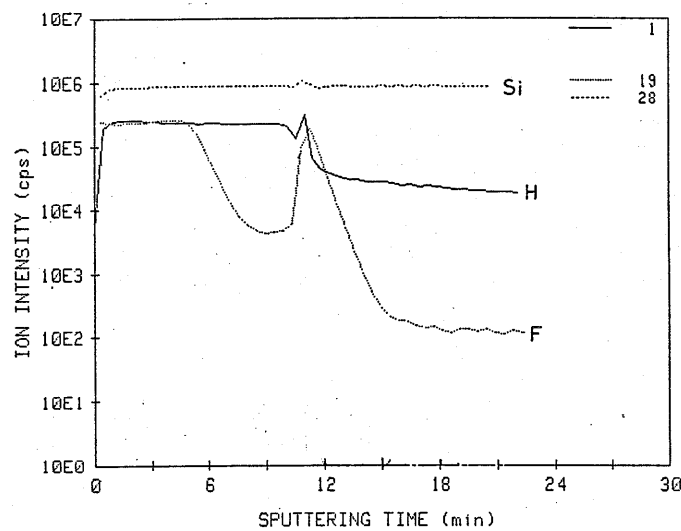


図2-10 a-Si:H:F膜のSIMSによる元素分析。Hは水素、Fは弗素、Siはシリコンを示す。

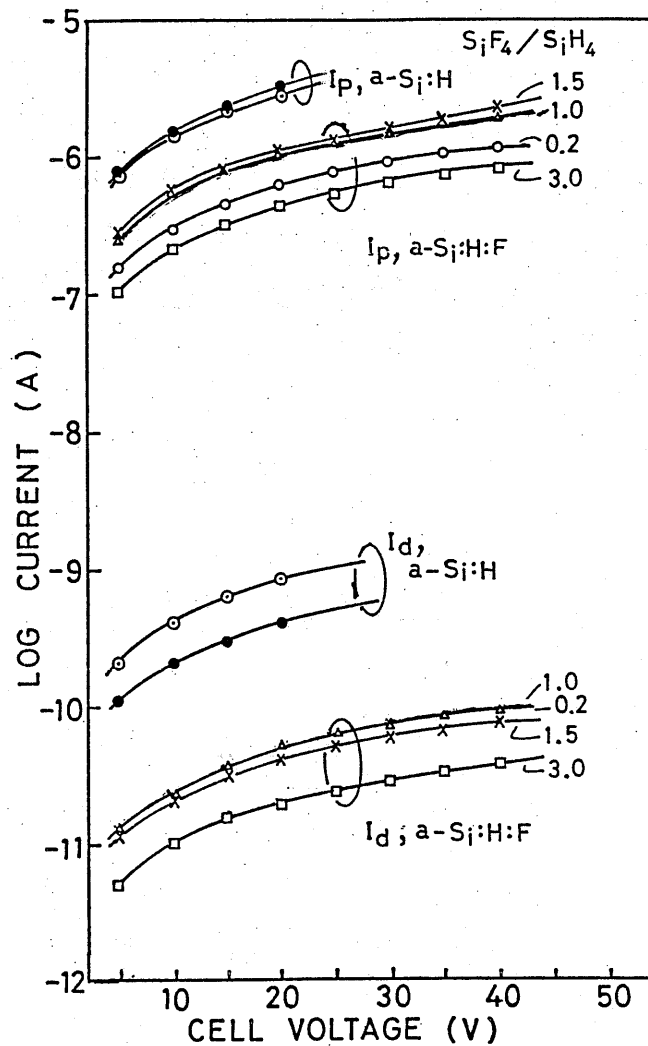


図2-11 undoped a-Si:H:Fとa-Si:H膜のI-V特性。図中のパラメータは、 $\text{SiF}_4 / \text{SiH}_4$ のガス比、またpは光電流、dは暗電流を示す。

参考文献

- 1) M. Taniguchi, M. Hirose, and Y. Osaka: J. Crys. Growth 45 (1978) 126.
- 2) D. L. Miller, H. Lutz, H. Wiesmann, E. Rock, A. K. Ghosh and M. Strongin: J. Appl. Phys. 49 (1978) 6192.
- 3) D. A. Anderson and W. Paul: Phil. Mag. B44 (1980) 187.
- 4) I. Inoue, M. Konagai and K. Takahashi: Appl. Phys. Lett. 43 (1983) 774.
- 5) I. Kato, H. Tsuchida and M. Nagai: J. Appl. Phys. 51 (1980) 5312.
- 6) S. Matsuo and M. Kiuchi: Jpn. J. Appl. Phys. 22 (1983) L210.
- 7) W. E. Spear and P. G. LeComber: Solid State Commun. 17 (1975) 1193.
- 8) Y. Hamakawa, H. Okamoto and Y. Nitta: Proc. 14th IEEE PVSC (1980) 1074.
- 9) S. R. Ovshinsky and A. Madan: Nature 276 (1978) 482.
- 10) D. L. Staebler and C. R. Wronski: Appl. Phys. Lett. 31 (1977) 292.
- 11) A. Madan, S. R. Ovshinsky and E. Benn: Phil. Mag. 40 (1979) 259.
- 12) Y. Kuwano, M. Onishi, H. Nishiwaki, S. Tsuda and H. Shibuya: Jpn. J. Appl. Phys. Suppl. 20-2 (1981) 157.
- 13) H. Matsumura and S. Furukawa: 14th Int. Conf. Solid State Devices (Tokyo, 1982) 219.
- 14) Y. Nakayama, K. Akiyama, N. Haga and T. Kawamura: Jpn. J. Appl. Phys. 23 (1984) L703.
- 15) 松田、松村、山崎、大串、中川、田中、飯島 応用物理学会 30p-s-7 (1979).

第3章 a-Si:H/c-Siヘテロ接合の基礎特性

§3.1 まえがき

非晶質/結晶質 (a/c) ヘテロ接合の接合特性 (主に接合バンドモデル、電流輸送機構) については、Grigroviciらの先駆的な研究¹⁾に始まり、その後いくつかの研究者によって報告されている。²⁻¹²⁾ 現在までに報告されている a/c ヘテロ接合のモデルについて、大別すると、アモルファス材料の特性により、主に三種類に分類することが出来る。主に真空蒸着法で作製したテトラヘドラル系アモルファス/結晶質ヘテロ接合、²⁻⁴⁾ カルコゲナイド系アモルファス/結晶質ヘテロ接合、⁵⁻⁸⁾ a-Si:H/c-Siヘテロ接合^{9,10)} の三種類である。主に真空蒸着法で作製したテトラヘドラル系アモルファスを用いたヘテロ接合については、アモルファス材料の伝導機構がフェルミ付近のバリアブルレンジホッピング¹³⁾で支配されるほど高密度の局在準位を持っているため、Döhlerらは、a/cヘテロ接合はショットキー接合とほぼ同様であるとする修正ショットキーモデルを提案した。²⁾ このモデルは、真空蒸着で作製された a-Ge/c-Ge、³⁾ a-Si/c-Siヘテロ接合⁴⁾ で得られた I-V 特性をよく説明し、さらに Murase らによって改良され、低圧 CVD で作られた a-Si-Ge-B/c-GaAsヘテロ接合で見られた 1 V 以上の高いエネルギー障壁を説明することにも成功した。¹¹⁾ しかし、主にカルコゲナイド系アモルファスを用いたヘテロ接合においては、Döhler のモデルで説明することのできない多くの接合が存在した。このような接合においては、C-V 測定より近似的に階段接合が形成されていることがわかるものの、主に結晶からアモルファスへのキャリアーの注入方向において、電流は印加電圧の m 乗 (m の値はアモルファスのギャップ内準位の分布の形状により変化) に比例し、またアモルファスの膜厚 (d) によっても変化する特性を示した。そこで、この事実を説明するため、a/c 接合は結晶側がアモルファスへのキャリアーの注入電極となるよう接合が形成されるという仮定がなされ、そして電流輸送機構は接合近傍のバンドプロファイルによって支配されず、I-V 特性の形状がアモルファスのバルク、すなわちアモルファスのギャップ内準位の分布の形状により支配されるとする、空間電荷制限電流 (SCLC) を基礎とする理論が提案された。このようにカルコゲナイド系を用いたヘテロ接合で、テトラヘドラル系を用いたヘテロ接合と異なる特性が得られるのは、カルコゲナイド系では伝導機構がバンド伝導であるためと考えられるが、電子ビーム蒸着法による a-Ge (伝導はバリアブルレンジホッピング) / c-GaAs で SCLC が得られた報告¹⁰⁾ もあり、完全に理解されているわけではない。

バンド伝導で局在準位密度が極めて少なく不純物ドーピング可能な a-Si :

H/c-Siヘテロ接合については、まずŠmídらがスパッタ (SP) undoped a-Si:H/p c-Siヘテロ接合において、順方向電流はカルコゲナイド系を用いたヘテロ接合同様、SCLCにより支配されているという報告を行なった。¹²⁾ その後、彼らはグロー放電 (GD) undoped a-Si:H/p c-Siでも順方向電流はSCLCで、接合によって支配されず、a-Si:Hのバルクによって支配されているという結果を報告した。¹⁰⁾ それに対し、MatsuuraらはGD undoped a-Si:H/p c-Siにおいて、a-Si:H/c-Siは結晶質ヘテロ接合とほぼ同様に考えることが出来、a/cヘテロ接合のバンドプロファイルはAndersonモデル¹⁴⁾により説明可能であると報告した。⁹⁾ 彼らは、電流輸送機構についても研究を行ない、順方向、逆方向共に接合により支配され、順方向電流はmultitunneling capture-emissionモデルで、逆方向はundoped a-Si:H/p⁺ c-Siの場合にはa-Si:Hにおける発生電流で説明出来ると提案した。しかし、Šmídらは、Matsuuraらが主に測定した低電圧領域にはあまり関心を示さず、一方、Matsuuraらは電流が電圧のexponential依存性からずれる領域はあまり検討していない。このようにa-Si:H/c-Siヘテロ接合において、その接合特性を報告した例は少なく、また検討も不十分で、結果も統一されていない。さらに、研究もundoped a-Si:H/p c-Siに限られている。このような中で、我々は、早くからn型c-Si/a-Si:Hに注目し、研究を行ってきた。

本章において、a-Si:H/c-Siヘテロ接合の基礎特性として、a-Si:H/c-Siに生じるエネルギーバンドの不連続値の決定、a-Si:H/n c-Siにおける順方向、及び逆方向の電流輸送機構、またa-Si:H/n c-Siにおける逆方向光感度特性について述べる。

§3.2 内部電子放出法によるバンドの不連続

ヘテロ接合においては、接合を形成する材料間に、バンドギャップ差があるため、一般に接合界面にバンドの不連続を生じる。このバンドの不連続は、ヘテロ接合の電流輸送機構を決定する上でも重要なパラメータである。a-Si:H/c-Siヘテロ接合のバンドの不連続値については、まずMatsuuraらがGD a-Si:H/c-Siヘテロ接合に、C-V法を適用し、伝導帯の不連続値 0.2 ± 0.07 eVという測定結果を得た。その結果から、彼らは、バンドの不連続は主に価電子帯側にあるという報告を行なった。⁹⁾ しかし、つづいてCuniotらは、SP a-Si:H/c-Siヘテロ接合に、内部電子放出法を適用し、伝導帯の不連続値 $0.55 \sim 0.77$ eVという測定結果を得た。彼らは、その結果と光学ギャップから、価電子帯の不連続値 0.15 eV以下と計算

し、バンドの不連続は主に伝導帯側にあるという報告を行なった。¹⁵⁾ このように、 $a-Si:H/c-Si$ ヘテロ接合のバンドの不連続値について、現在ほとんどデータが無く、また全く異なった結果が得られている。そこで、本研究では、内部電子放出法が行なわれていない GD $a-Si:H/c-Si$ ヘテロ接合に、内部電子放出法を適用し、バンドの不連続値を求めた。¹⁶⁾

3. 2. 1 内部電子放出法

まず $a-Si:H/c-Si$ ヘテロ接合における内部電子放出法について簡単に述べる。図 3-1 は、 $a-Si:H/c-Si$ ヘテロ接合における内部電子放出プロセスを示したものである。(a) は伝導帯側、(b) は価電子帯側の測定に対応している。印加電圧は、伝導帯側の不連続値 (ΔE_c) 測定に対しては、光励起された電子が $a-Si:H$ 層を通過し電極に到達出来るよう $a-Si:H$ 側に正電圧が、価電子帯側の不連続値 (ΔE_v) 測定に対しては、正孔が電極に到達出来るよう $a-Si:H$ 側に負電圧が印加されている。光は $a-Si:H$ 側より入射し、 $c-Si$ 側で電子、正孔対を発生させる。まず、 ΔE_c 測定について見ると、もし ΔE_c が存在すれば、 $c-Si$ 側で発生した電子のうち $a-Si:H$ 層を通過し電極に到達出来るのは、 $\Delta E_c + E_g$ ($c-Si$ のバンドギャップ) 以上のエネルギーを持つ光によって励起された電子のみである。同様に、 ΔE_v 測定について見ると、 ΔE_v が存在すれば、 $c-Si$ 側で発生した正孔のうち電極に到達出来るのは、 $\Delta E_v + E_g$ 以上のエネルギーを持つ光によって励起された正孔のみである。そして、threshold energy (E_t) 近傍における量子効率 Y は、Kane のモデルに従えば、次のように書き表わされる。¹⁷⁾

$$Y \sim (h\nu - E_t)^{5/2} \quad (3-1)$$

ここで、 E_t は ΔE_c 測定の場合には、 $\Delta E_c + E_g$ 、 ΔE_v 測定の場合には、 $\Delta E_v + E_g$ である。従って、 E_t を実験で求めれば、 E_t から E_g を引くことにより ΔE_c 及び ΔE_v を求めることが出来る。しかし、 $a-Si:H/c-Si$ ヘテロ接合では、高い光伝導率を持つ $a-Si:H$ 側から光を入射するため $a-Si:H$ の光導電による電流が内部電子放出による電流に加わるという問題がある。Cuniot らは、 $0.5 \sim 1 \mu m$ の膜厚の SP $a-Si:H$ 膜において、光導電による電流を無視したが、 $0.5 \sim 1 \mu m$ の膜厚の GD $a-Si:H$ 膜では決して無視出来ない。そこで、本研究では $a-Si:H$ の光導電による電流を抑えるため、出来るかぎり薄い $a-Si:H$ 膜を用いた。

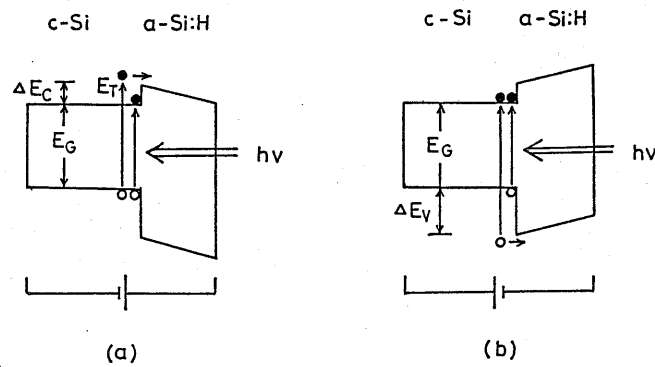
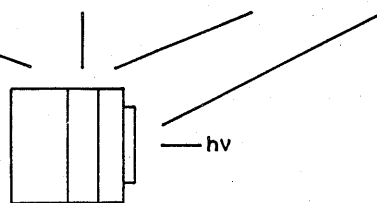


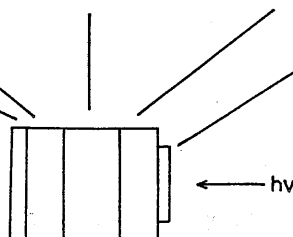
図 3 - 1 a - S i : H / c - S i ヘテロ接合における内部電子放出プロセス。
(a) は伝導帯側、(b) は価電子帯側の測定に対応。

SAMPLE No.	CRYST. SILICON	AMORPHOUS SILICON	E.R.
1	p ⁺ c-Si (0.01~0.03Ωcm)	undoped a-Si:H 200 Å	Au
2	n ⁺ c-Si (<0.02Ωcm)	i a-Si:H 100 Å	



(a)

SAMPLE No.	E.R.	AMORPHOUS SILICON	E.R.
3	Pt	undoped a-Si:H 300 Å	Au
4	ITO	a-Si:H 1800 Å	



(b)

図 3 - 2 試料の構造図。(a) は内部電子放出用試料、(b) は a - S i : H の光導電電流測定用試料。

3. 2. 2 試料の作製

図3-2に実験に使用した試料の形状を示す。(a)は内部電子放出測定用の試料、(b)は $a\text{-Si:H}$ の光導電電流測定用の $a\text{-Si:H}$ ダイオードである。実験に使用した $c\text{-Si}$ は、弗酸+硝酸混合液中でエッチング後、純水で洗浄し、すぐに堆積チャンバーに入れ $a\text{-Si:H}$ の堆積を行なった。 $a\text{-Si:H}$ の堆積条件は、圧力 0.04 Torr 、堆積基板温度 250°C 、堆積速度約 $60\text{ \AA}/\text{min}$ である。使用したガスは、 SiH_4 (100%)、 B_2H_6 (水素希釈、200 ppmまたは1%)、 PH_3 (水素希釈、0.1%)である。試料1は ΔE_c 測定用で、まず undoped $a\text{-Si:H}$ を 200 \AA 堆積、その後電極とオーミックを取るために $n^+ a\text{-Si:H}$ (ガス比、 $\text{PH}_3/\text{SiH}_4 = 1 \times 10^{-3}$)を 200 \AA 堆積したものである。試料2は ΔE_v 測定用で、まず $i a\text{-Si:H}$ ($\text{B}_2\text{H}_6/\text{SiH}_4 = 1 \times 10^{-5}$)を 100 \AA 堆積、その後電極とオーミックを取るために $p^+ a\text{-Si:H}$ ($\text{B}_2\text{H}_6/\text{SiH}_4 = 6 \times 10^{-3}$)を 100 \AA 堆積したものである。試料3、4は透明電極 (ITOまたはPt) をコートしたガラス板上に $n^+ a\text{-Si:H}$ (1×10^{-3})、undoped $a\text{-Si:H}$ 、 $p^+ a\text{-Si:H}$ (6×10^{-3})を順次堆積したものである。膜厚は、試料3が 440 \AA 、試料4が 3600 \AA である。電極は、すべての試料に対してAuを用い、圧力 $2 \times 10^{-6}\text{ Torr}$ 、室温で蒸着した。

試料の製作にあたって、次の点を考慮した。

(A) $c\text{-Si}$ 側に空乏層が広がると、伝導帯の底または価電子帯の上端に光励起された電子または正孔が空乏層電界に加速され、 ΔE_c や ΔE_v に関係なく $a\text{-Si:H}$ をトンネルする可能性がある。そこで、 $c\text{-Si}$ 側に空乏層が広がらないよう、 p^+ 及び $n^+ c\text{-Si}$ ウエハを用いた。そして、実験に使用した濃度の $c\text{-Si}$ ウエハを用いれば、 $c\text{-Si}$ 側に空乏層が広がらないことを、 $C-V$ 測定より確かめた。

(B) $a\text{-Si:H}$ 層での光吸収や光電流の発生を押えるため出来るかぎり薄い $a\text{-Si:H}$ を堆積した。しかし、 $a\text{-Si:H}$ があまり薄いと伝導帯の底または価電子帯の上端に光励起された電子または正孔が ΔE_c や ΔE_v に関係なく $a\text{-Si:H}$ をトンネルする可能性がある。そこで、トンネルの起こらない適当な膜厚の $a\text{-Si:H}$ を堆積した。

(C) 暗電流を押えるため、内部電子放出測定が逆バイアス下で行なえるよう試料1では p^+/n 構造、試料2では n^+/p 構造を採用した。

なお、試料1、2と同じ膜厚を持つ $a\text{-Si:H}$ の透過特性を測定し、 $a\text{-Si:H}$ を透過し、 $c\text{-Si}$ に入る正味のフォトン数を求め実験結果を補正した。

3. 2. 3 測定結果

図3-3に試料1、2の内部電子放出測定の結果について示す。縦軸は単位入射光子当たりの光電流の2/5乗、横軸は入射光子エネルギーである。白丸は試料1、白三角は試料2の測定結果である。印加電圧は、試料1に対してはa-Si:H側に正電圧を、試料2に対しては負電圧を印加している。印加電圧は、1.5~50mVまで変化したが、a-Si:H膜が薄いため ΔE_c や ΔE_v の障壁を越えた電子または正孔は、すべてa-Si:H層を通過し電極に到達出来るものと考えられ、光電流の印加電圧依存性は見られなかった。図3-3に示す様、試料1については2eV以下のエネルギー範囲で、試料2については2~2.5eVの範囲で直線領域が見られ、直線部分を横軸へ外挿することにより試料1で1.21eV、試料2で1.78eVの値が得られた。試料1については、1.8eV以下のエネルギーの光はほとんどすべて、400Å厚のa-Si:Hを透過するため、補正は必要なかった。しかし、2~2.5eVの範囲では、a-Si:Hの膜厚が200Åと薄くても、a-Si:Hの吸収係数が大きいため、a-Si:Hに吸収される光子数を無視することは出来ず、そこでc-Siに入射する正味の光子数で補正を行なった。黒丸が補正後の結果である。結果、外挿値は1.83eVとなった。これらの値から、c-Siのバンドギャップ1.12eVを引くことにより、 $\Delta E_c = 0.09$ eV、 $\Delta E_v = 0.71$ eVを得た。これらのことより、バンドの不連続は主に価電子帯側に存在することがわかった。なお、小数点以下2桁まで、結果は示しているが、これは有効桁数が小数点以下2桁までという意味ではない。たとえば、測定試料が異なれば、小数点以下2桁めは、多少のばらつきがあり、また後に示すように内部電子放出のモデルが異なれば、得られた値も多少異なるものである。すなわち、得られた値は、誤差を含んだものである。

3. 2. 4 考察

直線部分の横軸への外挿値より ΔE_c 及び ΔE_v の値を得ることが出来たが、得られた値の妥当性について考察を行なった。まず、a-Si:Hの光導電電流の影響についての考察を行なった。図3-4に試料3、4の分光感度特性の結果について示す。図3-3と同様に、縦軸は単位入射光子当たりの光電流の2/5乗、横軸は入射光子エネルギーである。丸印は試料3、三角印は試料4の測定結果である。印加電圧は、n⁺-a-Si:H側に正電圧を印加し、試料3に対しては0V、試料4に対しては0.2Vである。なお、試料1~4の測定条件は、まったく同一であるため、縦軸のスケールは図3-3と図3-4で同一であるものと考えられる。図3-4から明らかなように、膜厚440Åの試料3

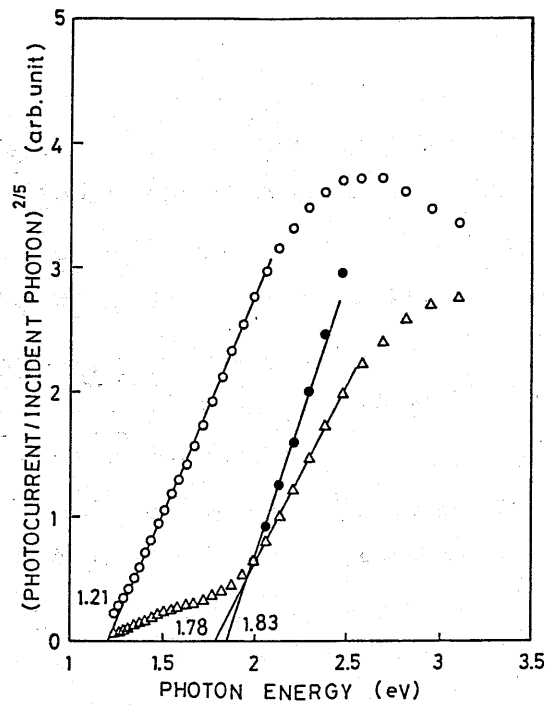


図 3-3 光電流の入射光子エネルギー依存性。白丸は試料 1、白三角は試料 2、黒丸は c-Si に入る正味の光子数で補正した試料 2 の結果。

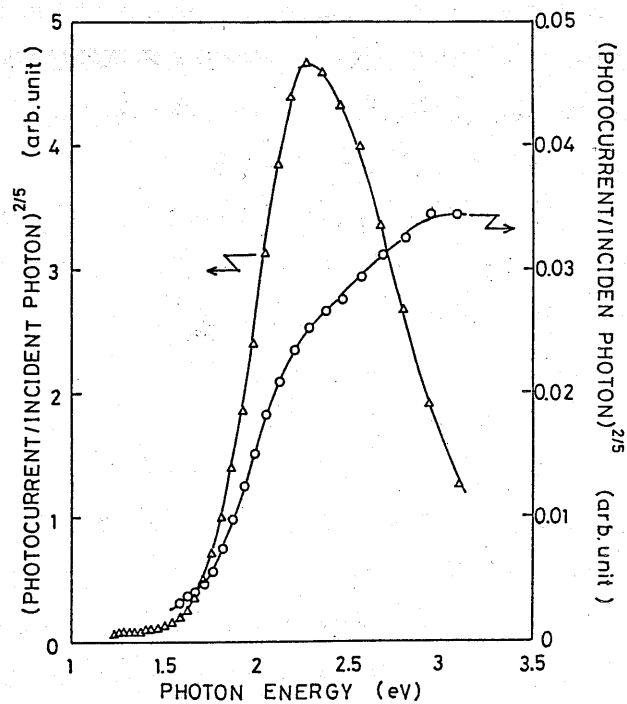


図 3-4 光電流の入射光子エネルギー依存性。白丸は試料 3、白三角は試料 4 の測定結果。

では、測定エネルギー範囲全域に渡ってほとんど光感度はなく、膜厚3600 Åの試料4でも1.7 eVより低エネルギー側において、ほとんど光感度がないことがわかった。これらの結果は、試料1、2共にa-Si:Hの光導電電流の影響を無視出来ることを示しているものと考えられる。

次に、得られた結果からa-Si:Hのバンドギャップについて考察した。a-Si:Hのバンドギャップは、 $\Delta E_c + \Delta E_v + E_g$ より求めることが出来る。そこで、得られた結果より求めてみると、1.91 eVとなり、通常のa-Si:Hの光学ギャップ約1.8 eVより大きな値となった。しかし、アモルファス物質では、通常光学ギャップと移動度ギャップの値が異なり、結晶質のようにバンド端が明確に定まらないことを考慮すると、光学ギャップより大きな値が得られても矛盾はないものと考えられる。

次に、内部電子放出の理論について考察した。a-Si:H/c-Siに適用出来る内部電子放出理論に関し、他にPowell理論がある。この理論に従えば、 E_t 近傍における量子効率¹⁸⁾は次のように書き表わされる。

$$Y \sim (h\nu - E_t)^3 \quad (3-2)$$

今、理論のみではKaneの理論とPowellの理論とで優位性が不明であるため、Kaneの理論の代わりにPowell理論を用い値を求めてみた。結果は、 $\Delta E_c = 0.03$ eV、 $\Delta E_v = 0.66$ eVとなった。しかし、Powell理論を使用した場合、よい直線関係が得られなかった。そこで、本研究ではKaneの理論を用いた。しかし、もしPowell理論を用いても、バンドの不連続は主に価電子帯側に存在するという結論に変わりはない。

最後に、他の実験結果との比較、検討であるが、C-V測定を用いたMatsuuraらの結果とは、不連続が主に価電子帯にあるという点で一致しており、またアモルファス物質では、結晶質のようにバンド端が明確でない点を考慮すると、本研究で得られた値 $\Delta E_c = 0.09$ eVは彼らの結果とかなり一致しているものと考えられる。Cuniotらの結果との相違に関しては、彼らが0.5~1 μmのかなり厚いa-Si:Hに対し、光導電電流を無視したために生じたのか、SP a-Si:H/c-Siは本質的にGD a-Si:H/c-Siと異なっているのか、さらに実験が必要である。

§ 3. 3 順方向電流輸送機構

3.1節で述べたように、現在a-Si:H/c-Siヘテロ接合の順方向電流輸送機構についての報告は、二例^{9,10)}しかなく、また輸送機構も一方はトンネ

ル電流、一方はSCLCと結果は異なっている。さらに、報告されている接合はundoped a-Si:H/p c-Siに限られている。本研究では電流輸送機構について報告例がなく、また撮像デバイスへの応用が見込まれるa-Si:H/n c-Siについて検討した。¹⁹⁾

3. 3. 1 実験

図3-5に順方向電流特性の解析に用いた試料の構造図を示す。c-Siは、n型で抵抗率は3~5 $\Omega \cdot \text{cm}$ であり、(100)面のものを使用した。c-Siウエハは、弗酸+硝酸混合液中でエッチング後、純水で洗浄し、すみやかに堆積チャンバーに入れ、a-Si:Hの堆積を行なった。a-Si:Hの堆積条件は、圧力0.04 Torr、堆積基板温度250°C、堆積速度約60 $\text{\AA}/\text{min}$ である。使用したガスは、 SiH_4 (100%)、 B_2H_6 (水素希釈、200 ppmまたは1%)、 PH_3 (水素希釈、0.1%)である。試料5はundoped a-Si:Hを堆積した後、電極とオーミックを形成するため p^+ a-Si:H (ガス比、 $\text{B}_2\text{H}_6/\text{SiH}_4 = 6 \times 10^{-3}$)を堆積したもの、試料6はi a-Si:H ($\text{B}_2\text{H}_6/\text{SiH}_4$ 、 1×10^{-5})を堆積した後、 p^+ a-Si:H (6×10^{-3})を堆積したもの、試料7はp a-Si:H (1×10^{-4})を堆積した後、 p^+ a-Si:H (6×10^{-3})を堆積したものである。試料8は、試料5と同様にundoped a-Si:Hを堆積し、その後電極とオーミックを取るために n^+ a-Si:H (PH_3/SiH_4 、 1×10^{-3})を堆積したものである。膜厚はundoped、i、p a-Si:Hに対しては、1 μm 、 p^+ 、 n^+ a-Si:Hに対しては900 \AA である。電極は試料5~7に対してはAuを、試料4に対してはAlを圧力 2×10^{-6} Torr、室温で蒸着した。これらの試料を用い、294 Kから358 Kの範囲でI-V特性を測定した。

3. 3. 2 試料の予想バンドモデル

後で述べるI-V特性の結果より、ヘテロ接合界面のバンドプロファイルにより支配されていると考えられる電流が得られたため、試料5~8の接合バンドモデルについてまず考察した。図3-6に0 V時における試料5~8の予想バンド図を示す。(a)は試料5、(b)は試料6、(c)は試料7、(d)は試料8に対するものである。バンド図の作成にあたり、次の定数を用いた。

(A) c-Si/a-Si:Hヘテロ接合界面に生じるバンドの不連続値は、3.2節で述べた内部電子放出法による値、伝導帯側約0.1 eVを用いた。

(B) c-Siのバンドギャップは、1.12 eVを用い、c-Siの伝導帯とフェルミレベルの差(Φ_c)は、c-Siの抵抗率が3~5 $\Omega \cdot \text{cm}$ ではドナー濃

SAMPLE No.	CRYS. Si	AMORPHOUS SILICON		ELEC.
5	n c-Si	undoped 1 μ m	$p^*(6 \times 10^{-3})$ 900 Å	Au
6	3 ~ 5 Ω cm	i(1×10^{-5}) 1 μ m		
7		p(1×10^{-4}) 1 μ m		
8		undoped 1 μ m	$n^*(1 \times 10^{-3})$	Al

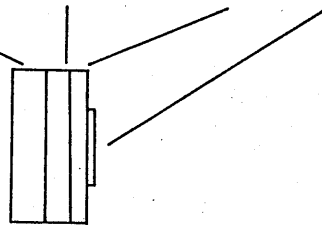


図 3 - 5 試料の構造図。

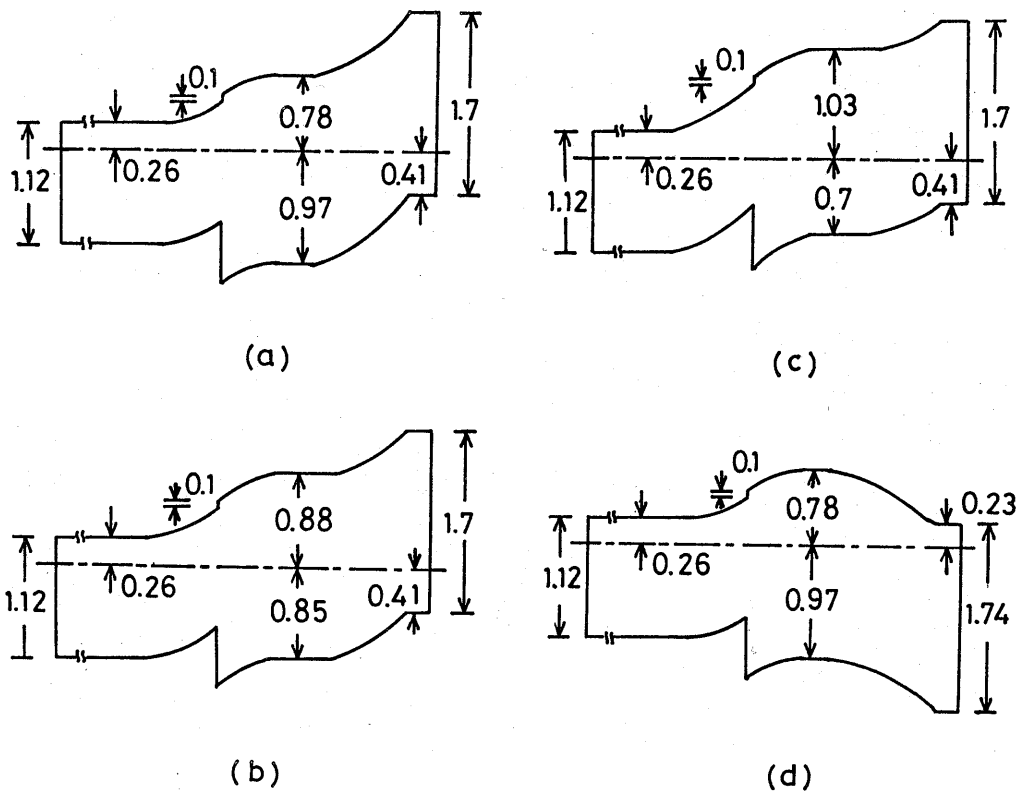


図 3 - 6 予想バンド図。(a)は試料5、(b)は試料6、(c)は試料7、(d)は試料8のバンド図。

度 (N_D) が約 10^{15} cm^{-3} と考えられるため、 $\Phi_c = kT (\ln N_c / N_D)$ の関係 (ここで、 k はボルツマン定数、 T は絶対温度、 $N_c = 2.8 \times 10^{19} \text{ cm}^{-3}$) より、 $\Phi_c = 0.26 \text{ eV}$ を用いた。

(C) $a\text{-Si:H}$ のバンド端は、結晶半導体のように明確に定まらないため、正確なバンドギャップを求めることは不可能である。そこで、近似値として光学ギャップを用いた。光学ギャップの値は、undoped $a\text{-Si:H}$ に対して 1.75 eV 、 i 及び p $a\text{-Si:H}$ に対して 1.73 eV 、 p^+ $a\text{-Si:H}$ に対して 1.7 eV 、 n^+ $a\text{-Si:H}$ に対して 1.74 eV であった。

(D) $a\text{-Si:H}$ のフェルミレベルの位置は、光学ギャップ測定用試料と同様な $a\text{-Si:H}$ 上にコプラナー電極を真空蒸着し、その $I-V$ 特性の温度依存性より求めた活性化エネルギーから決定した。フェルミレベルの位置は、undoped 及び n^+ $a\text{-Si:H}$ に対して伝導帯の下各々 0.78 及び 0.23 eV 、また i 、 p 、 p^+ $a\text{-Si:H}$ に対して価電子帯の上各々 0.85 、 0.70 及び 0.41 eV であった。

(E) $c\text{-Si}$ 側と $a\text{-Si:H}$ 側の拡散電位を求めるためには、 $a\text{-Si:H}$ の acceptor 濃度を知る必要がある。しかし、 $a\text{-Si:H}$ はバンドギャップ内に準位が連続的に分布しているため、結晶質のように不純物添加量により、donor 濃度や acceptor 濃度を定めることが出来ない。通常、 $a\text{-Si:H}$ においては、フェルミレベル以上のエネルギーに分布しているギャップ内準位は acceptor として働き、フェルミレベル以下のエネルギーに分布しているギャップ内準位は donor として働くものとして考える。²¹⁾ すなわち、 n $c\text{-Si}$ と $a\text{-Si:H}$ で接合を形成したとすると ($a\text{-Si:H}$ の仕事関数が n $c\text{-Si}$ のそれより大きく、 $c\text{-Si}$ から $a\text{-Si:H}$ へ電子の移動の起きる接合を考える。)、接合前は、フェルミレベル以上であったものが、接合後はフェルミレベル以下となる準位が存在する。すると、この接合を形成することによって、新たにフェルミレベル以下となった、ギャップ内準位 (接合前は中性であったが、接合後は負にイオン化された準位) が、acceptor 準位である。このように、 $a\text{-Si:H}$ では、フェルミレベル近傍のギャップ内準位密度が、acceptor 準位密度であり、また donor 準位密度である。さらに、 $a\text{-Si:H}$ では、ほぼ mid gap 付近にギャップ内準位密度の最低点があり、また mid gap 付近では、ギャップ内準位密度はエネルギーに対してほぼ一定で分布していることが知られている。^{22,23)} また、不純物を添加しても浅い準位は、形成されるが、mid gap 付近のギャップ内準位密度には、あまり影響を与えないものと考えられる。²⁴⁾ そこで、ギャップ内準位密度の最低値は 10^{15} cm^{-3} 台とし、また試料 5~8 の undoped、 i 、 p $a\text{-Si:H}$ のフェルミレベル位置 (mid gap より、 $\pm 0.15 \text{ eV}$ 以内) でのギャ

ップ内準位密度 (acceptor準位密度) はあまり変化していないとして、c-Si と a-Si:H の拡散電位を定めた。

図3-6から明らかなことは、試料5-7へと、すなわちundoped、i、p a-Si:Hへと、a-Si:Hへ添加するボロン量が増すにつれ、c-Si/a-Si:Hに生じる拡散電位が大きくなることである。この結果は、後に重要となる。

3. 3. 3 結果及び考察

図3-7に試料5-7の片対数プロットにおけるI-V特性の結果を示す。

(a)は試料5、(b)は試料6、(c)は試料7の測定結果である。F印はa-Si側正電圧を印加した順方向、R印は負電圧を印加した逆方向特性の結果である。測定は数回繰り返され非常によい再現性を示した。図3-7から明らかなように、I-V特性は良好な整流性を示している。順方向特性についてまず検討すると、順方向は二つの領域に分解可能なことがわかる。一つは0.5V以下の低電圧領域で、電流が電圧のexponentialに比例する領域(領域1)、もう一つは高電圧領域で、電流が電圧のexponential依存性を示さない領域(領域2)である。

(1) 領域1の電流輸送機構

図3-7より、片対数プロットにおけるI-V特性の傾きが測定温度によらず一定であることがわかり、順方向電流は次の式で表わされることがわかる。

$$I = I_0 \exp(A \cdot V_a) \quad (3-3)$$

ここでAは温度に無関係な定数、 V_a は印加電圧である。これは、undoped a-Si:H/p c-SiでMatsuuraらによって報告された結果⁹⁾と同様で、この領域において順方向電流は拡散電流²⁵⁾やエミッション電流²⁶⁾と異なりトンネル電流によって支配されていることを示している。

図3-8に試料5-7の約0.6V以下の片対数プロットにおけるI-V特性を示す。測定温度は、試料5が317K、試料6が312K、試料7が312Kである。図3-7から明らかなことは、電流の電圧0Vへの外挿値((3-3)式におけるpre-exponential factor) I_0 が試料5、6、7とa-Si:Hへのボロン添加量を増加させるにつれ、すなわちa-Si:Hがよりp型へ移行するに従い増加することである。

図3-9に試料5-7の I_0 の温度依存性のグラフを示す。 I_0 は、undoped

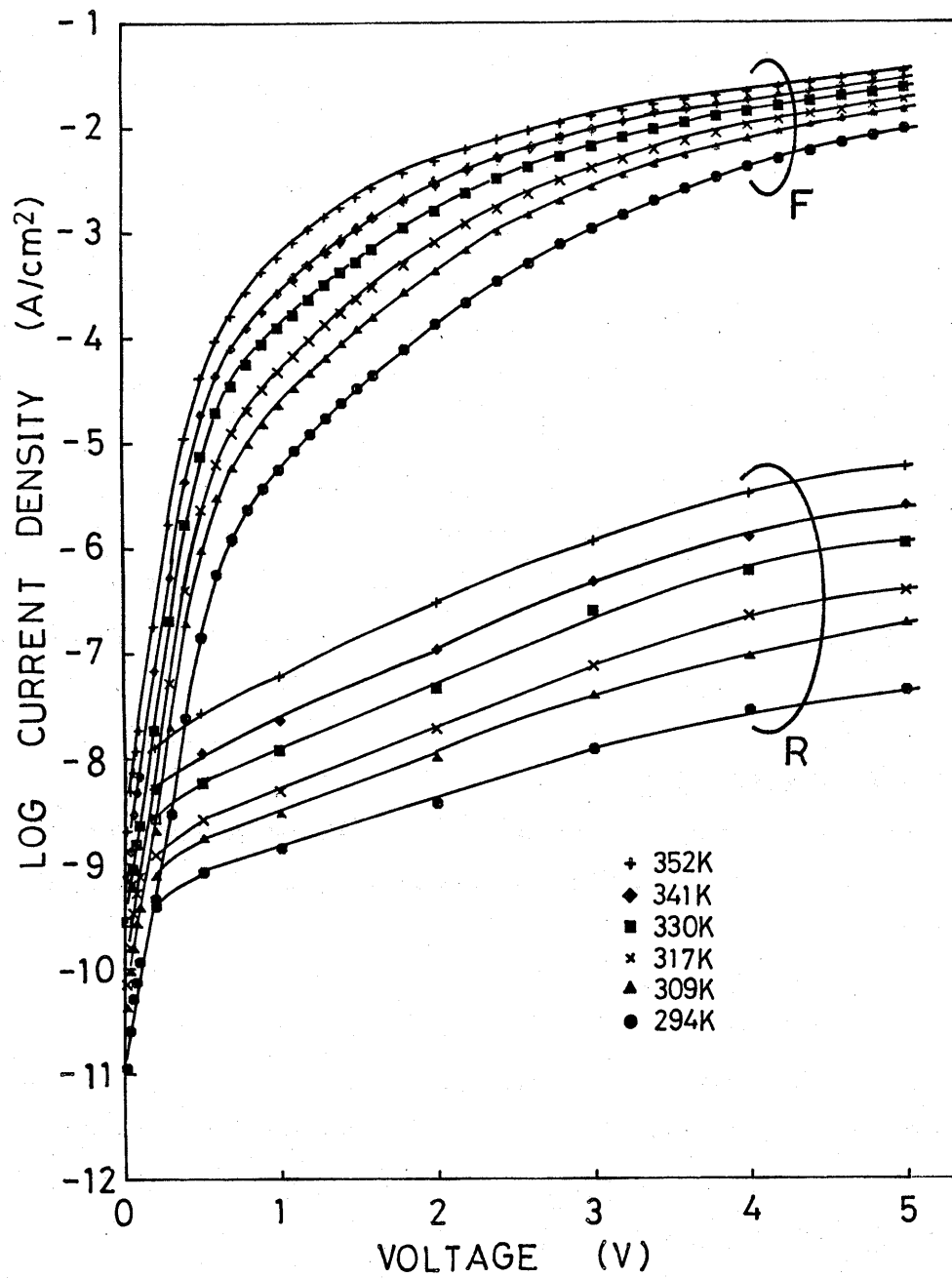


図3-7 (a) 試料5のI-V特性(片対数プロット)。Fは順方向、Rは逆方向を示す。

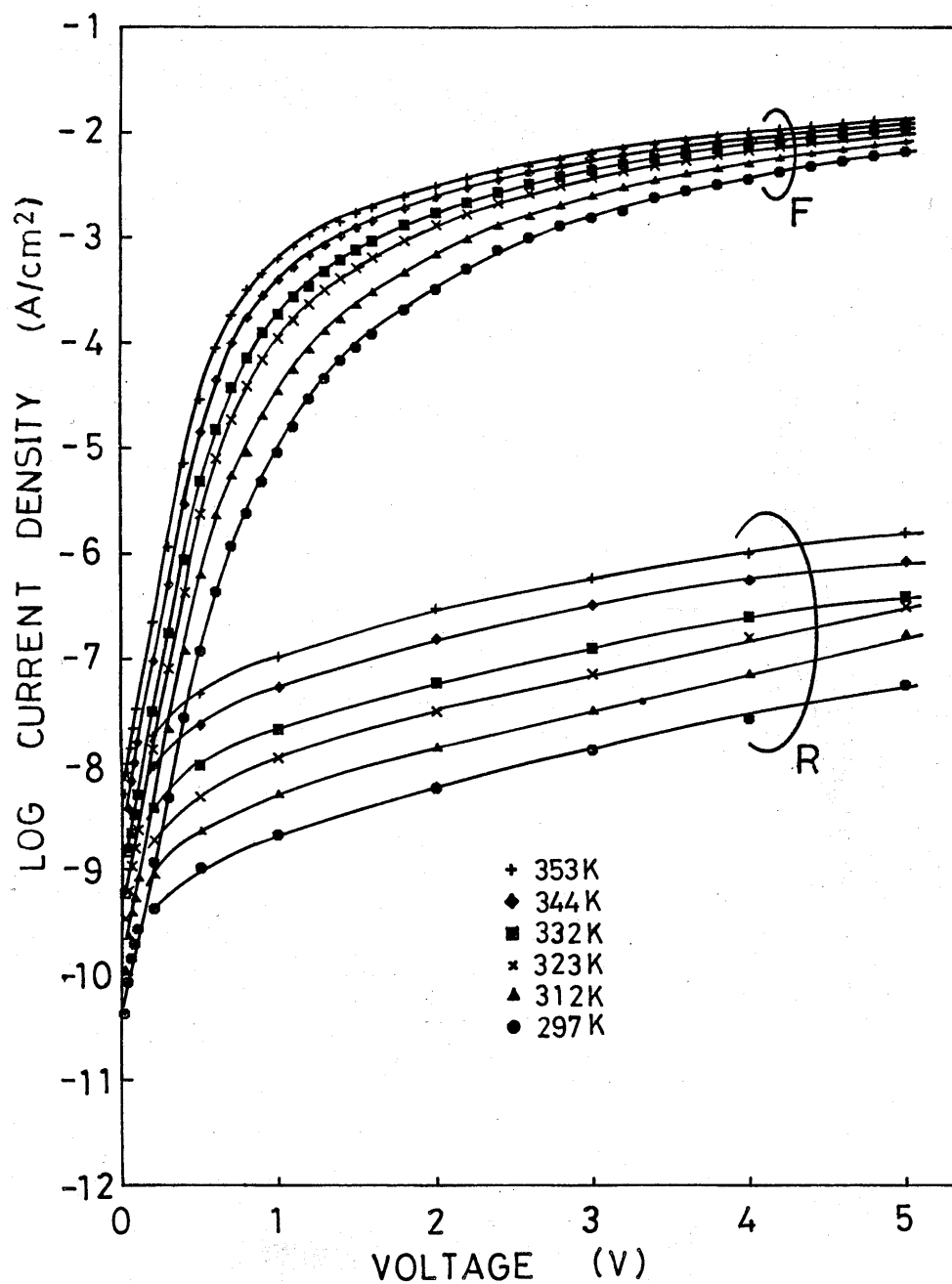


図3-7 (b) 試料6のI-V特性(片対数プロット)。Fは順方向、Rは逆方向を示す。

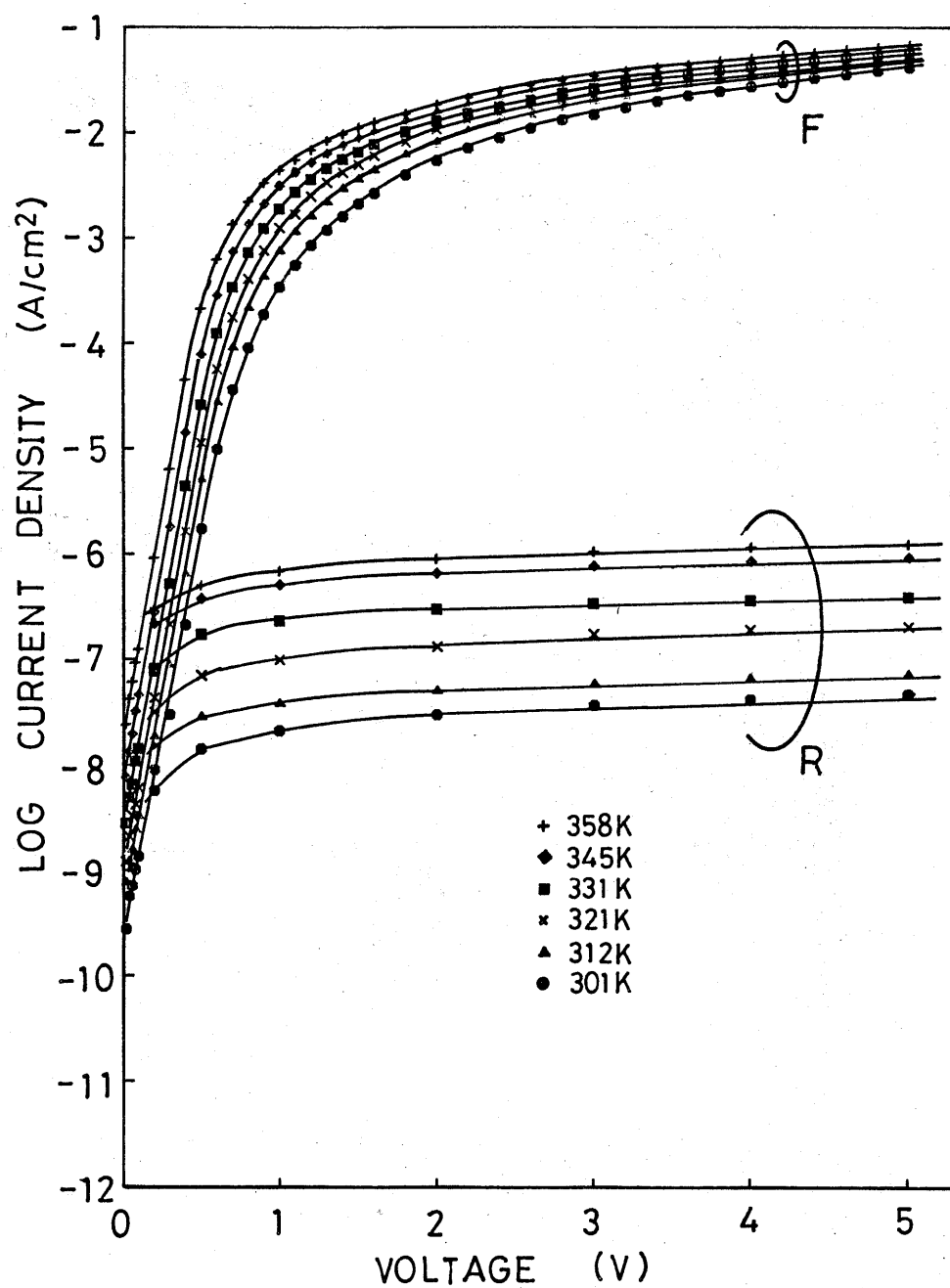


図3-7(c) 試料7のI-V特性(片対数プロット)。Fは順方向、Rは逆方向を示す。

a-Si:H/p-c-SiでMatsuuraらによって報告された結果⁹⁾と同様で、絶対温度(T)のexponentialに比例せず、図3-9に示す様、 $(-1/T)$ のexponentialに比例し、活性化エネルギーを求めることが出来た。そして、その値は、試料5で0.92 eV、試料6で0.84 eV、試料7で0.76 eVとなり、試料5、6、7とa-Si:Hへのボロン添加量が増すにつれ、活性化エネルギーは減少することがわかった。以上の結果をもとにこのトンネル電流の詳しい検討を行なう。

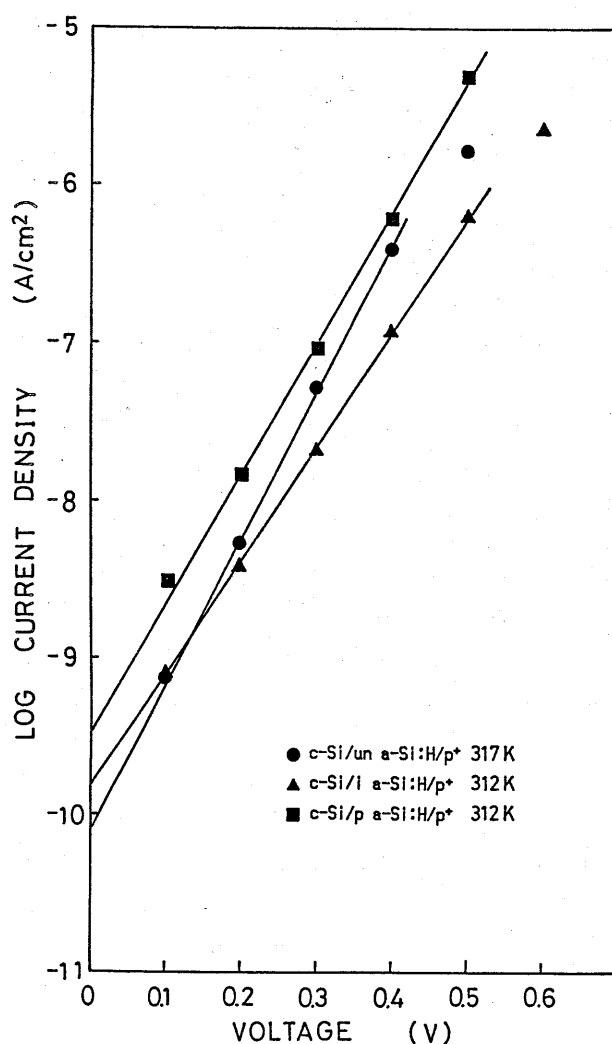


図3-8 試料5～7の0.6 V以下の順方向I-V特性(片対数プロット)。

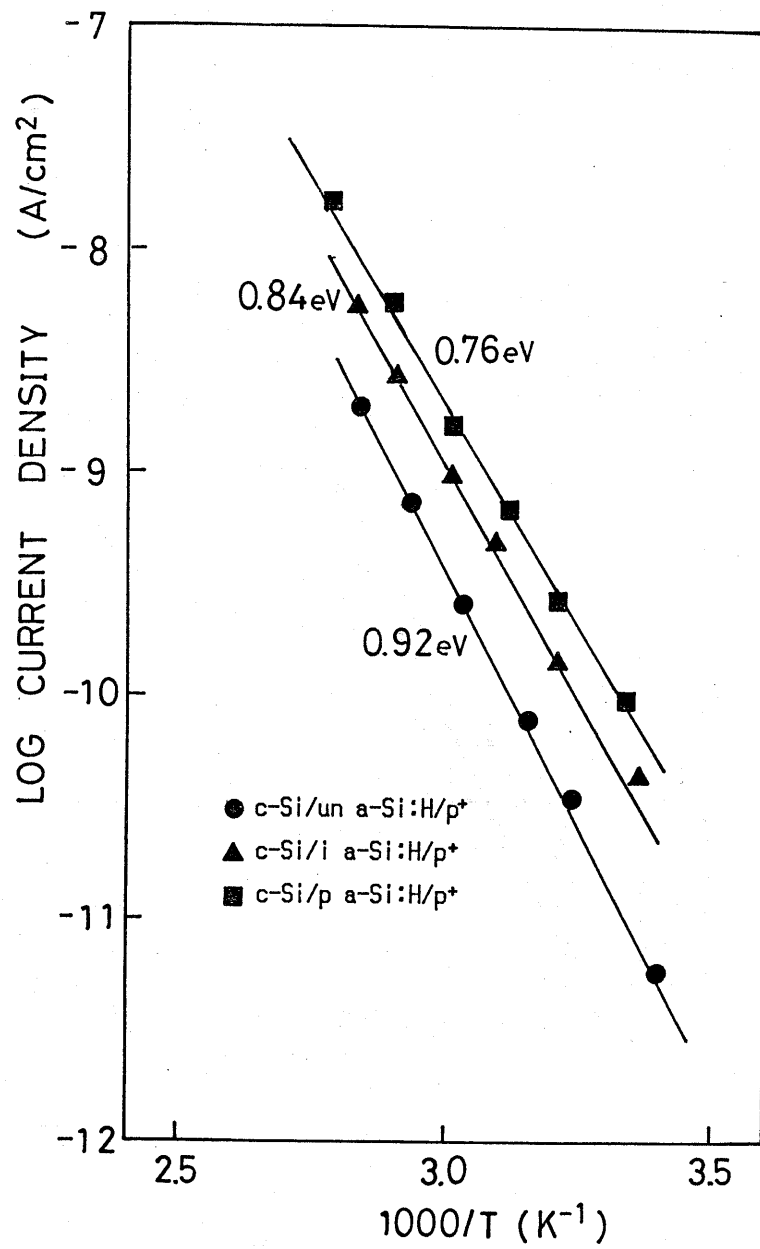


図 3 - 9 試料 5 ~ 7 の I_0 の温度依存性。

図3-10 (a) にRiben らによって報告されたn型c-Ge/p型c-GaAsヘテロ接合でのトンネル電流モデルを、²⁷⁾ (b) にこのモデルをn-c-Si/a-Si:Hヘテロ接合に適用した場合について示す。Ge/GaAsヘテロ接合の類推から、n-c-Si/a-Si:Hヘテロ接合に対しまず考えられるトンネルモデルは、a-Si:Hの価電子帯に生じるスパイク状のバリアを正孔がトンネルする場合 (path A) である。しかし、Riben らによると、²⁷⁾ Ge/GaAs接合の場合、path Aはバリアーのピークより0.1 eV以内でのみ起こるとされている。するとトンネル電流の温度依存性は本質的にエミッシン電流と同じ依存性を持ち、図3-7の結果を説明出来ない。a-Si:Hの場合、ギャップ内準位がほぼ連続的に分布しているため、バリアーのピークより0.1 eV以上でもトンネルすることは可能であるが、しかしpath Aでは、図3-9に見られる0.7 eV以上の大きな活性化エネルギーを説明出来ない。

次に考えられるのは、トンネルダイオードにおける過剰電流に対して提案されたモデル (Ge/GaAsに対しては、path B、C、D、c-Si/a-Si:Hに対しては、path B'、C'、D') である。

今、Ge/GaAsに対して、path Bのトンネル電流の電圧及び温度依存性について (path C、Dも本質的に同じ電圧及び温度依存性を持つ) 検討すると、トンネル電流は次式で書き表わされる。

$$I = C_1 N_t \exp[-4(2m^*)^{1/2} q^{1/2} (V_D - k_1 V_a) / 3 \hbar H] \quad (3-4)$$

ここで、 $k_1 = (1 + N_A \epsilon_A / N_D \epsilon_D)$ 、 $H = (2qN_A / \epsilon_A)$ 、 C_1 は定数、 N_t はバンドギャップ中のトラップ密度、 m^* はバンドギャップ中の電子の有効質量、 q は電気素量、 V_D は拡散電位、 V_a は印加電圧、 \hbar はプランク定数の $1/2 \cdot \pi$ 、 N_A はGaAsのacceptor濃度、 N_D はGeのdonor濃度、 ϵ_D はGeの誘電率、 ϵ_A はGaAsの誘電率である。(3-4)式で温度依存性を持つのは V_D のみで、その依存性は、バンドギャップが温度依存性を持つために生じている。そこで、 $V_D = V_{D0} - \beta T$ とし、(3-4)式を簡略化すると、次式で書き表わされる。

$$I = C_2 \exp(\beta \beta T) \exp(\beta k_1 V_a) \quad (3-5)$$

ここで、 C_2 は定数、 $\beta = 4(2m^*)^{1/2} q^{1/2} / 3 \hbar H$ で一定、 β はバンドギャップの温度依存性の係数である。すると、pre-exponential factor I_0 は次式で書き表わされる。

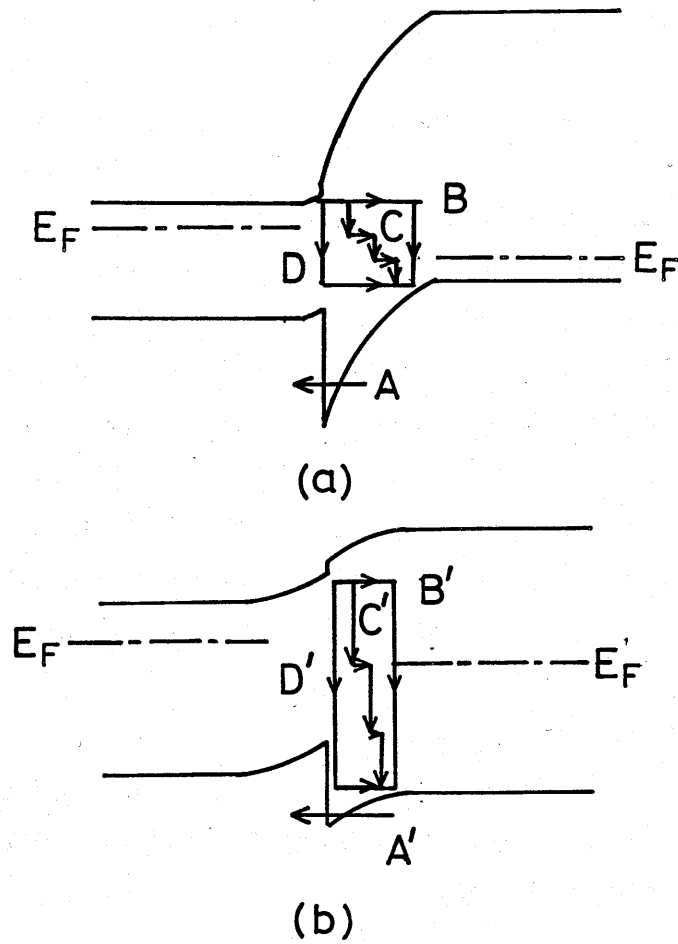


図3-10 従来報告されているトンネルモデル。(a)はn型c-Ge/p型c-GaAs、(b)はこのモデルをa-Si:H/c-Siに適用した場合。

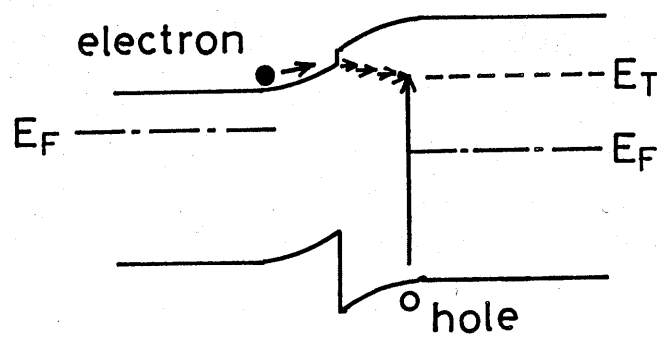


図3-11 本研究におけるa-Si:H/c-Siのトンネルモデル。

$$I_0 = C_2 \exp(\beta_0 T)$$

(3-6)

このように、Ge/GaAsヘテロ接合の例に従うと、 I_0 は T の exponential に比例する温度依存性を持つ。すると、図3-9で見られた I_0 が $(-1/T)$ の exponential に比例する特性を説明出来ない。そこで、Matsuuraらは実験結果を説明するため、multitunneling capture-emissionモデルを提案した。しかし、彼らの論文では、トンネル電流で当然考慮されなければならないバンドギャップの温度依存性が考慮されていない。⁹⁾

そこで、再び実験結果を検討すると、図3-8で見られたように I_0 は a-Si:Hへのボロン添加量が増すにつれ増加することに気付く。このことは、 I_0 が c-Si から a-Si:Hへトンネルする電子のみにより支配されておらず、a-Si:H層の正孔とも関わりを持つことを示している。というのは、図3-6で示したように、a-Si:Hへのボロン添加量が増すにつれ拡散電位が増加する。すると、c-Si/a-Si:H界面の電子濃度は、a-Si:Hへのボロン添加量が増すにつれ減少し、その結果c-Siからa-Si:Hへトンネルする電子は減少する。それ故、もし、 I_0 がc-Siからa-Si:Hへトンネルする電子のみにより支配されているとすると、 I_0 は減少するはずで、しかし、実験結果は逆に I_0 が増加している。このような理由からである。さらに、(3-4)式について検討すると、path Bでトンネル電流が(3-4)式で書き表わされるのは、バンドギャップ中の準位 (E_T とする) にトンネルした電子はすべて価電子帯へ落ちることが出来ることを意味していることがわかる。電子が価電子帯へ落ちることと、価電子帯にある正孔が準位 E_T に捕獲されることは等価であるから、(3-4)式は準位 E_T にトンネルした電子に対し、正孔が捕獲、再結合する確率は、ほぼ1に等しいことを意味している。これは、図3-10(a)に示したようなp型GaAsの正孔濃度が高い場合(価電子帯からフェルミレベルのエネルギー差が小さい場合)には適用出来るが、図3-10(b)に示したように、a-Si:Hがi型に近く、a-Si:Hの正孔濃度が低い場合には適用出来ない。すなわち、正孔濃度が低い場合には正孔が捕獲される確率も考慮しなければならない。

そこで、準位 E_T にトンネルした電子に対し、正孔が捕獲する確率を考慮し、また(3-4)式は、 $N_D \gg N_A$ として近似しており、本研究のc-Si/a-Si:Hの場合とは合わないため、c-Siのdonor濃度も考慮し、(3-4)式を修正する。正孔が捕獲される確率は、価電子帯の正孔濃度に比例するため、(3-4)式は次式となる。

$$I = C_3 N_t \exp[-4(2m^*)^{1/2} q^{1/2} (\epsilon_1 N_1 / (\epsilon_1 N_1 + \epsilon_2 N_2)) (V_D - V_A) / 3 \hbar H'] \\ \times \sigma_p U_{th} N_V \exp[-(E_F - E_V) / kT] \quad (3-7)$$

ここで、 $H' = (2qN_2 / \epsilon_2)$ 、 C_3 は定数、 N_1 はc-Siのdonor濃度、 N_2 はa-Si:Hのacceptor濃度、 ϵ_1 はc-Siの誘電率、 ϵ_2 はa-Si:Hの誘電率、 σ_p は正孔の捕獲断面積、 U_{th} は熱速度、 N_V は価電子帯の有効状態密度、 E_F はフェルミレベルのエネルギー、 E_V は価電子帯のエネルギー、 k はボルツマン定数である。当然のことながら、(3-7)式は $N_1 \gg N_2$ で、 $E_F - E_V \approx 0$ のとき、(3-4)式と一致する。次に、(3-5)式と同様に、 β' をバンドギャップの温度依存性の係数とし、(3-7)式を簡略化すると、次式となる。

$$I = C_4 N_t \exp(-\beta' V_{D0}) \exp(\beta' \beta' T) \exp(\beta' V_A) \exp[-(E_F - E_V) / kT] \quad (3-8)$$

ここで、 $\beta' = 4(2m^*)^{1/2} q^{1/2} (\epsilon_1 N_1 / (\epsilon_1 N_1 + \epsilon_2 N_2)) / 3 \hbar H'$ 、 C_4 は定数である。 β' には、 $(\epsilon_1 N_1 / (\epsilon_1 N_1 + \epsilon_2 N_2))$ の項が入っており、c-Siのdonor濃度とa-Si:Hのacceptor濃度に依存する量となるが、3.3.2節で述べたように、試料5~7の範囲では、a-Si:Hのacceptor濃度は、ほぼ一定と考えられるため、 β' は定数となる。すると、 I_0 は次式で書き表わされる。

$$I = C_5 \exp(\beta' \beta' T) \exp[-(E_F - E_V) / kT] \quad (3-9)$$

ここで、 C_5 は定数である。ここで、 I_0 の温度依存性について考察すると、温度依存性は、 $\exp(\beta' \beta' T) \exp[-(E_F - E_V) / kT] = \exp[\beta' \beta' T - (E_F - E_V) / kT]$ となるため、 $\beta' \beta' T$ と $(E_F - E_V) / kT$ の大小関係で I_0 の温度依存性が決まることになる。すなわち、 $\beta' \beta' T$ の値が $(E_F - E_V) / kT$ の値より無視できる程度に小さければ、 I_0 は $(-1/T)$ のexponentialに比例する温度依存性を持ち、実験結果を説明出来るわけである。そこで、 $(E_F - E_V) / kT$ の値と $\beta' \beta' T$ の値の大小関係を考察すると、実験に用いた試料では、a-Si:Hがi型に近いため、 $E_F - E_V$ は約0.8 eVで、一方 β' はバンドギャップの温度依存性のためc-Si、a-Si:H共に、室温付近で約 $2 \times 10^{-4} \text{ eV/K}^{28,29)}$ である。そのため、室温付近で考えると、 β' の値は100程度以下であれば、 $\beta' \beta' T$ の値は、 $(E_F - E_V) / kT$ の値よりはるかに小さく、ほとんど無視出来ることになる。ここで、 $\beta' = 100$ はどのような意味を持つものか考察すると、(3-7)式において、印加電圧0V、拡散電位約0.5V(図3-6のバンド図から求めた拡散電位の概算値)とすると、トンネル確率は 10^{-22} 台となる。そして、 β' の増加につ

れ、トンネル確率は、急速に減少し、 $\beta' = 200$ では、トンネル確率は 10^{-44} 台となる。 10^{-44} 台のトンネル確率は、あまり实际的ではない。このことから、 β' が100程度以下の値と考えても、矛盾はないものと考えられる。以上のように考えると、図3-9で見られた I_0 の $(-1/T)$ のexponential依存性を説明出来る。また、図3-9で得られた活性化エネルギー、試料5で0.92 eV、試料6で0.84 eV、試料7で0.76 eVについても、この値はa-Si:Hのフェルミレベルから価電子帯へのエネルギー差のおよその値、試料5で0.97 eV、試料6で0.85 eV、試料7で0.70 eV (図3-6参照) とほぼ一致しており、上記で述べたようにa-Si:Hの $E_F - E_V$ の値が得られているものと考えられる。

なお、a-Si:Hではバンドギャップ内に局在準位が多数存在しているので、電子のトンネルは図3-10のpath Aのような、one stepのトンネルよりむしろ、Matsuuraらがp-c-Si/undoped a-Si:Hで提案しているように、⁹⁾ 1つの局在準位から次の局在準位へ電子がトンネルするmulti-tunneling がより適しているものと考えられる。

図3-11に上記で述べた、領域1でのトンネルモデルについて示す。領域1の電流輸送機構は、c-Siからa-Si:Hへのギャップ内準位への電子のトンネルに対し、a-Si:H側の正孔のその準位への捕獲、再結合で説明出来るものと考えられる。

(2) 領域2の電流輸送機構

図3-7で明らかなように、試料5、6、7共に印加電圧5 V、室温で、電流は 10^{-2} A/cm²程度が得られており、a-Si:Hのバルク抵抗によって制限される電流量(膜厚1 μ m、抵抗率 10^9 Ω cmの場合、印加電圧5 Vで電流は 5×10^{-5} A/cm²)よりもはるかに大きな電流が流れている。そこで、この領域の電流輸送機構を検討するため、図3-12に試料5~7の両対数プロットにおけるI-V特性の結果を示す。(a)は試料5、(b)は試料6、(c)は試料7の特性である。図3-12から明らかなように、 $I \propto V^m$ とした時の指数mは2以上となり、電流はa-Si:Hの抵抗によって制限されておらず、空間電荷制限電流(SCLC)によって制限されていることがわかる。(なお、mが2以上となるのは、a-Si:Hのバンドギャップ内において、状態密度が連続的に分布しているためである。³⁰⁾)そこで、このSCLC領域における電子と正孔の寄与について検討するため、輸送キャリアーが電子のみの試料を作製した。これが試料8である。試料8の予想バンド図は図3-6(d)となるため、n-c-Siに正電圧を印加している場合にはn-c-Siが、また負電圧を印

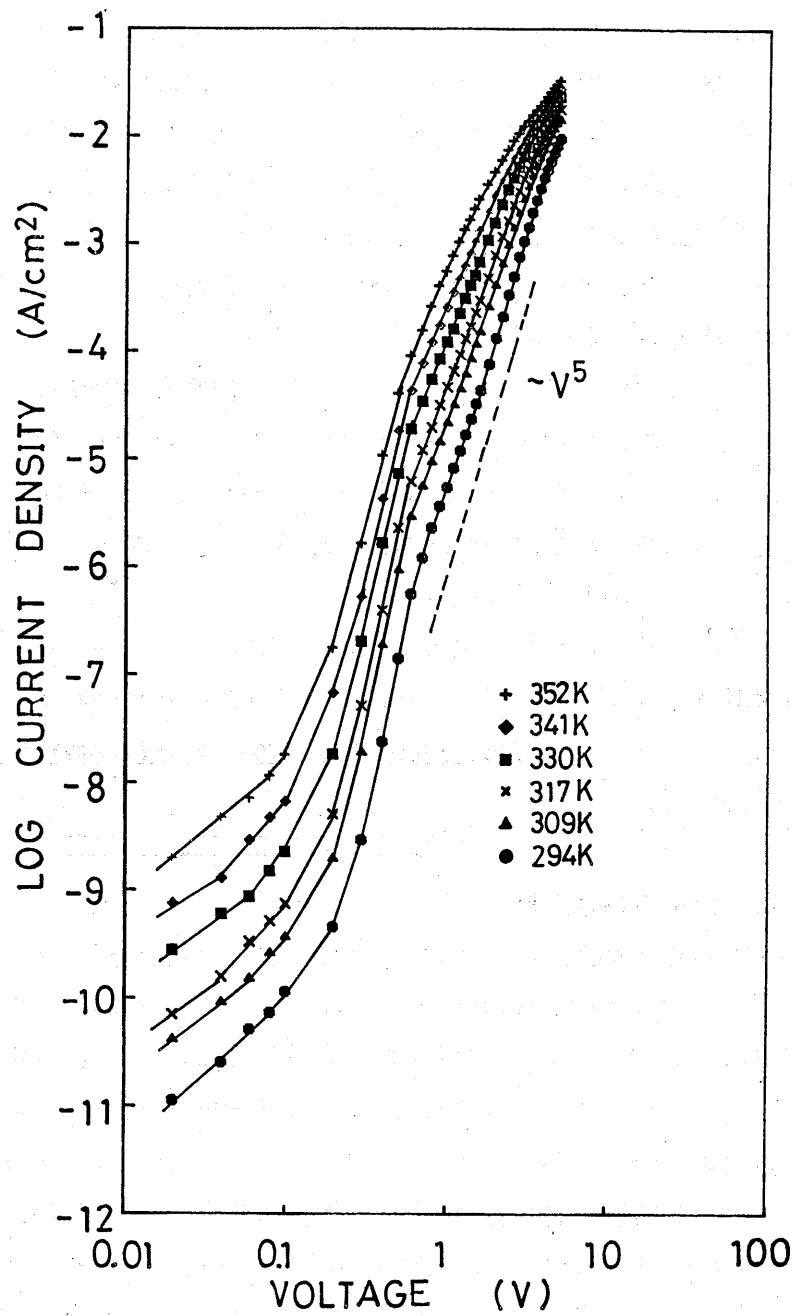


図3-12 (a) 試料5の順方向I-V特性（両対数プロット）。

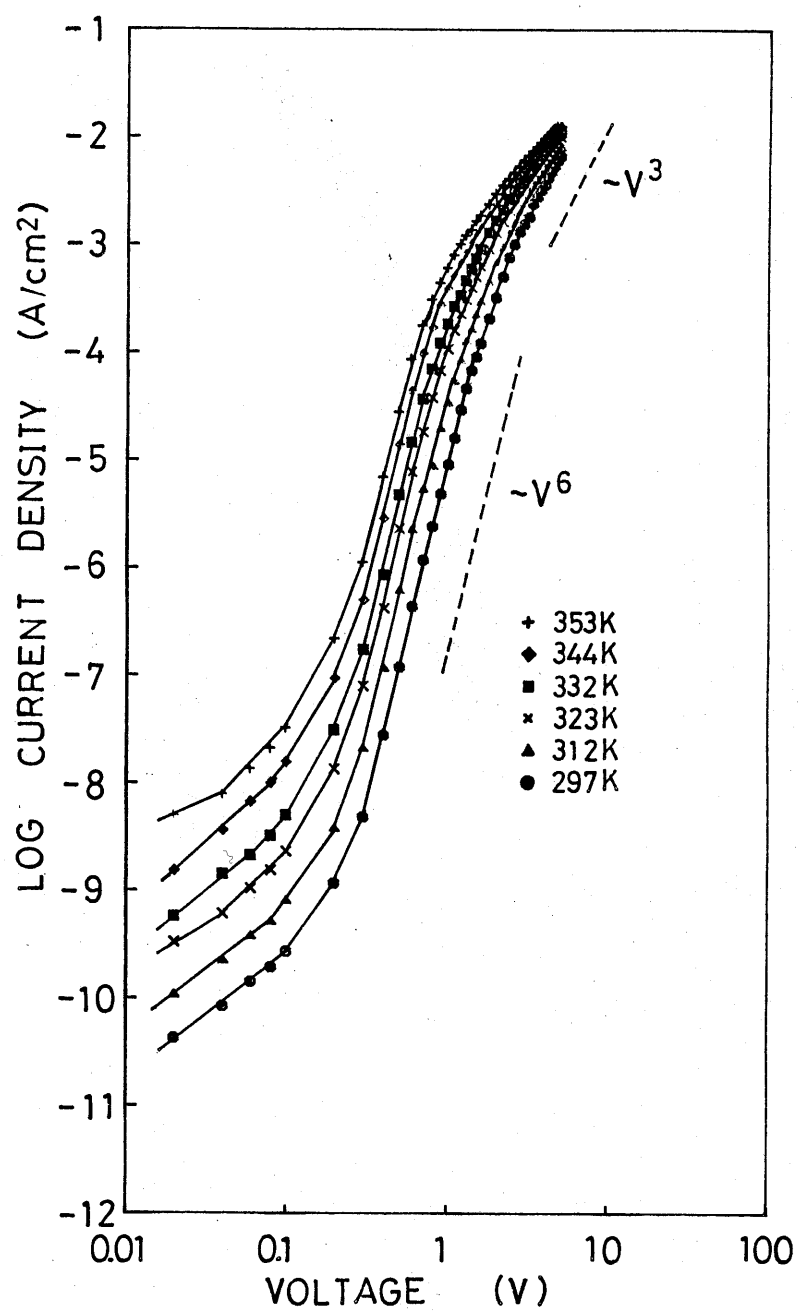


図3-12(b) 試料6の順方向I-V特性(両対数プロット)。

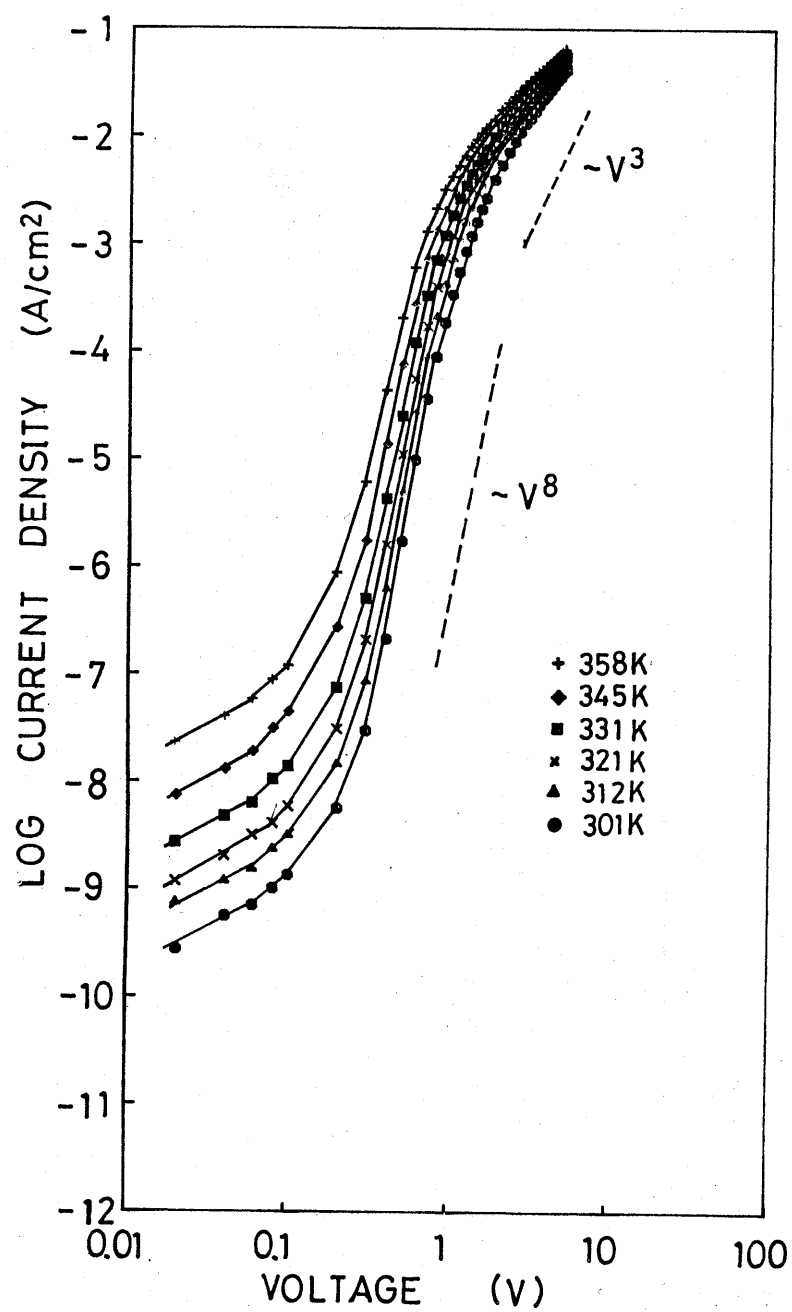


図3-12 (c) 試料7の順方向I-V特性（両対数プロット）。

加している場合には $n^+ a-Si:H$ が正孔阻止層となり、輸送キャリアーは電子のみとなる。図3-13に $n^+ a-Si:H$ に負電圧を印加している場合の $I-V$ 特性を示す。 $n-c-Si$ に負電圧を印加しても、特性は本質的に同じである。 $I-V$ 特性は $m=1$ のオーミック特性で始まり、約1Vから $m \approx 4$ の、電子によるSCLCになっていることがわかる。ここで、図3-12と図3-13を比較すると、約1V以下の電圧では、試料8の電流量が試料5の電流量より勝っているが、約1V以上のSCLC領域で、試料5の電流量が試料8の電流量を追い越し、また $I-V$ 特性の形状が試料5と試料8とで全く異なっていることがわかる。さらに、Boerらによる $a-Si:H/Au$ ショットキーダイオード（電流はdouble-carrierのSCLC）と $a-Si:H$ $n-i-n$ ダイオード（電流はsingle-carrierのSCLC）の $I-V$ 特性の結果³¹⁾と図3-12と図3-13の結果がほぼ同様であり、またHackらによる $a-Si:H$ $p-i-n$ ダイオード（電流はdouble-carrierのSCLC）と $a-Si:H$ $n-i-n$ ダイオード（電流はsingle-carrierのSCLC）の $I-V$ 特性のコンピュータシミュレーションの結果³²⁾と図3-12と図3-13の結果がほぼ同様である。これらのことから判断して、図3-12に示す試料5、6、7のSCLCは、double-carrierのSCLCであると考えることが出来る。

なお、undoped $a-Si:H$ は弱い n 型であるため、試料5では、 $c-Si/a-Si:H$ は n/n 接合のオーミックとなり、得られた特性は、(undoped / p^+) $a-Si:H$ の特性ではないかという疑問が残る。その疑問を解決するため、 $c-Si/a-Si:H$ 接合は完全にオーミックである、抵抗率 $0.02 \Omega \cdot cm$ 以下の $n^+ c-Si$ を用いた試料（この試料は、試料5の $n-c-Si$ の代わりに抵抗率 $0.02 \Omega \cdot cm$ 以下の $n^+ c-Si$ を用いた試料で、 $a-Si:H$ はまったく同様）を作製し、 $I-V$ 特性の測定を行なった。測定結果は、試料5の結果と全く異なり、 $n^+ c-Si$ を用いた試料では、低い印加電圧でも電流は電圧の指数関数に比例せず、低い印加電圧ではオーミックとなる特性を示した。またSCLC領域における、 $I-V$ 特性の形状も、試料5～7と全く異なった。このことは、試料5の結果は、(undoped / p^+) $a-Si:H$ の特性ではなく $c-Si/a-Si:H$ の特性であることを示しているものと考えられる。

以上のように、 $n-c-Si/a-Si:H/p^+ a-Si:H/Au$ ヘテロ接合の順方向の電流輸送機構について検討し、低い印加電圧領域では、 $a-Si:H/c-Si$ の接合界面で支配されている特性であるトンネル電流で、その電流は $c-Si$ 側から $a-Si:H$ のギャップ内準位への電子のトンネルに対し、 $a-Si:H$ 側の正孔のその準位への捕獲、再結合によるものと考えられることがわかった。一方、高い印加電圧領域では、 $a-Si:H$ のバルクの特性である

SCLCで、その電流はc-Si側から注入される電子と p^+ -a-Si:Hまたは電極から注入される正孔の二つのキャリアーによるものと考えられることがわかった。

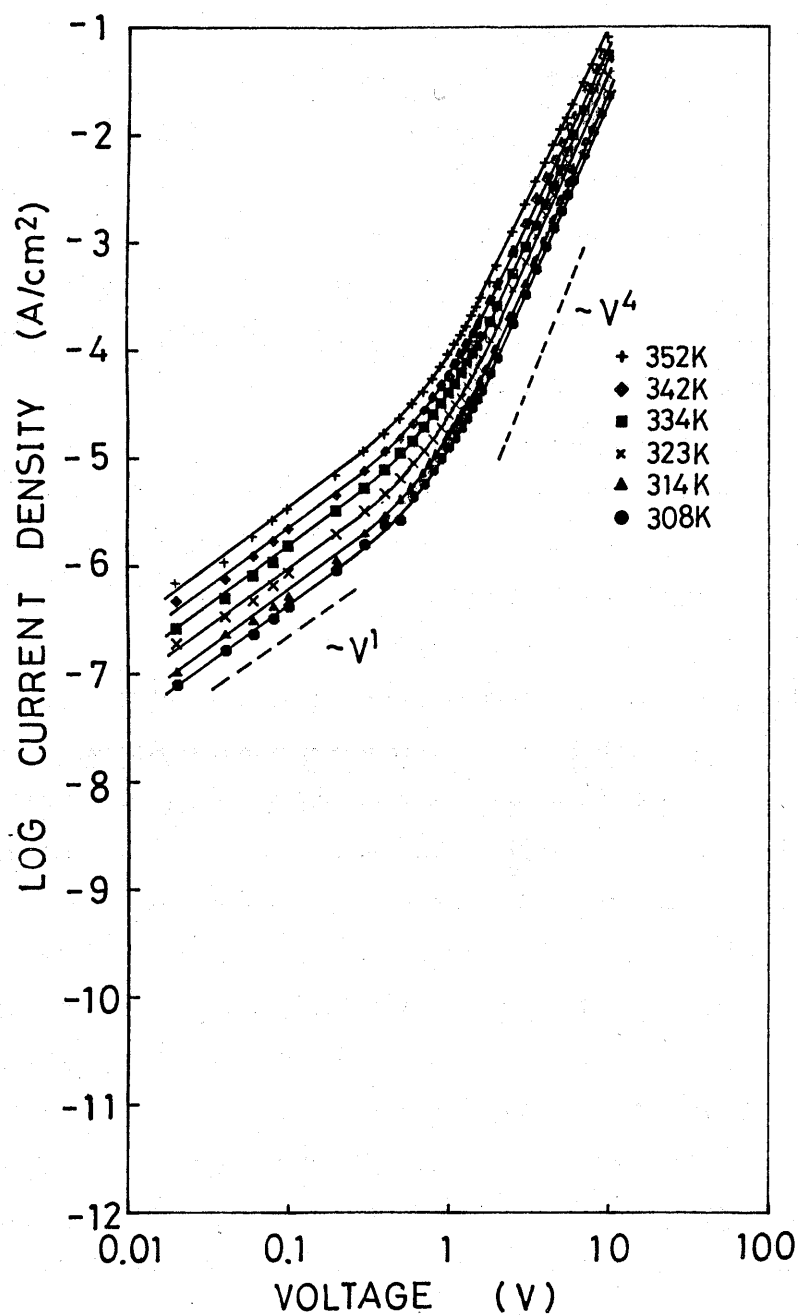


図3-13 試料8のI-V特性(両対数プロット)。 n^+ -a-Si:H側へ負電圧を印加した場合。

§3. 4 逆方向電流輸送機構

逆方向電流輸送機構については、Šmidらは、逆方向電流は $c-Si/a-Si:H$ の接合特性で支配される、¹⁰⁾ 一方Matsuuraらは、undoped $a-Si:H/p^+c-Si$ の場合には $a-Si:H$ の空乏層での発生電流で説明出来る⁹⁾と、論文でふれてはいるが詳細には検討されていない。 $c-Si/a-Si:H$ を撮像デバイスへ応用する場合、順方向よりむしろ逆方向が重要となるため、本論文では詳細に逆方向電流輸送機構について検討する。

3. 4. 1 界面に欠陥準位の多い場合の電流輸送機構

逆方向電流輸送機構は界面の状態に非常に影響を受ける。次の例は、非常に希釈量の多い SiH_4 や B_2H_6 からヘテロ接合を形成した場合によく現われる例である。

(1) 実験

図3-14に実験に使用した試料の構造図を示す。 $c-Si$ 基板は、 n 型で不純物濃度は $5 \times 10^{14} \text{ cm}^{-3}$ であり、(111)面のものを使用した。 $c-Si$ ウエハは、沸酸+硝酸混合液中でエッチング後、純水で洗浄し、すみやかに堆積チャンバーにいれ $a-Si:H$ の堆積を行なった。堆積条件は圧力0.08 Torr、堆積基板温度 280°C 、使用したガスは SiH_4 (水素希釈、10%)、 B_2H_6 (水素希釈、50 ppm)である。試料9ではundoped $a-Si:H$ を成長速度 20 Å/min で堆積した。試料10では非常に薄い膜厚のボロン添加 $a-Si:H$ (B_2H_6/SiH_4 、ガス比 1×10^{-4})をまず成長速度 7 Å/min で堆積し、その後少量のボロン添加 $a-Si:H$ (3×10^{-5})を成長速度 20 Å/min で堆積した。試料11では非常に薄い膜厚で、ボロン添加量は試料10のそれより多い、 $a-Si:H$ (6×10^{-4})をまず成長速度 7 Å/min で堆積し、その後試料10のそれと同量のボロン添加 $a-Si:H$ (3×10^{-5})を成長速度 20 Å/min で堆積した。試料10、11で $c-Si$ に接する薄い膜厚の $a-Si:H$ 層のみ多量にボロンを添加したのは、ピジコンターゲットに応用した際、抵抗率の減少のためホトキャリアが横方向に拡散するのを防ぐため、薄い膜厚の $a-Si:H$ 層の成長速度が非常に遅いのは、膜の剥がれを防ぐためである。 $a-Si:H$ 堆積の後、 Sb_2S_3 を室温で圧力 $2 \times 10^{-6} \text{ Torr}$ で蒸着した。その後、電極としてAlを室温で圧力 $2 \times 10^{-6} \text{ Torr}$ で 7.1 mm^2 の面積に蒸着した。 Sb_2S_3 はAl電極からの電子の注入を防ぐために用いている。

これらの試料を用い、室温でC-V及びI-V特性を測定した。C-V特性

SAMPLE No.	CRYSTALLINE SILICON	AMORPHOUS SILICON		BLOCK LAYER	ELECTRODE
9	n-c-Si IMPURITY CONCENTRATION $=5 \times 10^{14} \text{ cm}^{-3}$ (200 μm)	undoped a-Si:H (1.1 μm)		Sb ₂ S ₃ (500 \AA)	Al
10		p-a-Si:H B ₂ H ₆ /SiH ₄ $=1 \times 10^{-4}$ (400 \AA)	i-a-Si:H B ₂ H ₆ /SiH ₄ $=3 \times 10^{-5}$ (7000 \AA)		
11		p-a-Si:H 6×10^{-4} (400 \AA)	i-a-Si:H 3×10^{-5} (8900 \AA)		

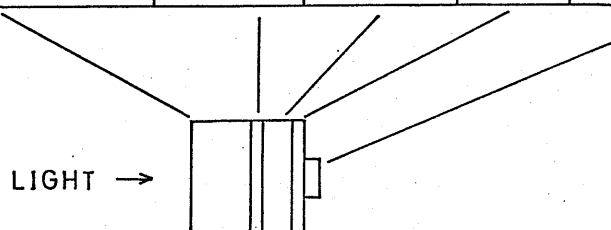


図3-14 試料の構造図。

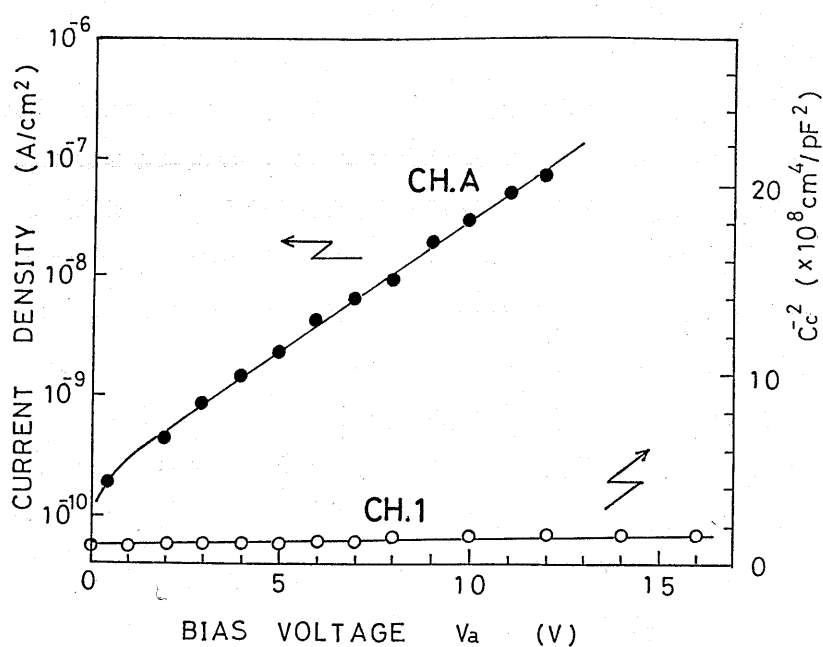


図3-15 (a) 試料9の暗電流とc-Siの空乏層容量の逆方向電圧依存性。

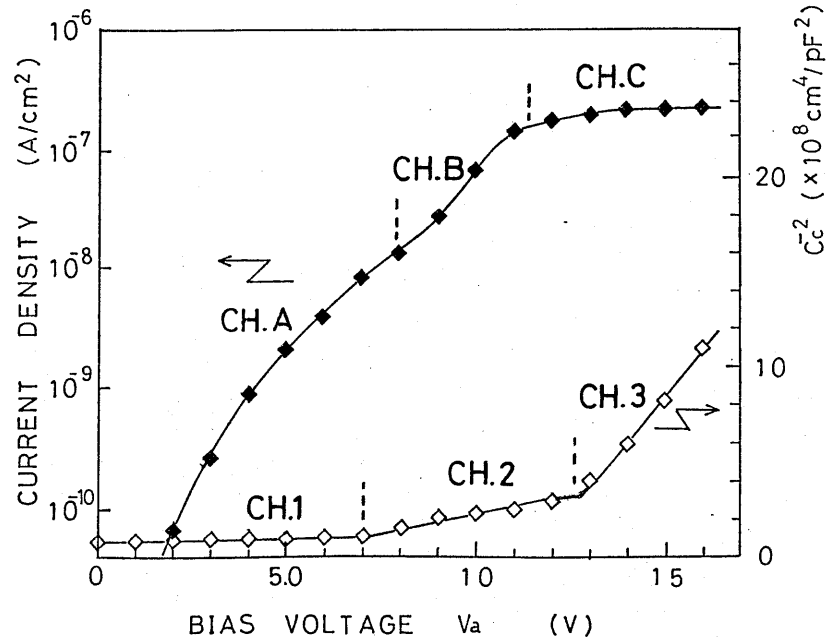


図 3 - 1 5 (b) 試料 1 0 の暗電流と c - S i の空乏層容量の逆方向電圧依存性。

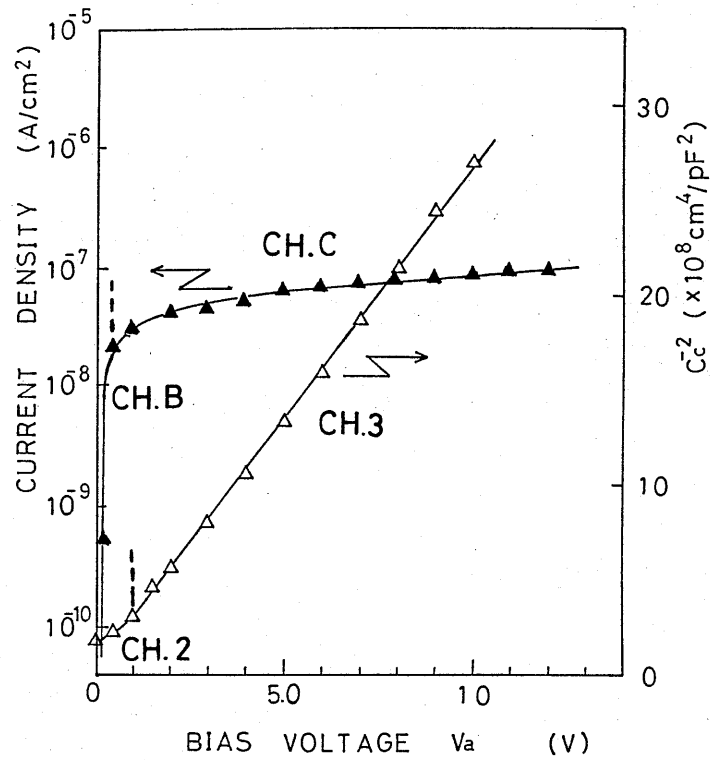


図 3 - 1 5 (c) 試料 1 1 の暗電流と c - S i の空乏層容量の逆方向電圧依存性。

は、抵抗率 $10^9 \Omega \cdot \text{cm}$ 付近の $a\text{-Si:H}$ の誘電緩和時間を無視出来るのに十分高い 100 kHz で測定した。⁹⁾ すなわち、 $a\text{-Si:H}$ のキャリアーは測定周波数に追従出来ず、そのため $a\text{-Si:H}$ の容量は空乏層の有る無しに関係なく一定と見なすことが出来るわけである。

(2) 結果

図3-15に試料9~11のC-V及びI-V特性の測定結果について示す。

(a)は試料9、(b)は試料10、(c)は試料11の結果である。印加電圧は逆方向となるように、 $n\text{-c-Si}$ 側に正電圧を印加した。黒印は逆方向の電流密度、白印は容量 (C_c) の2乗の逆数である。 C_c は $c\text{-Si}$ の空乏層容量で、測定値から次の計算により求めた。

$$C_c = C \cdot C_a / (C_a - C) \quad (3-10)$$

ここで、 C は単位面積当たりの測定容量、 C_a は $a\text{-Si:H}$ の容量で $C_a = \epsilon_0 \epsilon_a / d$ (ϵ_0 は真空誘電率、 ϵ_a は $a\text{-Si:H}$ の比誘電率で約12、 d は $a\text{-Si:H}$ の膜厚) である。

図3-15から明らかなように、undoped 膜の試料9では、 $1/C_c^2$ は印加電圧 (V_a) に対してほとんど変化せず、 $c\text{-Si}$ 側に空乏層が広がらない特性を示した。また、逆方向電流は飽和特性を示さず、 V_a に対してほぼ exponential 的に増加した。ボロン添加 (1×10^{-4}) 膜の試料10では、C-V特性は3つの特徴的な領域に分けることが出来た。 $1/C_c^2$ が V_a に対してほとんど変化しない領域 (characteristic 1の略号として、以下CH. 1とする。) と、 $1/C_c^2$ が V_a に対してわずかに変化する領域 (CH. 2)、及び $1/C_c^2$ が V_a に対して実験に用いた $c\text{-Si}$ の不純物濃度の傾きを持って変化する領域、すなわち $c\text{-Si}$ のバルクに空乏層が広がっている領域 (CH. 3) の3領域である。である。そして、CH. 1は $0 < V_a < 7 \text{ V}$ 、CH. 2は $7 < V_a < 12.5 \text{ V}$ 、CH. 3は $12.5 \text{ V} < V_a$ であった。また、逆方向電流特性も3つの特徴的な領域に分けることが出来た。電流が V_a に対してほぼ exponential 的に増加する領域 (CH. A)、電流が急激に増加する領域 (CH. B)、及び電流がほぼ飽和する領域 (CH. C) の3領域である。そして、CH. Aは $0 < V_a < 8 \text{ V}$ 、CH. Bは $8 < V_a < 11.5 \text{ V}$ 、CH. Cは $11.5 \text{ V} < V_a$ であった。濃いボロン添加 (6×10^{-4}) 膜の試料11では、C-V特性はCH. 2及びCH. 3の2つの特徴的な領域に分けることが出来た。そして、CH. 2は $0 < V_a < 1 \text{ V}$ 、CH. 3は $1 \text{ V} < V_a$ であった。ま

た、逆方向電流特性もCH. B及びCH. Cの2つの特徴的な領域に分けることが出来た。そして、CH. Bは $0 < V_a < 0.5 \text{ V}$ 、CH. Cは $0.5 \text{ V} < V_a$ であった。

以上の結果のように、C-V特性とI-V特性は次に示すよう互いにより対応を示した。まず、C-V、I-V特性共にa-Si:H/c-Si接合の界面特性、すなわちc-Siにまず堆積させる薄い膜厚のa-Si:Hのボロン濃度(B_c)に敏感で、 $B_c = 0$ の場合には、c-Si側に空乏層が広がらず、また逆方向電流も飽和を示さなかった。また、 B_c の増加に従いc-Siのバルクに空乏層が広がる電圧と電流が飽和する電圧が低電圧へ移動した。さらに、試料10、11において、CH. CはCH. 3よりわずかに早く生じているが、CH. BはCH. 2とCH. CはCH. 3とよい対応を示した。

(3) 考察

まずC-V特性より界面の欠陥準位の存在について明らかにし、次に逆方向電流輸送機構について検討する。通常、接合において空乏層は不純物濃度または、gap stateの少ないほうへ、主に広がることが知られている。今、実験に使用したc-Siとa-Si:Hについてみると、c-Siの不純物濃度は $5 \times 10^{14} \text{ cm}^{-3}$ でa-Si:Hのgap stateは少なく見積もっても $1 \times 10^{15} \text{ cm}^{-3}$ 以上であり、単純な考えでは試料9や試料10の8V以下に見られるような、c-Si側に空乏層が広がらない現象を説明出来ない。しかし、実験結果から明らかのように、a-Si:H側へのボロン添加量を増すとc-Si側に空乏層が広がり、また $1/C_c^2$ の傾きの緩やかな領域(CH. 2)があることがわかる。 $1/C_c^2$ の傾きが緩やかということは、見掛け上c-Siの不純物濃度が高くなっていることを示しており、このことは実際のc-Siの不純物濃度よりもc-Siの見掛け上の不純物濃度を高める何か(おそらく欠陥準位)が存在していることを示している。しかし、ある電圧から $1/C_c^2$ の傾きが実際のc-Siの不純物濃度の傾きで広がる領域(CH. 3)が存在することを考慮すると、この欠陥準位はc-Siの表面(c-Si/a-Si:Hの界面)に局在しているものと考えられる。このように、C-V特性の結果から界面の欠陥準位の存在が予想される。

次に、逆方向電流輸送機構を検討するため、試料9～11の電流についてみると、拡散理論で予想される値より、はるかに大きく、また試料9では電流が飽和せず、また試料10、11では電流が急激に増加し、その後飽和するという特徴的な現象を示すことがわかる。このことは、試料9～11の電流は拡散電流でないことを示している。そこで、上記の実験結果(C-V特性とI-V特性の対応

や界面の欠陥準位の存在を考慮し)をもとに逆方向電流輸送機構について検討する。試料9の全電圧領域と試料10の8V以下の電圧領域では、c-Si側に空乏層が広がらないため、印加電圧はほとんどすべてa-Si:H側に印加される。それ故、この領域における電流(CH, A)は主にa-Si:H層での発生電流と考えられる。なお、c-Siの空乏層の発生電流は、空乏層幅が印加電圧の $1/2$ 乗に比例するため、印加電圧の $1/2$ 乗に比例するのであるが、³³⁾ a-Si:Hの空乏層の発生電流の場合、このように、電流が $(Va)^{1/2}$ 依存性を示さないのは、a-Si:Hのギャップ内準位が多く、また連続的に分布しているためと考えられる。

試料10、11で電流が急激に増加する領域(CH, B)はCH, 2領域で起こる。CH, 2領域は $1/Cc^2$ の傾きが緩やかな領域で、ここでは印加電圧は、欠陥準位が存在するc-Si/a-Si:Hの界面を空乏化している。それ故、この電流の急激な増加は欠陥準位が存在している領域を空乏化することによるものと考えるのが自然である。また、欠陥準位が存在する領域を空乏化することは、主に欠陥準位が保有している電荷を放出させる(欠陥準位が電荷を放出するから、c-Si側へ空乏層があまり広がらない)ことであり、c-Siのバルクに空乏層が広がり始める領域(CH, 3)では欠陥準位は電荷を完全に放出し、中性化していると考えることが出来る。³⁴⁾そして、C-V特性とI-V特性の比較から、電流の急激な増加の終了(電流の飽和の始まり)は欠陥準位が保有している電荷をほとんどすべて放出した時である。以上のことから、電流の急激な増加は中性化した欠陥準位を通しての発生-再結合(g-r)によるものであると考えられる。なお、このような欠陥準位を通してのg-r電流はMOSデバイス³⁵⁾や通常のSiビシコンターゲット^{36,37)}においても確認されており、C-V特性とI-V特性の関係はMOSデバイスや通常のSiビシコンターゲットの場合と試料10、11の場合と同様である。

空乏層がc-Siのバルクに広がる領域(CH, 3)で起こる電流の飽和はc-Siのバルク内には、界面やa-Si:H内と比べはるかに欠陥準位が少ないためであると考えられる。というのは、c-Siの実際の不純物濃度とa-Si:Hのgap state 密度を考えると、この領域では印加電圧はほとんどすべてc-Siの空乏層に印加されているものと考えられ、またa-Si:Hの空乏層での発生電流であれば、試料9での実験結果や他でも報告³⁸⁾されているように電流の飽和特性を示さないからである。

図3-16に試料10、11の逆方向電流の両対数プロットを示す。丸印は試料10、三角印は試料11の結果である。図から明らかなように試料10、11のCH, C領域の電流は、 $(Va)^{1/2}$ に比例していることがわかる。このこと

は、CH. C領域の電流がc-Siの空乏層での発生電流によることを示しているものと考えられる。³³⁾ このことから、上記の議論が理にかなったものであることがわかる。

なお、CH. C領域がCH. 3領域よりもわずかに早く始まる理由は次のように考えられる。欠陥準位はエネルギー的にギャップ内全体に分布していても、電流に影響を与える欠陥準位はmid gap 付近に存在しているものだけであることが、筆者らにより計算されている。³⁴⁾ それ故、mid gap よりエネルギー的に離れた所に存在している欠陥準位はC-V特性には影響を与えるが、I-V特性には影響を与えないためである。

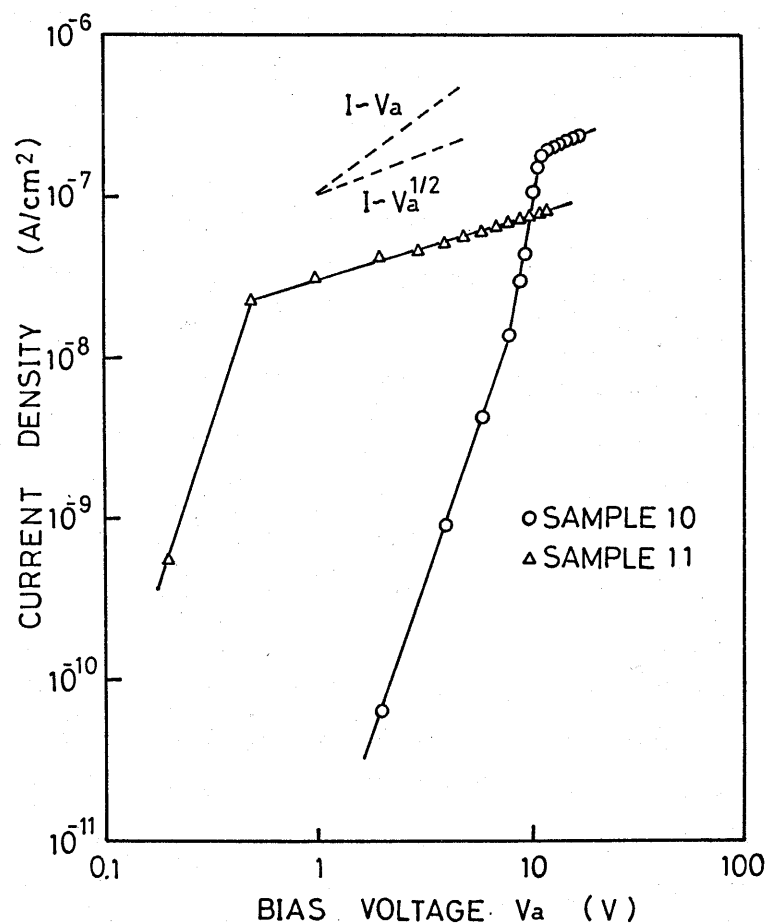


図3-16 逆方向I-V特性(両対数プロット)。

3. 4. 2 界面に欠陥準位の少ない場合の電流輸送機構

(1) メッシュ法

本研究の堆積装置はカソード側に基板を取り付けるため、基板表面は負に帯電される。そのため、 $a-Si:H$ 堆積時において正イオンの衝撃を受けることになる。また水素希釈が多い SiH_4 や B_2H_6 からヘテロ接合を作製した場合に欠陥準位は多く存在する。それ故、界面の欠陥準位の発生原因は、正イオン（主に水素イオン）の衝撃による $c-Si$ 基板表面の損傷だと考えられる。³⁹⁾そこで、界面の欠陥準位を減少させる手段として基板ホルダーをメッシュで覆い、メッシュを基板ホルダーと同電位にし、基板からプラズマを遠ざけて $a-Si:H$ の堆積を行なった。また、メッシュを用いた場合、堆積圧力も 0.2 Torr へと高くしている。圧力を高くすれば、正イオンのmean free pathは小さくなる。このことも、イオン衝撃を防ぐのに、1つの役割を担っているものと考えられる。

図3-17にそのようにして作製した試料の構造図を示す。 $c-Si$ 基板は、 n 型で、抵抗率は $2\sim 10\ \Omega\cdot\text{cm}$ であり、 (111) 面のものを使用した。 $c-Si$ ウェハーの処理は試料9~11と同様である。 $a-Si:H$ の堆積条件は圧力 0.2 Torr 、堆積基板温度 250°C 、堆積速度約 $16\ \text{\AA}/\text{min}$ 、使用したガスは SiH_4 （水素希釈、20%）、 B_2H_6 （水素希釈、200 ppm）である。 $a-Si:H$ へのボロン添加量は試料10の約 $1/4$ の 2.5×10^5 （ガス比、 B_2H_6/SiH_4 ）で、 Sb_2S_3 の蒸着条件、膜厚及び電極面積は試料9~11と同様である。また、電極としてAuを用い、室温で圧力 $2\times 10^{-6}\text{ Torr}$ で蒸着した。

図3-18に試料12の $C-V$ 及び $I-V$ 特性を示す。 $C-V$ 特性の測定周波数は、試料9~11と同様 100 kHz である。電圧は $n-c-Si$ に正電圧を印加した逆方向電圧である。黒印は逆方向電流、白印は $c-Si$ の空乏層容量（ C_c ）の2乗の逆数である。図3-18で明らかな様に、試料10の約 $1/4$ のボロン添加量にかかわらず 0 V から1つの直線で $1/C_c^2$ が変化し、この傾きから求めた不純物濃度は基板に用いた $c-Si$ の不純物濃度と一致しており、また試料10や11で見られたような傾きの緩やかな領域は見られず、このことから界面の欠陥準位が減少していることがわかる。逆方向電流について見ると、試料10、11で見られた急激に増加し、その後飽和するという特性が得られていない。また、試料12の逆方向電流を両対数プロット（図3-19）してみると、電流は 8 V 付近まで、 $(V_a)^{1/2}$ に比例し、その後 $(V_a)^{1/2}$ より大きな傾きで増加していることがわかる。前節で述べたように、 $(V_a)^{1/2}$ に比例する電

SAMPLE No.	CRYSTALLINE SILICON	AMORPHOUS SILICON	BLOCK LAYER	ELECTRODE
12	n-c-Si RESISTIVITY = $2 \sim 10 \Omega \text{cm}$	p-a-Si:H $\text{B}_2\text{H}_6/\text{SiH}_4 = 2.5 \times 10^{-5}$ (9000 Å)	Sb ₂ S ₃ (500 Å)	Au

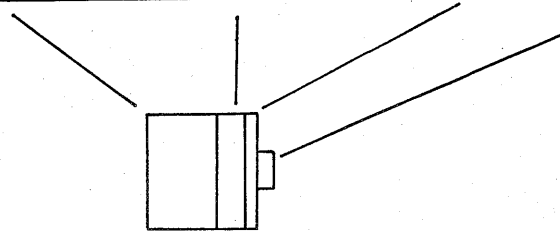


図 3 - 1 7 試料の構造図。

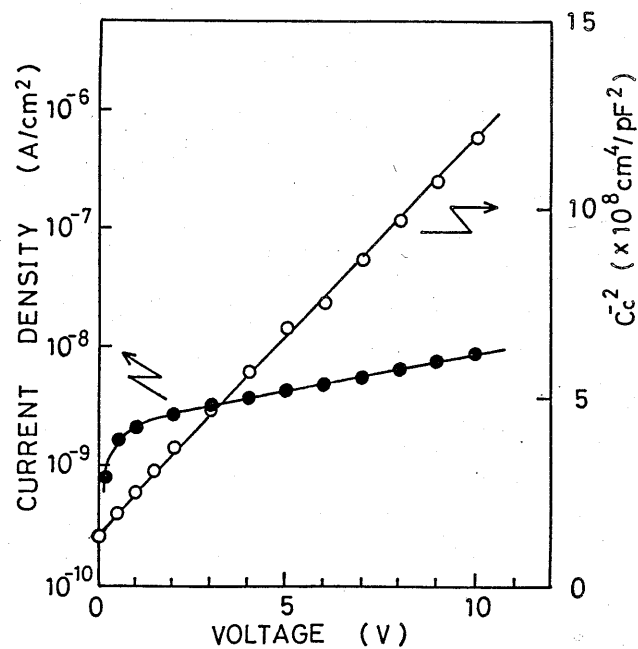


図 3 - 1 8 試料 1 2 の暗電流と c - S i の空乏層容量の逆方向電圧依存性。

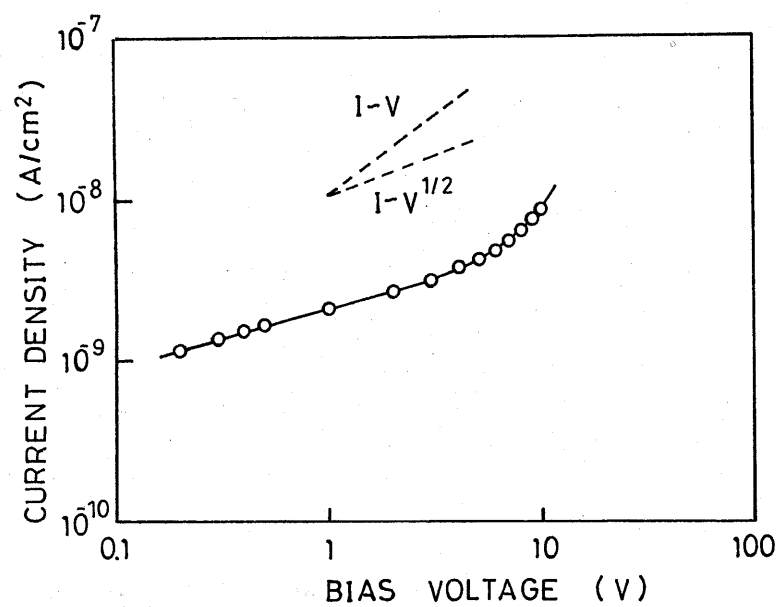


図 3 - 1 9 試料 1 2 の逆方向 $I - V$ 特性 (両対数プロット)。

流が $c-Si$ の空乏層での発生電流で、exponential 的に増加する電流が $a-Si:H$ の空乏層での発生電流と考えられる。これらのことから考えて、試料 12 では界面の欠陥準位が減少したため、逆方向電流はもはや界面の欠陥準位のみにより決定されておらず、 $c-Si$ と $a-Si:H$ の空乏層での発生電流（界面の欠陥準位による電流も存在するであろうが）が支配的になっているものと考えられる。また、逆方向電流量について見ると、試料 10、11 に比べ非常に減少していることがわかる。このことより、撮像デバイス応用の際に重要な低い逆方向電流を実現するためには、界面の欠陥準位を減少させることが重要であることがわかった。

以上のように、逆方向電流輸送機構について検討し、逆方向電流はヘテロ接合界面に欠陥準位が多い場合には、主に欠陥準位を通しての $g-r$ 電流で、欠陥準位が少ない場合には、主に $c-Si$ と $a-Si:H$ の空乏層での発生電流で説明可能なことがわかった。

§ 3. 5 光感度特性

撮像デバイス応用において、光感度特性は重要である。そこで、この節では、 $a-Si:H/c-Si$ ヘテロ接合の光感度特性について検討する。ここで述べる光感度特性は、ヘテロ接合の応用目的がビジコン型の撮像デバイスであり、ビジコン型の撮像デバイスでは、 $c-Si$ 側から光を照射するため、光は $c-Si$ 側から照射した場合で、 $c-Si$ で光励起によって発生した正孔の $a-Si:H$ 層への注入量特性である。

3. 5. 1 空乏層と光電流

この節で、光電流特性と $c-Si$ 側の空乏層の広がりとの関係について述べる。測定に用いた試料は、試料 9 ~ 11 である。試料 9 ~ 11 は、図 3-15 に示したよう、 $c-Si$ 側への空乏層の広がりがまったくない試料（試料 9）、13 V 付近からよく広がる試料（試料 10）、1 V 付近からよく広がる試料（試料 11）と、3 種類の異なった特性を示すため、 $c-Si$ 側への空乏層の広がり と光電流の関係を調べるのに適しているものと考えられる。

図 3-20 に試料 9 ~ 11 の $n-c-Si$ に正電圧を印加した逆方向電圧の暗電流及び光電流特性を示す。光は照度 100 lux に可視カット赤外透過用 I RD-1 フィルターを入れた赤外光で $c-Si$ 側から照射した。赤外光を用いたのは、 $a-Si:H$ はバンドギャップが約 1.75 eV と広く、赤外光に感度を持たないため、赤外光電流は $c-Si$ で光励起によって発生した正孔の $a-Si:H$ 層への注入量を示しているものと考えられるからである。丸印は試料 9、四角

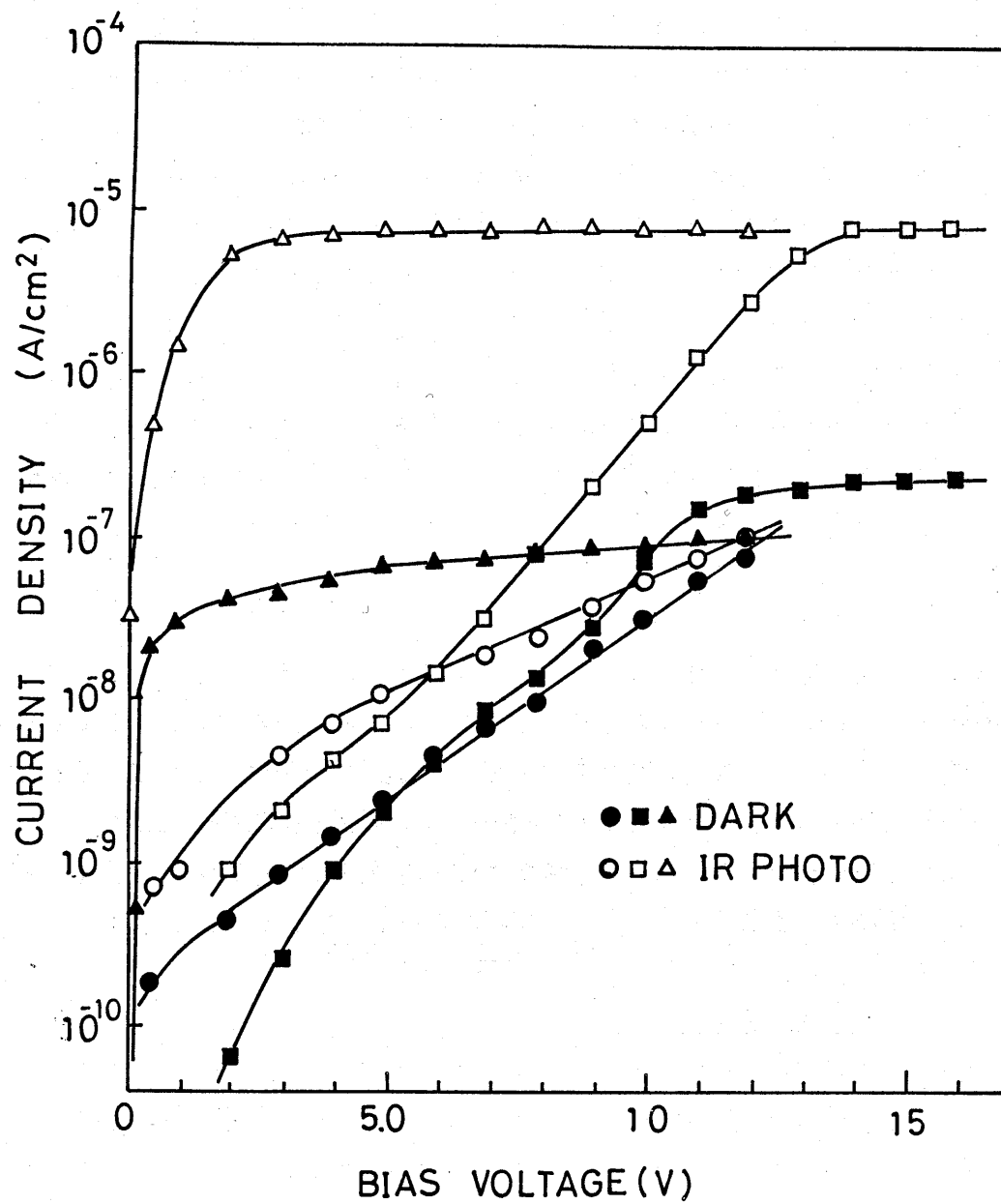


図 3-20 逆方向 I-V 特性。丸は試料 9、四角は試料 10、三角は試料 11 の測定結果。

印は試料10、三角印は試料11の結果である。まず、全印加電圧でc-Si側に空乏層の広がらない試料9であるが、暗電流と光電流の差はほとんど無く、ほとんど光電流が得られていないことがわかる。一方、13V付近からc-Si側によく空乏層の広がる試料10では13V付近から、1V付近からc-Si側によく空乏層の広がる試料11では1V付近から、高い光電流が得られていることがわかる。これらのことより、c-Siで光励起によって発生した正孔のa-Si:H層へ注入量は、c-Siの空乏層の広がりに依存し、正孔が注入出来る、高い光感度を持つ接合を得るには、c-Si側によく空乏層の広がる接合を得ることが必要であるということがわかった。

3.5.2 界面の欠陥準位と光電流及び分光感度

前節では、空乏層と光電流の関係について記述したが、この節では界面の欠陥準位が光電流や分光感度にどのような影響を与えるかについて述べる。界面に欠陥の多い試料9~11と欠陥の少ない試料12では、用いたc-Siの抵抗率が多少異なるため、これらの試料だけでは単純に、光電流や分光感度と界面の欠陥の関係を結び付けるわけにいかない。そのため、同じ抵抗率のc-Siを用い、界面に欠陥の多い試料と欠陥の少ない試料を新たに作製した。

図3-21に使用した試料の構造図について示す。c-Si基板は、n型で、抵抗率は $2 \sim 10 \Omega \cdot \text{cm}$ であり、(111)面のものを使用した。c-Siウエハーの処理は他の試料と同様で、エッチング後すみやかに堆積チャンバーに入れ、a-Si:Hを堆積した。使用したガスは SiH_4 （水素希釈、20%）、 B_2H_6 （水素希釈、200ppm）である。試料13、14は通常の方法で堆積したもので、界面に欠陥準位が多いものと予想されるものである。試料13はa-Si:Hへのボロン添加量（ガス比、 $\text{B}_2\text{H}_6 / \text{SiH}_4$ ）は 7.2×10^{-5} 、試料14は 3.6×10^{-4} である。a-Si:Hの堆積条件は、圧力0.08 Torr、堆積基板温度 250°C 、堆積速度約 $30 \text{ \AA}/\text{min}$ である。試料15は試料12と同様に、界面の欠陥準位を減少させる手段として基板ホルダーをメッシュで覆い、メッシュを基板ホルダーと同電位にし、基板からプラズマを遠ざけてa-Si:Hの堆積を行なったものである。a-Si:Hへのボロン添加量は、試料13の約 $1/3$ の 2.5×10^{-5} で、a-Si:Hの堆積条件は、圧力0.2 Torr、堆積基板温度 250°C 、堆積速度約 $15 \text{ \AA}/\text{min}$ である。電極はAuを用い、 2×10^{-6} Torrで室温で蒸着した。

作製した試料が予想通り、界面に欠陥が多い試料と少ない試料になっていることを確かめるため、まずC-V測定を行なった。図3-22に試料13~15のC-V特性の結果について示す。測定周波数は図3-15と同様に100 kHz

SAMPLE No.	CRYSTALLINE SILICON	AMORPHOUS SILICON	ELECT - RODE
13	n-c-Si RESISTIVITY = 2~10 Ω cm	i-a-Si (6000Å) $B_2H_6/SiH_4 = 7.2 \times 10^{-5}$	Au
14		p-a-Si (6000Å) $B_2H_6/SiH_4 = 3.6 \times 10^{-4}$	
15		i-a-Si (6000Å) $B_2H_6/SiH_4 = 2.5 \times 10^{-5}$	

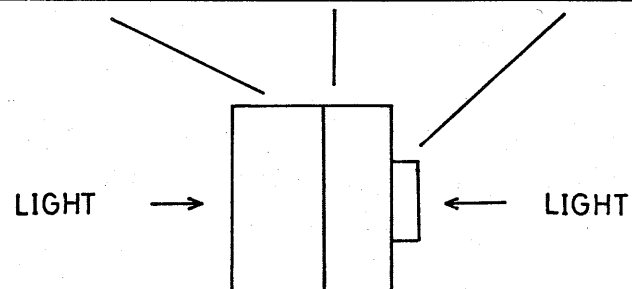


図 3 - 2 1 試料の構造図。

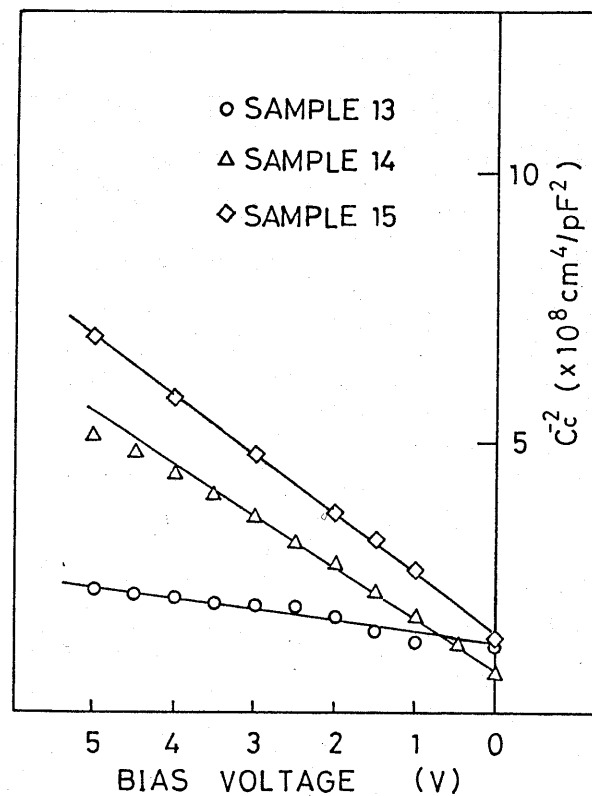


図 3 - 2 2 c - S i の空乏層容量の逆方向電圧依存性。

である。図は、横軸は逆方向電圧、縦軸は $1/Cc^2$ で、測定値から a-Si:H の容量を取り省き c-Si の空乏層容量のみをプロットしたものである。この図から明らかなように、メッシュを用いないで作製した試料 13、14 では、ボロン添加量が少ない場合には、c-Si 側に空乏層が広がらず（試料 13）、ボロン添加量を多くすると、c-Si 側に空乏層が広がり（試料 14）、界面に欠陥準位が多いことがわかる。メッシュを用いて作製した試料 15 では、試料 13 のボロン添加量の約 $1/3$ でも c-Si 側に空乏層が広がることがわかり、界面の欠陥準位が減少していることがわかる。なお、試料 14、15 の $1/Cc^2$ の傾きから求めた不純物濃度は基板に用いた c-Si の不純物濃度と一致している。このような試料を用い、界面の欠陥が光電流や分光感度にどのような影響を与えるかについて検討した。

図 3-23 に試料 13 ~ 15 の I-V 特性を示す。(a) は試料 13、(b) は試料 14、(c) は試料 15 の特性である。電圧は逆方向電圧で、光は照度 1000 lux に IRD-1 フィルターを入れた赤外光で c-Si 側から照射した。図 3-20 の結果と同様に、c-Si に空乏層が広がらない試料 13 では、ほとんど光電流が得られておらず、また暗電流も飽和しない。c-Si に空乏層が広がる試料 14 では、高い光電流が得られているが、界面の欠陥準位が多いため試料 11 (図 3-20) で見られたように、暗電流は急激に増加し、その後飽和している。界面の欠陥準位が少ない試料 15 は、少ないボロン添加量にもかかわらず高い光電流が得られ、また界面の欠陥準位が少ないため、試料 14 と異なり、暗電流は急激に増加し、その後飽和する特性となっていない。ここで、試料 14 と 15 の光電流を比較すると、試料 15 の光電流量が試料 14 より 2 ~ 3 倍勝っていることがわかる。このことは、試料 15 では界面の状態が良好になったため界面での再結合が減少したためと考えられる。このことより、撮像デバイスへの応用において望ましい、出来る限り大きな光電流を得るためには、単に c-Si 側に空乏層を広げるだけでなく、界面の欠陥準位を減少させることが重要であることがわかった。

図 3-24 に試料 13 ~ 15 の分光感度特性について示す。(a) は試料 13、(b) は試料 14、(c) は試料 15 の測定結果である。図中の電圧は逆方向電圧の値である。光は a-Si:H 側から照射した。そのため、 6000 \AA の a-Si:H の膜厚とその吸収係数を考えると、 600 nm 以下の短波長感度は主に a-Si:H の感度に対応し、 600 nm 以上の長波長感度は主に c-Si の感度に対応するものと考えられる。試料 13 では、全印加電圧で 600 nm 以下の短波長感度が長波長感度よりはるかに大きく、このことは界面の欠陥準位により c-Si 側に空乏層が広がらないため、a-Si:H の感度のみが得

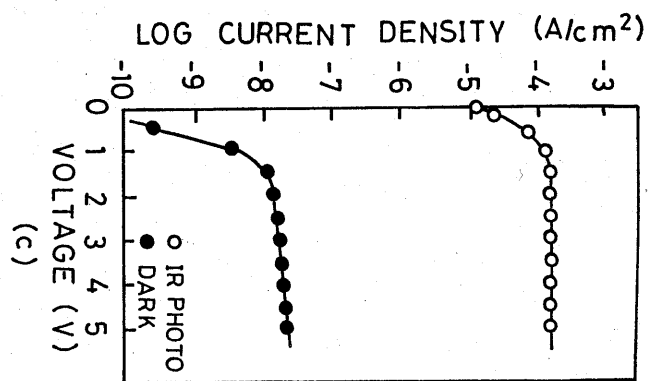
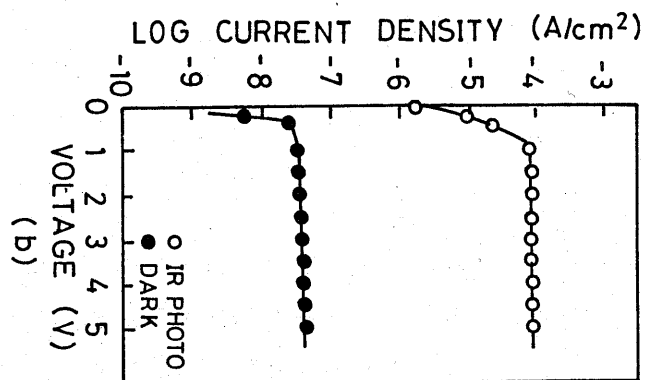
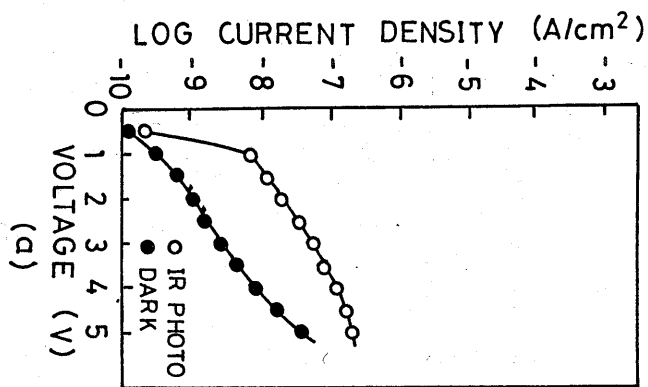


図3-23 逆方向I-V特性。(a)は試料13、(b)は試料14、(c)は試料15の測定結果。

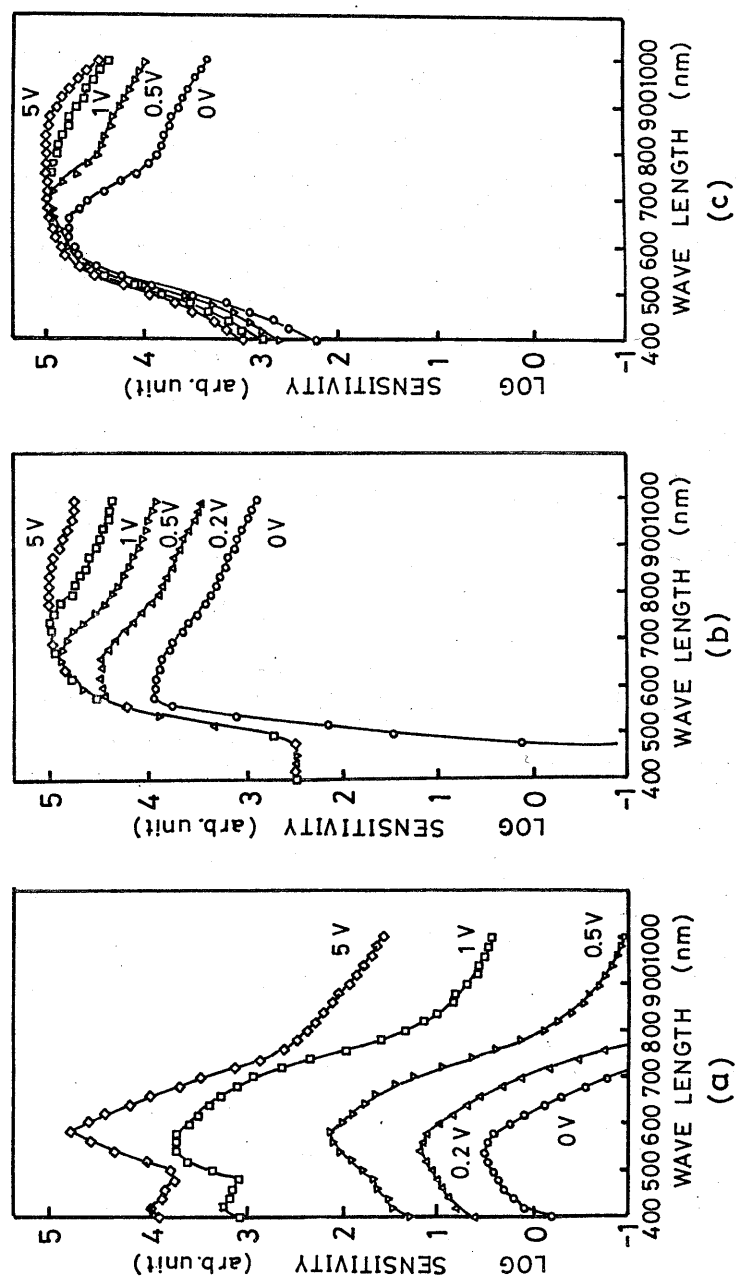


図3-24 逆方向光電流の波長依存性。光はa-Si:H側から入射。(a)は試料13、(b)は試料14、(c)は試料15の測定結果。

られるものと考えられる。 $a-Si:H$ 側に多くのボロンを添加し $c-Si$ 側に空乏層が広がるようにした試料14では、600nm以下の短波長感度は0.2Vで飽和してしまい、印加電圧上昇に伴い $c-Si$ の感度である長波長感度のみが得られている。以上のように、界面の欠陥準位の多い試料では、少ないボロン添加量では、 $a-Si:H$ のみに空乏層が広がり $a-Si:H$ のみの感度が支配的となり、また多いボロン添加量では、 $c-Si$ のみに空乏層が広がり、 $c-Si$ のみの感度が支配的となることがわかった。界面の欠陥準位が少ない試料15では、少ないボロン添加量で $c-Si$ 側に空乏層が広がるため、 $c-Si$ と $a-Si:H$ の両方に空乏層が広がるものと考えられ、印加電圧上昇に伴い長波長感度は試料14とほとんど変わりなく、その上短波長感度は試料14より多い特性が得られた。このことより、撮像デバイスへの応用において、幅広い分光感度特性を得るためには、界面の欠陥準位を減少させることが重要であることがわかった。

最後に、界面の欠陥準位の多い試料11と欠陥準位の少ない試料12の暗電流と光電流を比較した結果を、図3-25に示す。実線が試料12、破線が試料11である。電圧は $c-Si$ に正電圧を印加した逆方向電圧で、光は $c-Si$ 側から照射した。図3-25から明らかなように、暗電流は欠陥準位を減少させることにより約1/10に減少し、赤外光電流、可視光電流は共に増加していることがわかる。このことは、界面の欠陥準位を減少させることが、デバイス応用上、極めて重要であることを示しているものと考えられる。

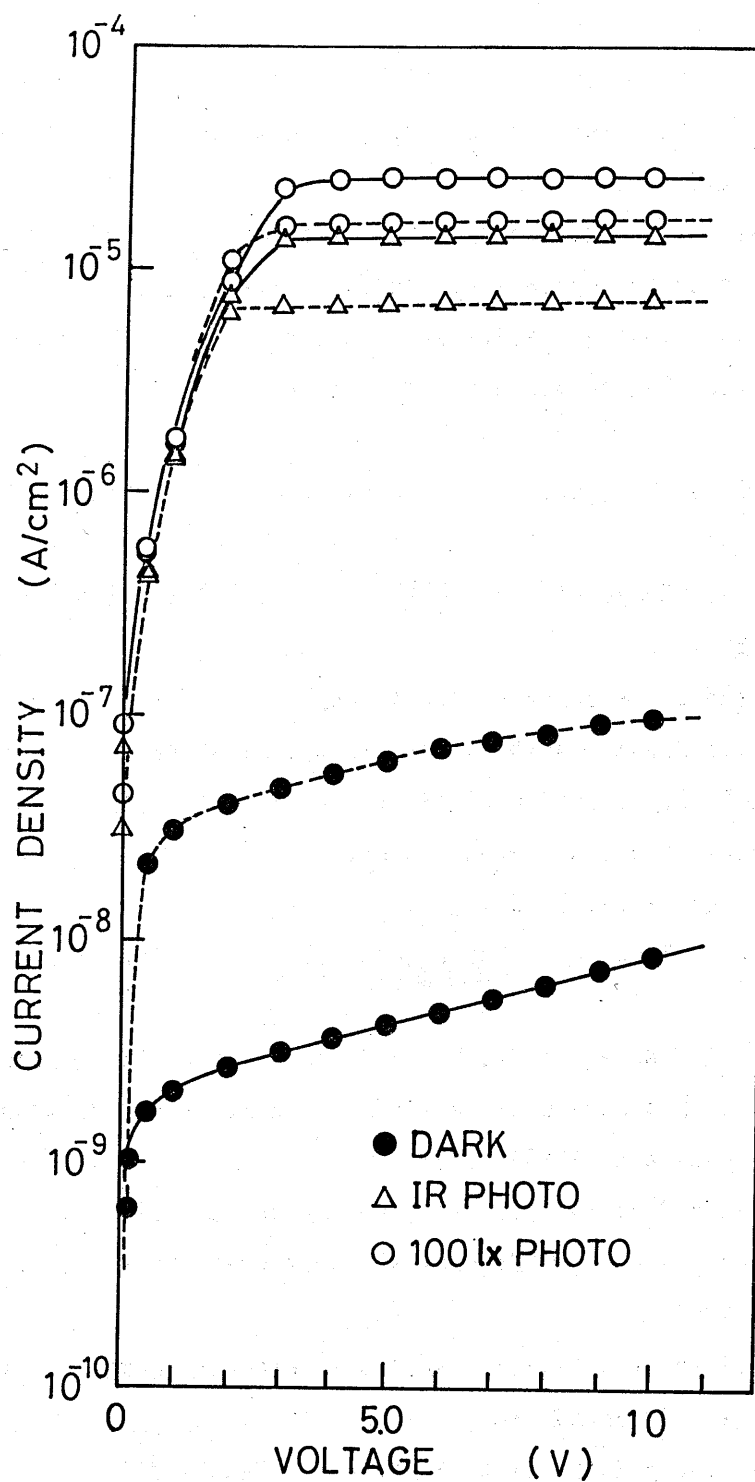


図3-25 試料11、12の逆方向I-V特性。破線は試料11、実線は試料12の結果。

参考文献

- 1) R. Grigorovici, N. Croitoru, A. Dévényi and E. Teleman: Proc. 7th Conf. Int. Conf. Semiconductors, Paris, 1964 (Academic Press, New York, 1964) p.423.
- 2) G. H. Döhler and M. H. Brodsky: Proc. Int. Conf. Tetrahedrally Bonded Amorphous Semiconductors, (Yorktown, 1974) p.351.
- 3) A. Yoshida, T. Ido and A. Arizumi: "Electronic Phenomena in Non-Crystalline Semiconductors" ed. B. T. Kolomiets (Nanka, Leningrad, 1976) p.407.
- 4) M. H. Brodsky, G. H. Döhler and P. J. Steinhard: Phys. Stat. Sol. (b) 72 (1975) 761.
- 5) B. Dunn, J. D. Mackenzie, J. K. Clifton and J. V. Masi: Appl. Phys. Lett. 26 (1975) 85.
- 6) B. Dunn and J. D. Mackenzie: J. Appl. Phys. 47 (1976) 1010.
- 7) N. Tohge, T. Minami and M. Tanaka: Thin Solid Films 56 (1979) 377.
- 8) L. Štourač: Proc. Int. Conf. Amorphous Semiconductors, edited by R. Grigorovici and M. Ciuvea, Bucharest, 1982 (Central Institute of Physics, Bucharest, 1982) p.104.
- 9) H. Matsuura, T. Okuno, H. Okushi and K. Tanaka: J. Appl. Phys. 55 (1984) 1012.
- 10) V. Šmíd, J. J. Mares, L. Štourač and J. Krištofić: "Tetrahedrally-Bonded Amorphous Semiconductor" edited by D. Adler and H. Fritzche (Plenum Press, New York, 1985) p.483.
- 11) H. Murase and Y. Amamiya: Jpn. J. Appl. Phys. 24 (1985) 192.
- 12) F. Schauer, V. Šmíd, O. Zmeškal and L. Štourač: Phys. Stat. Sol. 73 (1982) K199.
- 13) N. F. Mott and F. A. Davis: "Electronic Process in Non-Crystalline Materials" (Clarend Press, Oxford, 1971).
- 14) R. L. Anderson: Solid State Electron. 5 (1962) 341.
- 15) M. Cuniot and Y. Marfaing: J. Non-Cryst. Solids 77&78 (1985) 987.
- 16) H. Mimura and Y. Hatanaka: Appl. Phys. Lett. February (1987) (in press).
- 17) E. O. Kane: Phys. Rev. 127 (1962) 131.
- 18) R. J. Powell: J. Appl. Phys. 41 (1970) 2424.
- 19) 三村、川井、畑中: 信学技報 SSD86-26 (1986) 55.

- 20) S.M.Sze: "Physics of Semiconductor Devices" (Wiley-Interscience, New York, 1969).
- 21) 高橋、小長井: "アモルファス太陽電池" (照晃堂、1983) p.129.
- 22) M.Hirose, T.Suzuki and G.H.Döhler: Appl.Phys. Lett. 34 (1979) 234.
- 23) T.Suzuki, Y.Osaka and M.Hirose: Jpn.J.Appl.Phys. 21 (1983) L159.
- 24) 広瀬: "アモルファス半導体の基礎" (オーム社、1982) p.169.
- 25) W.Shockley: "Electrons and Holes in Semiconductors" (Van Nostrand, Princeton, 1950) p.309.
- 26) E.Spenke: "Electronic Semiconductors" (McGraw-Hill, New York, 1958) p.81.
- 27) A.R.Riben and D.L.Feucht: Solid-State Electron. 9 (1966) 1055.
- 28) S.M.Sze: "Physics of Semiconductor Devices" (Wiley-Interscience, New York, 1969) p.24.
- 29) T.Yamamoto, Y.Mishima, M.Hirose and Y.Osaka: Jpn.J.Appl.Phys. Suppl. 20-2 (1981) 185.
- 30) M.A.Lampert and P.Mark: "Current Injection in Solids" (New York, Academic Press, 1970) p.26.
- 31) W.den Boer, M.J.Greets, M.Ondris and H.M.Wentinck: J.Non-Cryst.Solids 66 (1984) 363.
- 32) M.Hack and W.den Bore: J.Appl.Phys. 58 (1985) 1554.
- 33) S.M.Sze: "Physics of Semiconductor Devices" (Wiley-Interscience, New York, 1969) 2nd ed., p.90.
- 34) H.Mimura and Y.Hatanaka: Jpn.J.App.Phys. 26 (1987) 115.
- 35) A.S.Grove and D.J.Frizgerald: Solid-State Electron. 9 (1966) 783.
- 36) T.M.Buck, H.C.Casy, Jr., J.V.Dalton and M.Yamin: Bell Syst. Tech. J. 47 (1968) 1827.
- 37) M.H.Crowel and E.F.Labda: Bell Syst. Tech. J. 48 (1969) 1481.
- 38) A.T.Harris, R.S.Walker and R.Sneddon: J.Appl.Phys. 51 (1980) 4287.
- 39) H.Mimura and Y.Hatanaka: J.App.Phys. March (1987) (in press).

第4章 a-Si:H:F/c-Siヘテロ接合

§4.1 まえがき

$\text{SiH}_4 + \text{SiF}_4 + (\text{H}_2)$ より作製した、a-Si:H:F膜の基本特性については、2.3.2節で述べた。筆者らは、ピジコンターゲット構造である $n^+ \text{a-Si:H/p a-Si:H:F/Sb}_2\text{S}_3$ ダイオードと $n^+ \text{a-Si:H/p a-Si:H/Sb}_2\text{S}_3$ ダイオードの光過渡応答特性の比較により、a-Si:H:F膜中の正孔の走行速度がa-Si:H膜中のそれより速く、またI-V特性よりa-Si:H:F膜を用いたダイオードの逆方向電流がa-Si:H膜のそれより減少することを見出した。¹⁾ さらに、ダイオードをピジコンに応用した場合、a-Si:H:F膜を用いた場合のほうが、残像特性や逆方向特性が改善されるなど利点があることを見いだした。^{2,3)} また、a-Si:H:F膜では正孔の伝導がa-Si:Hと異なり、非分散型伝導を示すという報告もある。⁴⁾ このように、a-Si:H:F膜は、魅力的な材料である。そこで、a-Si:H:F/c-Siヘテロ接合作製し、ヘテロ接合特性について検討を行なった。実験は、a-Si:H:F膜は光過渡応答特性により影響を与えることが予想されるので、ヘテロ接合の光過渡応答特性に関して行なわれ、⁵⁾ またa-Si:H:F膜中の正孔の走行速度の改善の原因を探るため、a-Si:H:F膜の価電子帯側の状態密度測定に関して行なった。

この章において、a-Si:H(:F)/c-Siヘテロ接合の光過渡応答特性及びa-Si:H(:F)膜の価電子帯側の状態密度測定について記述し、a-Si:H:F膜の利点について述べる。

§4.2 a-Si:H:F/c-Siヘテロ接合特性

ヘテロ接合において、速い光過渡応答性と逆方向光電流が飽和する電圧の低電圧化はデバイス応用上重要である。この節において、a-Si:H/c-Siヘテロ接合とa-Si:H:F/c-Siヘテロ接合の光過渡応答特性と逆方向光電流の飽和電圧を比較し、a-Si:H:F/c-Siヘテロ接合の利点について述べる。

4.2.1 実験

図4-1に実験に使用した試料の構造図を示す。c-Si基板は、n型で、抵抗率は $2 \sim 10 \Omega \cdot \text{cm}$ であり、(111)面のものを使用した。c-Siウエハーの処理は他の試料と同様で、エッチング後すみやかに堆積チャンバーに入れ、a-Si:Hを堆積した。使用したガスは SiH_4 (水素希釈、20%)、

SAMPLE No.	CRYSTALLINE SILICON	AMORPHOUS SILICON		ELECTRODE
16	n-c-Si RESISTIVITY = 2 ~ 10Ωcm	α-Si:H B ₂ H ₆ /SiH ₄ 2μm = 1×10 ⁻⁴		Au
17		α-Si:H:F B ₂ H ₆ /(SiH ₄ +SiF ₄) 2μm = 2×10 ⁻⁵ , 6×10 ⁻⁵ , 1×10 ⁻⁴		
18		α-Si:H:F 6×10 ⁻⁵ 900 Å	α-Si:H 1×10 ⁻⁴ 2μm	
19		α-Si:H B ₂ H ₆ /SiH ₄ 2μm = 1×10 ⁻⁴		
20		SiO ₂	α-Si:H:F B ₂ H ₆ /(SiH ₄ +SiF ₄) 2μm = 6×10 ⁻⁵	

図 4 - 1 試料の構造図。

SiF_4 (100%)、 B_2H_6 (水素希釈、200ppm)である。 a-Si:H 及び a-Si:H:F の堆積条件は、圧力0.1 Torr、堆積基板温度 250°C 、堆積速度約 $30\text{ \AA}/\text{min}$ である。また、 $\text{SiF}_4/\text{SiH}_4 = 0.7$ と一定で行なった。試料16は c-Si 上に p a-Si:H ($\text{B}_2\text{H}_6/\text{SiH}_4 = 1 \times 10^{-4}$)を堆積したものである。試料17は、ボロン添加量を変えた p a-Si:H:F を堆積した三種類の試料からなっており、ボロン添加量は $\text{B}_2\text{H}_6/(\text{SiH}_4 + \text{SiF}_4) = 2 \times 10^{-5}$ 、 6×10^{-5} 、 1×10^{-4} である。膜厚は、 a-Si:H 、 a-Si:H:F 共に $2\text{ }\mu\text{m}$ である。試料18は試料16、17で得られた結果が接合界面の効果か、もしくは $\text{a-Si:H}(:\text{F})$ のバルク効果か判定するための試料で、 c-Si 上にまず p a-Si:H:F (6×10^{-5})を 900 \AA 厚に堆積し、その後試料16と同じ p a-Si:H (1×10^{-4})を $2\text{ }\mu\text{m}$ 堆積したものである。試料19、20は c-Si ウェハーを弗酸+硝酸混合液中でエッチング後、塩酸溶液中に浸し、表面にnative oxide層を形成し、その後アモルファス膜を堆積したもので、試料19は試料16と同じ p a-Si:H (1×10^{-4})を $2\text{ }\mu\text{m}$ 、試料20は試料17と同じ p a-Si:H:F (6×10^{-5})を $2\text{ }\mu\text{m}$ 堆積したものである。電極は、すべての試料ともAuを圧力 2×10^{-6} Torr、室温で蒸着した。

これらの試料を用い、逆方向光電流と光過渡応答について測定した。図4-2に光過渡応答の測定系のブロック図を示す。光源は、波長 6328 \AA のHe-Neレーザーを光変調器により、立ち上がり及び立ち下がり時間を 10 nsec 以下のパルスにしたものである。試料から得られる信号電流は、アンプ(応答時間 $10\text{ }\mu\text{sec}$)で増幅され、オシロスコープで観測する一方、ウェーブメモリーで波形を記憶し、X-Yレコーダーでプロットした。雑音が多い場合は、BOXCAR積分器で雑音を除去した。なお、光は c-Si 側から入射した。図4-3に得られた波形の一例を示す。ヘテロ接合に電圧が、十分印加されていない状態では、光励起キャリアーがすぐに再結合するために生じるスパイク状の波形が得られているが、電圧が十分印加されることにより、入射光パルスと同様なパルス波形が得られていることがわかる。光過渡応答を示す量として、十分電圧が印加された状態(さらに高い電圧を印加しても光電流量の変化のない飽和状態)における波形の立ち下がりの90%から10%の時間をtime constant とし、使用した。

4. 2. 2 結果及び考察

図4-4に試料16~18の逆方向光電流特性について示す。光は、標準電球による照度 1000 lux で、 c-Si 側から入射した。図4-4から明らかなよ

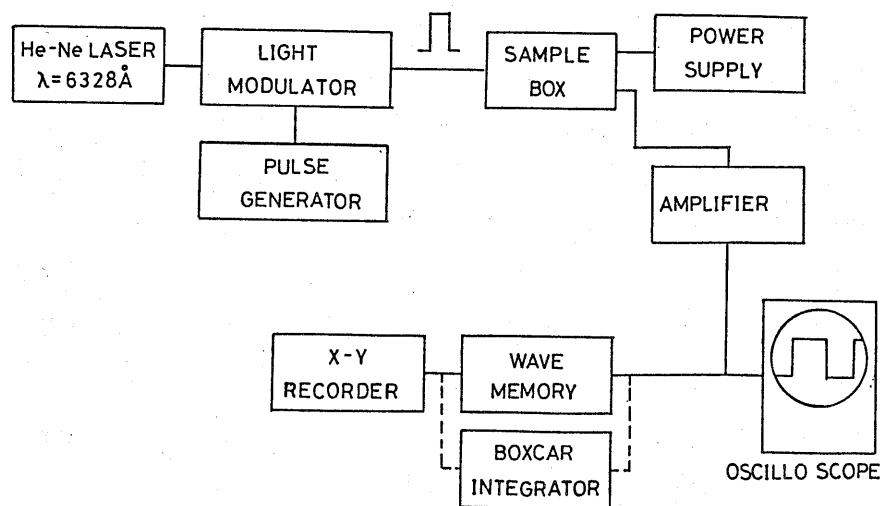


図 4 - 2 光過渡応答の測定系のブロック図。

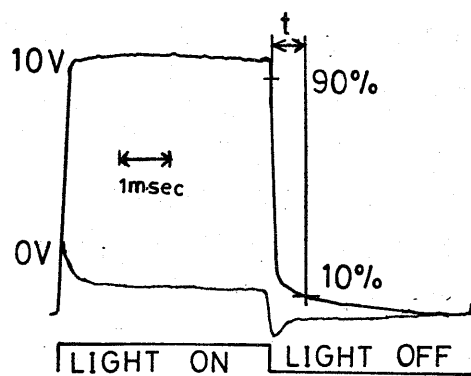


図 4 - 3 光過渡応答波形の一例。

うに、 $a-Si:H$ 膜の試料16では、逆方向光電流が飽和する電圧が約10Vであるのに対し、 $a-Si:H:F$ 膜を堆積した試料17は約7Vと、 $a-Si:H:F$ 膜を堆積することにより、逆方向光電流が飽和する電圧が低電圧に改善されることがわかる。さらに、ほとんどすべて $a-Si:H$ 膜であるが、界面にわずか900Å厚に $a-Si:H:F$ 膜を堆積した試料18において、試料17と同様な特性が得られていることより、逆方向光電流が飽和する電圧が低電圧に改善される効果は、 $a-Si:H:F$ 膜のバルクの効果ではなく $c-Si/a-Si:H:F$ 接合の界面の効果であることがわかる。

図4-5に試料16~18の光過渡応答特性の結果について示す。過渡応答特性の立ち下りの90%から10%のtime constantは、 0.3 mW/cm^2 の弱い光照射下においても、 $300\mu\text{sec}$ から 2 msec と、テレビ撮像の1フィールド時間約 17 msec に比べ十分速い応答をしており、 $a-Si:H(:F)/c-Si$ ヘテロ接合は撮像デバイスへ応用可能なことを示している。 $a-Si:H/c-Si$ 接合と $a-Si:H:F/c-Si$ 接合の光過渡応答特性を比較してみると、図4-5から明らかなように、 $a-Si:H:F$ 膜を用いた試料17のtime constantの方が、 $a-Si:H$ 膜を用いた試料16のそれより速い応答性を示していることがわかる。また、ほとんどすべて $a-Si:H$ 膜であるが、界面にわずか900Å厚に $a-Si:H:F$ 膜を堆積した試料18において、試料17と同様な特性が得られていることより、この応答性の改善は、 $a-Si:H:F$ 膜のバルクの効果ではなく $c-Si/a-Si:H:F$ 接合の界面の効果であることがわかる。 $n^+ a-Si:H/p a-Si:H:F/Sb_2S_3$ ダイオードの場合、得られたtime constantは $20\sim 30\mu\text{sec}$ で、光過渡応答特性の改善は、アモルファス膜中の正孔の走行速度の改善、すなわちバルク効果と考えられるのに対し、 $c-Si/a-Si:H(:F)$ ヘテロ接合の場合、得られたtime constantが $70\mu\text{sec}$ 以上と遅く、また光過渡応答特性の改善は、界面の効果であると考えられるのは、 $c-Si/a-Si:H$ 場合、界面に正孔の走行を妨げるものが存在し、それが $a-Si:H:F$ とすることにより、かなり取り除かれることを示しているものと考えられる。なお、 $c-Si/a-Si:H:F$ 接合とすることによる、バルクの正孔の走行速度の改善も見込まれるが、実験として得られているtime constantが遅いため、検出不能となっているものと考えられる。以上のように、 $c-Si/a-Si:H$ ヘテロ接合では、逆方向光電流の飽和を妨げ、また正孔の走行を妨げるものが界面に存在し、それが $c-Si/a-Si:H:F$ ヘテロ接合とすることにより、かなり取り除かれることがわかった。ヘテロ接合界面に存在するものとして、第一に考えられるのは、 $c-Si$ のnative oxide層であるので、ヘテロ界面に意識的に

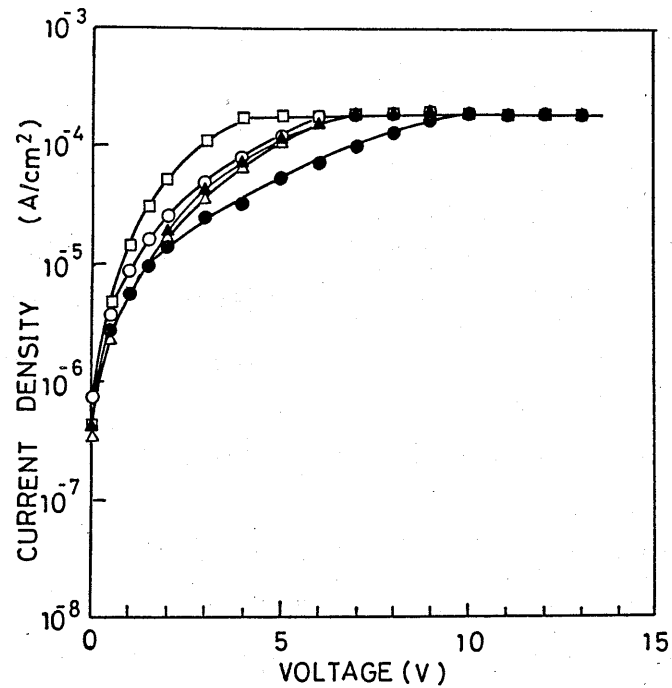


図 4-4 逆方向光電流特性。黒丸は試料 16、白丸、白三角及び白四角は試料 17 でボロン添加量がそれぞれ、 2×10^{-5} 、 6×10^{-5} 、及び 1×10^{-4} の試料、また黒三角は試料 18 の測定結果である。

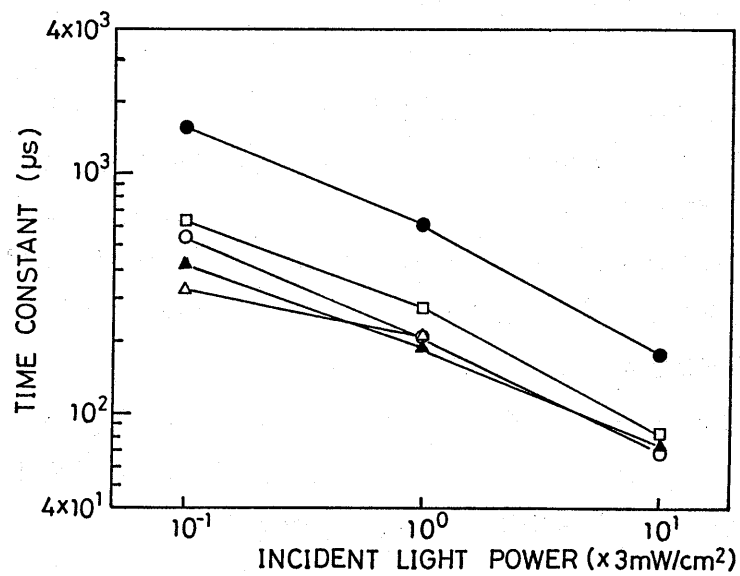


図 4-5 光過渡応答特性。黒丸は試料 16、白丸、白三角及び白四角は試料 17 でボロン添加量がそれぞれ、 2×10^{-5} 、 6×10^{-5} 、及び 1×10^{-4} の試料、また黒三角は試料 18 の測定結果である。

native oxideを生成した試料19、20について同様な実験を行なった。

図4-6に試料19、20の逆方向光電流特性を示す。図から明らかなように、 $a-Si:H$ 膜を堆積した試料19では、15Vまでの印加電圧において、逆方向光電流は飽和特性を示していない。一方、 $a-Si:H:F$ 膜を堆積した試料20では、試料17、18と同様、約7Vで飽和特性を示している。このことは、接合界面にnative oxide層があれば、逆方向光電流が飽和しにくいことを示している。さらにまた、このことは、 $a-Si:H:F/c-Si$ 接合では、 $a-Si:H:F$ 膜堆積の際に導入する SiF_4 ガスが酸化膜のエッチング作用を持っているため、native oxide層の影響をほとんど受けないことを示しているものと考えられる。

図4-7に試料19、20の光過渡応答特性の結果について示す。破線は、試料16の結果である。native oxide層が接合界面にある試料19の光過渡応答特性のtime constantは試料16の結果と同様で、 $a-Si:H:F$ 膜の試料20とすることにより、time constantが改善されている。このことより、 $a-Si:H/c-Si$ 接合のtime constantは主にnative oxide層により支配されており、また $a-Si:H:F/c-Si$ 接合のtime constantの改善は、 $a-Si:H:F$ 膜堆積の際に導入する SiF_4 ガスのnative oxide膜のエッチング作用によるものであると考えられることがわかった。

以上のように、 $a-Si:H:F/c-Si$ ヘテロ接合では $a-Si:H/c-Si$ ヘテロ接合より、より速い光過渡応答特性を示し、また逆方向光電流の飽和が低電圧で起こることがわかった。さらに、この効果の要因は主に $a-Si:H:F$ 膜堆積の際に導入する SiF_4 ガスのnative oxide膜のエッチング作用によるものであることがわかった。なお、以上示したような $a-Si:H/c-Si$ ヘテロ接合と $a-Si:H:F/c-Si$ ヘテロ接合の特性上の違いは、アモルファス膜が $2\mu m$ 程度以上の厚い膜でないと顕著でなく、通常ヘテロ接合に用いる $1\mu m$ 程度の膜では、特性上の違いはほとんどない。しかし、 $a-Si:H/c-Si$ ヘテロ接合を撮像管ターゲットに応用する際、容量性残像が多く、そのためアモルファス膜の膜厚を厚くし、容量性残像を減少させる必要がある場合、 $a-Si:H$ よりむしろ $a-Si:H:F$ を用いるほうが利点があるものと考えられる。

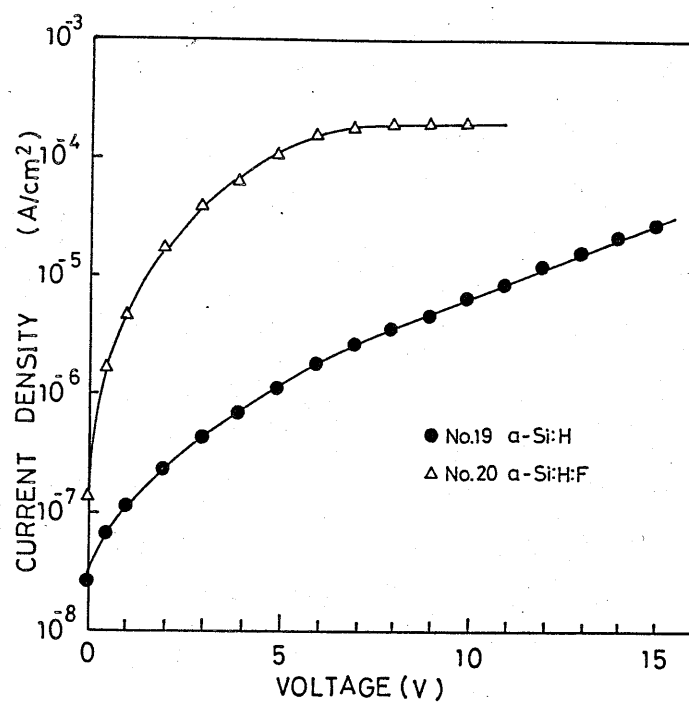


図 4 - 6 逆方向光電流特性。

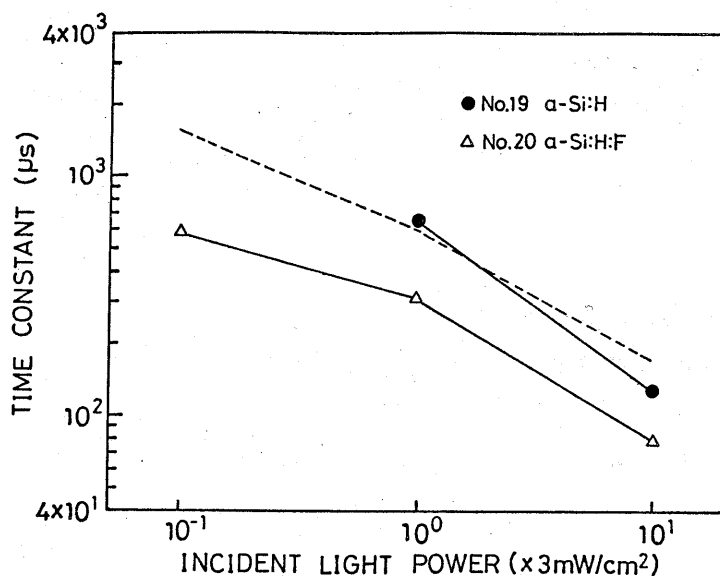


図 4 - 7 光過渡応答特性。破線は試料 1 6 の光過渡応答特性。

§ 4. 3 a-Si:H (: F) / c-Si ヘテロ接合による a-Si:H (: F) のギャップ内準位

筆者らは、ピジコンターゲット構造である $n^+ \text{ a-Si:H} / p \text{ a-Si:H} / \text{H:F/Sb}_2\text{S}_3$ ダイオードと $n^+ \text{ a-Si:H} / p \text{ a-Si:H} / \text{Sb}_2\text{S}_3$ ダイオードの光過渡応答特性の比較より、a-Si:H:F 膜中の正孔の走行速度が a-Si:H 膜中のそれより速く、また I-V 特性より、a-Si:H:F 膜のダイオードの逆方向特性が a-Si:H 膜のそれより改善されることを見出した。¹⁾ さらに、ダイオードをピジコンに応用した場合 a-Si:H:F 膜を用いた場合のほうが、残像特性や逆方向特性が改善されるなど利点があることを見出した。^{2,3)} しかし、その原因について、まだ明らかになっていない。正孔の走行特性に関するものであるため、a-Si:H:F 膜とすることにより価電子帯側の状態密度に変化が生じているのではないかと予想されるが、a-Si:H:F 膜の価電子帯側の状態密度に関しては、光音響分光法 (PAS) により、a-Si:H:F 膜は a-Si:H 膜より価電子帯側の状態密度の分布の傾きが急になるという報告があるのみである。⁶⁾ そこで、a-Si:H:F 膜と a-Si:H 膜について価電子帯側の状態密度の測定を行なった。

代表的な a-Si:H 膜のギャップ内状態密度 ($N(E)$) の測定方法として、PAS、⁷⁾ 光熱偏光分光法 (PDS)、⁸⁾ deep level transient spectroscopy (DLTS)、⁹⁾ 等温容量過渡分光法 (ICTS)、¹⁰⁾ field effect (FE) 法、¹¹⁾ MOS 容量法、¹²⁾ time of flight (TOF) 法、¹³⁾ 等数多くの方法が提案されているが、いずれにも一長一短がある。本研究では、測定及び試料の製作方法が簡便で、高い抵抗率の膜でも $N(E)$ が測定可能な空間電荷制限電流 (SCLC) 法¹⁴⁾を用いた。

4. 3. 1 空間電荷制限電流法

SCLC 法は高抵抗物質のギャップ内の欠陥準位の測定に対し、古くから用いられてきた。¹⁵⁾ a-Si:H の $N(E)$ の測定に対し、この方法が用いられ始めたのは、1982 年からである。まず、Machenzie らは $(n^+ / \text{undoped} / n^+)$ a-Si:H、及び $(n^+ / n / n^+)$ a-Si:H 構造で伝導帯側の $N(E)$ を求め、FE 法より 1 桁小さい値を得、FE 法では界面の影響が含まれることを示した。¹⁴⁾ 次に Furukawa らはコプラナー電極で、undoped 及び N_2 、 PH_3 添加 a-Si:H の伝導帯側の検討を行なった。¹⁶⁾ また、Schauer らは p 型 c-Si / Sputtered undoped a-Si:H (n 型) の pn 接合で見られる SCLC より、やはり伝導帯側の $N(E)$ の値を求め評価した。¹⁷⁾ 価電子帯側については、西川らによる $(p^+ / \text{undoped} / p^+)$ a-Si:H、 $(p^+ / p / p^+)$ a-Si:H

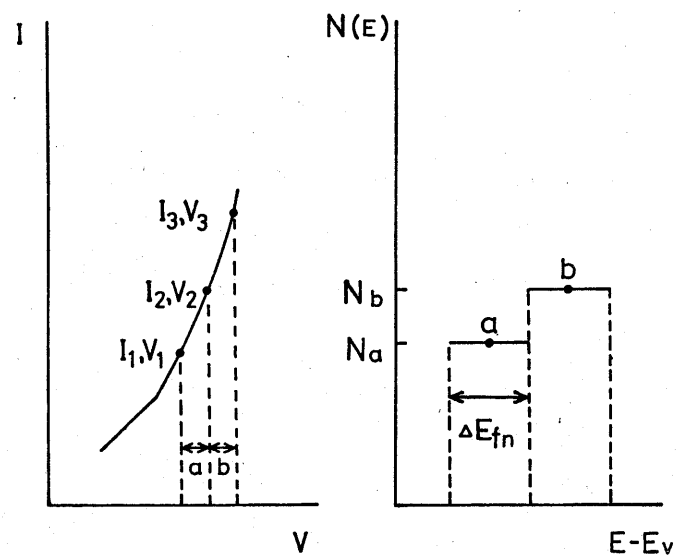


図 4 - 8 step by step法。

SAMPLE No.	CRYSTALLINE SILICON	AMORPHOUS SILICON		ELECTRODE
21	p c-Si	p a-Si:H 1.4×10^{-4}	6×10^{-3}	Au
22	0.4 ~ 0.6 Ω cm	p a-Si:H:F 6.5×10^{-5}		
23		p a-Si:H:F 1.3×10^{-4}		

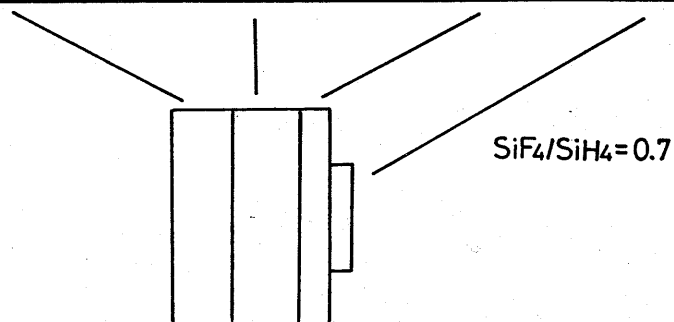


図 4 - 9 試料の構造図。

H構造による測定結果がある。¹⁸⁾ このように空間電荷制限電流法は $N(E)$ の評価法として手軽に利用されている。

実験的に得られたSCLCより $N(E)$ を求める方法として、主に三種類に分類出来る。Boerによるstep by step法、¹⁹⁾ Nešpurekらによる微分法、²⁰⁾ $N(E)$ をexponential分布に仮定して求める方法の三種類である。しかし、この三種類のいずれを用いても、得られた $N(E)$ には大差はないため、¹⁴⁾ 本研究では簡単なstep by step法を用いた。

図4-8にstep by step法による $N(E)$ の求め方について示す。¹⁴⁾ 伝導帯側と価電子帯側の求め方は原理的に同じで、伝導帯側については電子のSCLC状態を、価電子帯側については正孔のSCLC状態を形成すればよい。今、価電子帯側について求めたいわけであるから、図4-8に示す $I-V$ 特性は正孔電流によるものであるとする。SCLC領域の $I-V$ 特性(両対数プロット)において、電圧間隔 a の (I_1, V_1) 、 (I_2, V_2) を考える。すると、 I_1 、 I_2 は次式で書き表わされる。

$$I_1 = q \cdot \mu \cdot n_{f1} \cdot F_1 \quad (4-1)$$

$$I_2 = q \cdot \mu \cdot n_{f2} \cdot F_2 \quad (4-2)$$

ここで、 q は電子の電荷量、 μ は正孔の移動度、 n_f は自由キャリアーの数、 F は電界である。添え字1、2はそれぞれ I_1 、 I_2 に対応している。また、 n_{f1} 、 n_{f2} は擬フェルミレベル E_{fn1} 、 E_{fn2} によって次式で書き表わされる。

$$n_{f1} = N_v \exp \left[- (E_{fn1} - E) / kT \right] \quad (4-3)$$

$$n_{f2} = N_v \exp \left[- (E_{fn2} - E) / kT \right] \quad (4-4)$$

ここで、 N_v は価電子帯の有効状態密度、 k はボルツマン定数、 T は測定温度である。Fは内部の空間電荷電界の非均一性を考慮した定数 α (通常1~2の間の数)、及び膜厚 d を用いると $F_1 = \alpha V_1 / d$ 、 $F_2 = \alpha V_2 / d$ と書き表わされるので、 V_1 から V_2 にすることによる擬フェルミレベルの移動 $E_{fn2} - E_{fn1} = (\Delta E_{fn})_\alpha$ は次式で表わされる。

$$(\Delta E_{fn})_\alpha = kT \cdot \ln (J_2 V_1 / J_1 V_2) \quad (4-5)$$

すると、間隔 a の間に注入された単位面積当たりの電荷量は近似的に次式で表わされる。

$$Q_a \approx (\chi \epsilon_0 \epsilon_a / d) (V_2 - V_1) \quad (4-6)$$

ここで、 ϵ_0 は真空誘電率、 ϵ_a は比誘電率である。間隔 a の間に注入された電荷はエネルギー範囲 $(\Delta \epsilon_{fn})_a$ に存在する局在準位に閉じ込められるので、 Q は $N(E)$ と次の関係で表わされる。

$$Q_a \approx q \cdot d \cdot (\Delta \epsilon_{fn})_a N(E) \quad (4-7)$$

したがって、(4-6) と (4-7) より次式が得られる。

$$N(E) \approx (\chi \epsilon_0 \epsilon_a / q \cdot d^2 (\Delta \epsilon_{fn})_a) (V_2 - V_1) \quad (4-8)$$

実際には、 $I-V$ 特性のオーミック領域から、熱平衡状態のフェルミレベルの位置を求め、(4-5) 式と (4-8) 式よりそのエネルギー位置からの $N(E)$ が求まることになる。

4. 3. 2 実験

図 4-9 に価電子帯側のギャップ内準位測定用試料の構造図について示す。使用した $c-Si$ ウエハーは p 型で、抵抗率は $0.4 \sim 0.6 \Omega \cdot \text{cm}$ であり、

(100) 面のものである。 $c-Si$ ウエハーの表面処理は、他の試料と同じである。 $a-Si:H$ 、 $a-Si:H:F$ 膜の堆積条件は圧力 0.04 Torr 、堆積基板温度 250°C 、堆積速度約 $60 \text{ \AA}/\text{min}$ である。使用したガスは SiH_4 (100%)、 SiF_4 (100%)、 B_2H_6 (水素希釈、200 ppm 又は、1%) である。また、 $SiF_4/SiH_4 = 0.7$ で堆積を行なった。試料 21 は $c-Si$ 上に p $a-Si:H$ ($B_2H_6/SiH_4 = 1.4 \times 10^{-4}$) を堆積し、その後 $p^+ a-Si:H$ (6×10^{-3}) を堆積したものであり、試料 22 はまず p $a-Si:H:F$ ($B_2H_6/(SiH_4 + SiF_4) = 6.5 \times 10^{-5}$) を堆積し、その後 $p^+ a-Si:H$ (6×10^{-3}) を堆積したものであり、試料 23 はまず p $a-Si:H:F$ ($B_2H_6/(SiH_4 + SiF_4) = 1.3 \times 10^{-4}$) を堆積し、その後 $p^+ a-Si:H$ (6×10^{-3}) を堆積したものである。膜厚は $p^+ a-Si:H$ は 900 \AA 、他の $a-Si:$

H、 $a-Si:H:F$ は $1\mu m$ である。通常、サンドイッチ型試料において、SCLC法より $N(E)$ を求める場合、両側を p^+ または、 n^+ $a-Si:H$ で挟む構造がとられる。しかし、そうすると p^+ または n^+ を堆積する時に用いるボロンやリンが残留不純物として残り、 $N(E)$ を求めたい膜を汚染することになる。そこで、本研究では、一方の電極として汚染のない $c-Si$ を用いている。

これらの試料を用い、 $I-V$ 特性を測定した。測定温度は $303K$ から $357K$ である。

4. 3. 3 結果及び考察

図4-10に p^+ $a-Si:H$ 側に正電圧を印加した、すなわち p^+ $a-Si:H$ 側から正孔を注入した場合の $I-V$ 特性を示す。(a)は試料21、(b)は試料22、(c)は試料23の測定結果である。いずれの試料の測定結果も、低い印加電圧では、オーミックと成り、その後SCLC領域と成っていることがわかる。 $N(E)$ は、オーミック領域から、熱平衡状態のフェルミレベルの位置を求め、その後(4-5)式と(4-8)式より求めた。

図4-11に求めた $N(E)$ の結果について示す。横軸は価電子帯からのエネルギーである。 $N(E)$ は価電子帯に近づくにつれて、増加しており、その値は $10^{16} \sim 10^{17} cm^{-3}$ となり、他の結果と同程度の値が得られている。¹⁸⁾ また、 $a-Si:H$ よりも、 $a-Si:H:F$ のほうが、価電子帯の裾の状態密度が改善されている結果が得られていることがわかる。

以上のように、 $p-c-Si/p-a-Si:H(:F)/p^+a-Si:H$ ヘテロ構造により、SCLC法で価電子帯側の $N(E)$ を求めることが出来、 $a-Si:H$ よりも、 $a-Si:H:F$ のほうが、価電子帯の裾の状態密度が改善されている結果を得た。この結果が、すぐに $a-Si:H:F$ で得られる正孔の走行速度の改善と結びつくものではないが、 $a-Si:H:F$ の利点の一つの証拠となるものと考えられる。

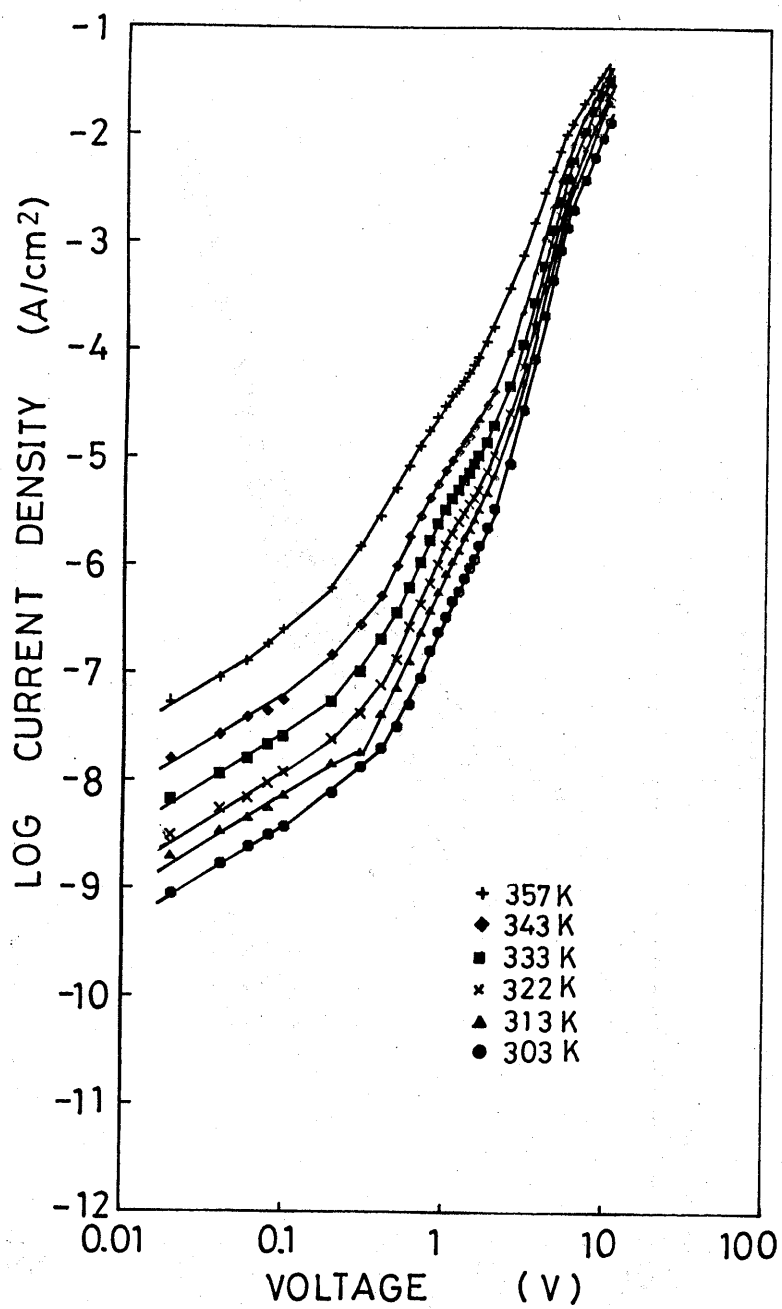


図4-10 (a) 試料21のI-V特性。p⁺a-Si:Hに正電圧を印加した場合。

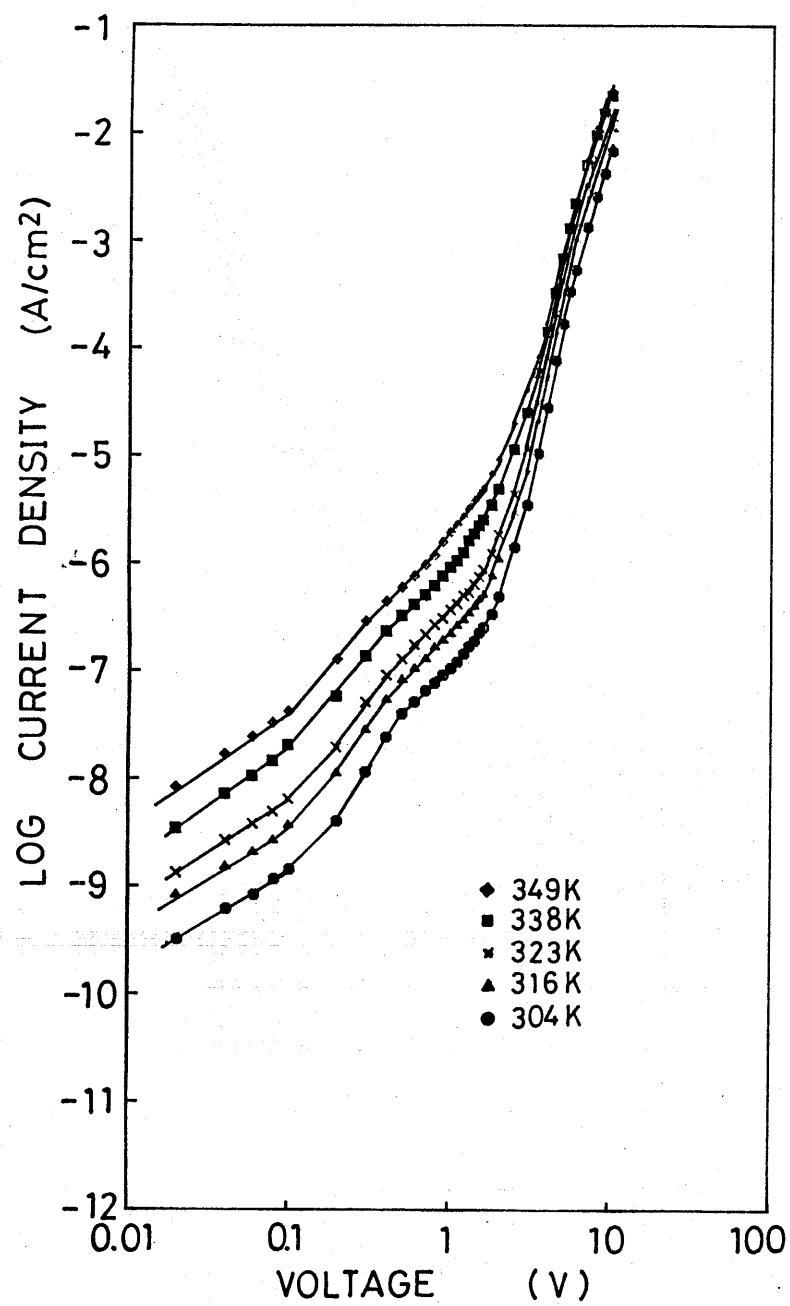


図4-10 (b) 試料22のI-V特性。p⁺ a-Si:Hに正電圧を印加した場合。

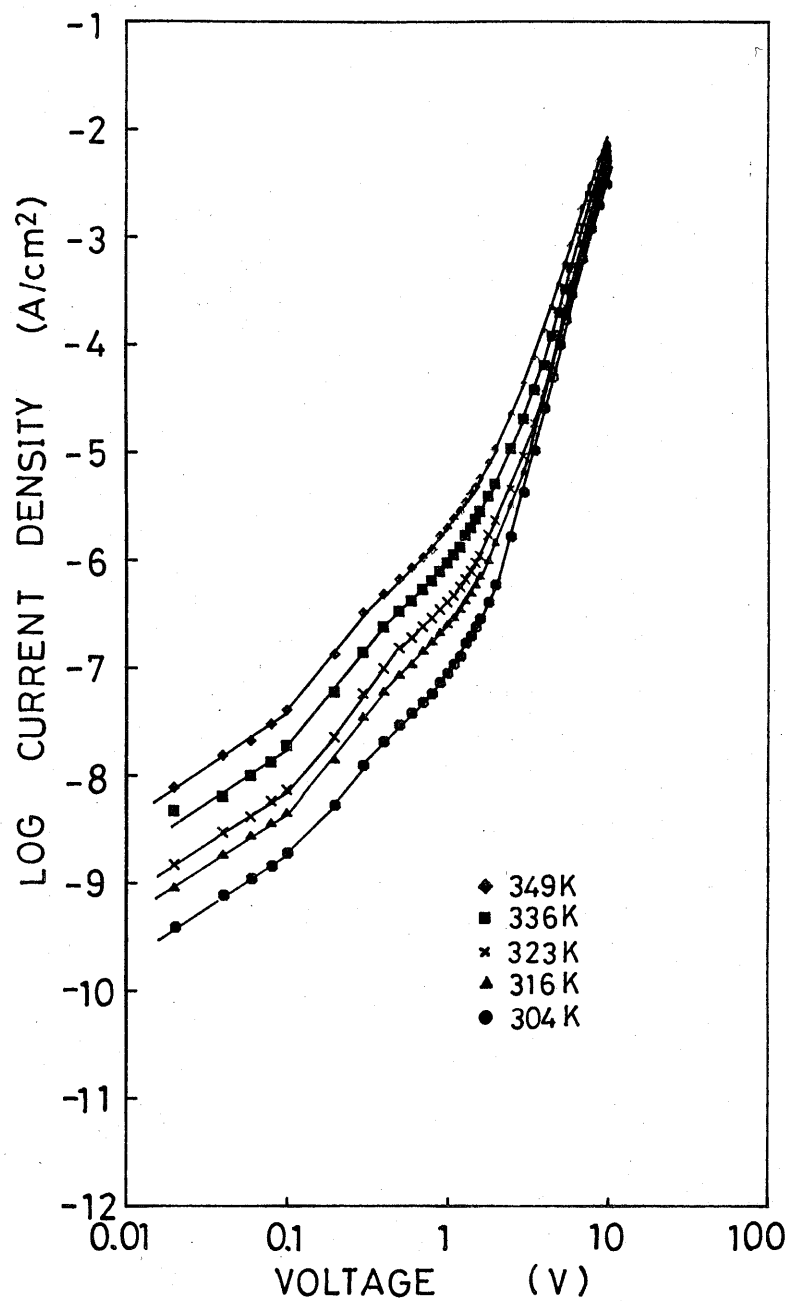


図4-10(c) 試料23のI-V特性。p⁺ a-Si:Hに正電圧を印加した場合。

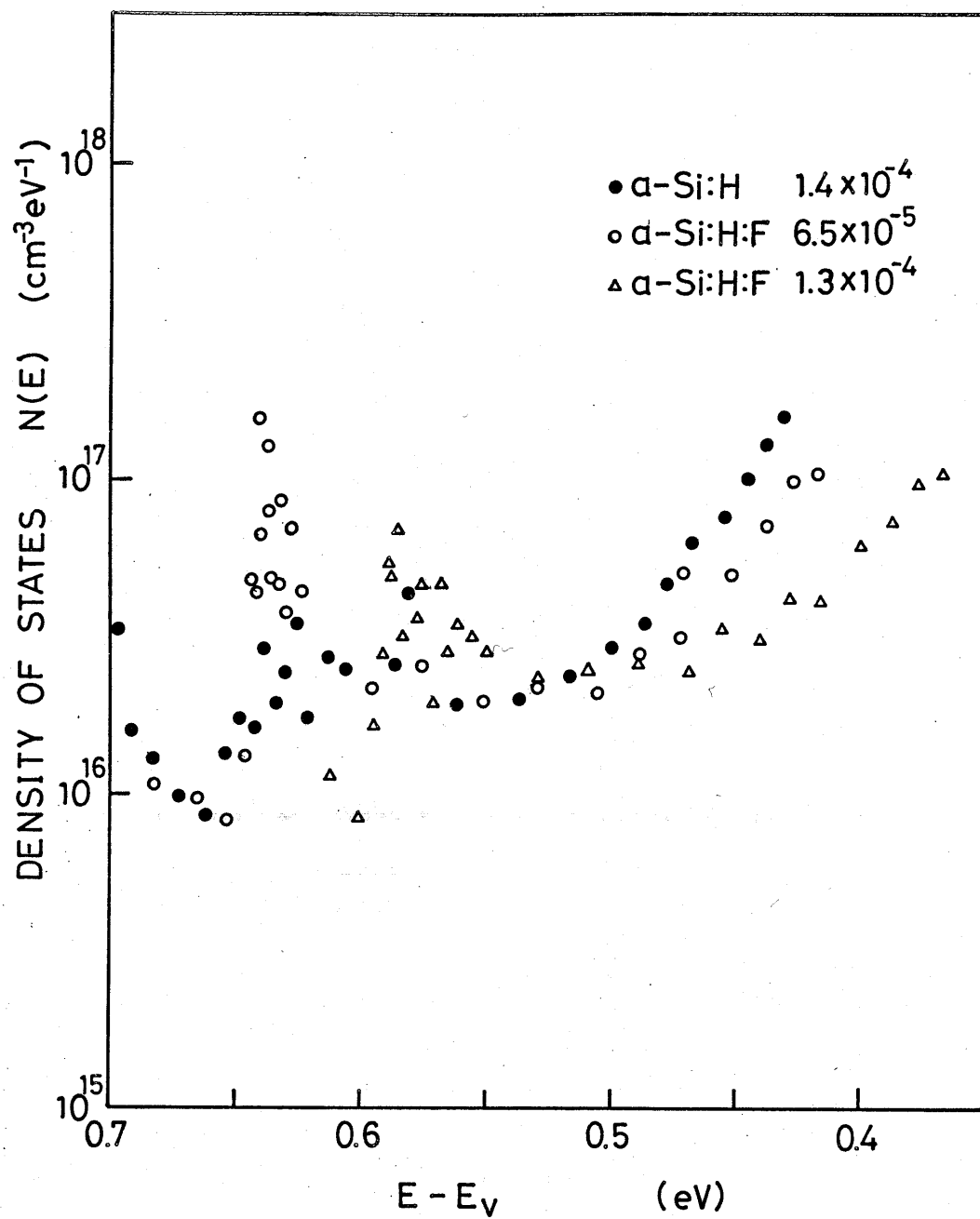


図4-11 状態密度の価電子帯からのエネルギー依存性。

参考文献

- 1) 佐藤、三村、畑中: 東海支部講演論文集 (1984) 261.
- 2) 畑中、佐藤、三村、青山: 応物 春 29a-u-6 (1985) 433.
- 3) 畑中、佐藤、三村、青山: テレビ学会全国大会 (1985) 33.
- 4) Y.Nakayama, K.Akiyama, N.Haga and T.Kawamura: Jpn.J.Appl.Phys. 23 (1984) L703.
- 5) 三村、畑中: 応物 秋 1p-ZA-6 (1985) 700.
- 6) 山崎、大枝、松田、吉田、戸田、大串、堀田、松浦、山本、宮川、奥野、熊谷、奏、加賀、田中: 応物 秋 29-w-7 (1982) 326.
- 7) S.Yamasaki, H.Okushi, A.Matsuda, H.Oheda, N.Hata and K.Tanaka: Jpn.J. Appl.Phys. 20 (1981) L665.
- 8) W.B.Jackson: Solid State Commun. 44 (1982) 477.
- 9) D.V.Lang, J.D.Cohen and J.P.Harbison: Phys.Rev. B 25 (1982) 5285.
- 10) H.Okushi, Y.Tokumaru, S.Yamasaki, H.Oheda and K.Tanaka: Phys.Rev. B25 (1982) 4313.
- 11) W.E.Spear and P.G.LeComber: J.Non-Cryst.Solids 8-10 (1972) 727.
- 12) M.Hirose, T.Suzuki and G.H.Dohler: Appl.Phys.Lett. 34 (1979) 234.
- 13) T.Tiedje and A.Rose: Solid State Commun. 37 (1980) 49.
- 14) K.D.Mackenzie, P.G.LeComber and W.E.Spear: Phil.Mag. 46 (1982) 377.
- 15) M.A.Lampert and P.Mark: "Current Injection in Solids" (New York, Academic Press, 1970).
- 16) S.Furukawa, T.Kagawa and N.Matsumoto: Solid State Commun. 44 (1982) 927.
- 17) F.Schauer, V.Šmíd, O.Zmeškal and L.Štourač: Phys.Stat.Sol. 73 (1982) K199.
- 18) 西川、柿沼、吉田、渡辺、二瓶: 応物 秋 27a-L-1 (1983) 365.
- 19) W.den Boer: J.Phys., Paris 42, C4, 451.
- 20) S.Nešpurek and J.Sworakowski: J.Appl.Phys. 51 (1980) 2098.

第5章 a-Si:H/c-Si 接合を用いたSiビジコンターゲット (a-Si:Hの半絶縁膜への応用)

§5.1 まえがき

この章では、a-Si:H膜の撮像デバイスへの応用例として、a-Si:H膜をダイオードアレイのあるSiビジコンターゲットの耐熱性のある半絶縁膜へ応用した場合について述べる。¹⁾

Siのpn接合ダイオードアレイから成るSiビジコンターゲットは、0.4~1.2 μm の広い波長範囲に渡って高い光感度が有り、また加速電子に対して増倍作用があるため、Siビジコンカメラチューブや唯一の低照度用撮像管であるSilicon Image Intensifier Target Tube (SITT) に組み込まれ広く利用されている。その構造は、図5-1に示すよう15 μm 程度に薄くエッチングされた、n型c-Si基板上に、SiO₂の窓を通してボロン拡散によって作られる、15 μm ピッチの直径8 μm のダイオードのアレイから構成されている。なお、光入射側は短波長感度の増加のために、内部電界が生じるようn⁺層が形成されている。このSiターゲットには、電子ビーム走査側に高絶縁性のSiO₂があるため、電子ビーム走査によりSiO₂の表面が負に帯電し、次に来る電子ビームを阻害するという問題があり、そのため通常、解像度が失われない程度の半絶縁膜を電子ビーム走査側に蒸着し、SiO₂上の電子を除去している。しかし、SiターゲットをSilicon Image Intensifier Target Tubeに組み込む際、350°C、1時間程度の熱処理が必要となるが、この半絶縁膜の耐熱性が問題となる。半絶縁膜として、Sb₂S₃²⁾、CdTe³⁾、PbO⁴⁾、GaAs²⁾、CeO₂⁵⁾、Hf(Ta)N^{2,6)}などが知られているが、前の3者は耐熱性がなく、後の3者は耐熱性があるものの、膜の抵抗率の制御が難しいという欠点がある。

そこで、耐熱性があり、膜の抵抗率の制御が容易な半絶縁膜材料として、400°C以上の高温で堆積したa-Si:H (ほとんど水素は含まれていない) を取り上げ、検討を行なった。

§5.2 高温で作製したa-Si:Hの膜特性

5.2.1 堆積装置及び堆積条件

通常a-Si:Hは堆積基板温度250°C前後で作製するが、350°C程度の熱処理に耐えるということで、堆積基板温度400°C以上の高温で堆積した。そのため、図2-1に示した堆積装置は使用出来ないため、特別な装置を用い

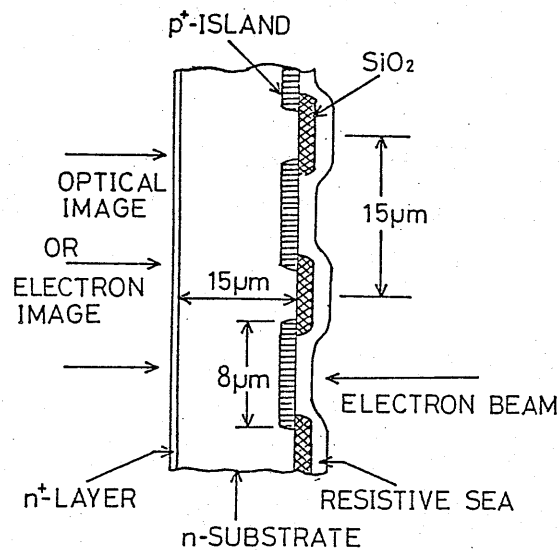


図 5 - 1 pn 接合ダイオードアレイを持つ Si ターゲットの構造図。

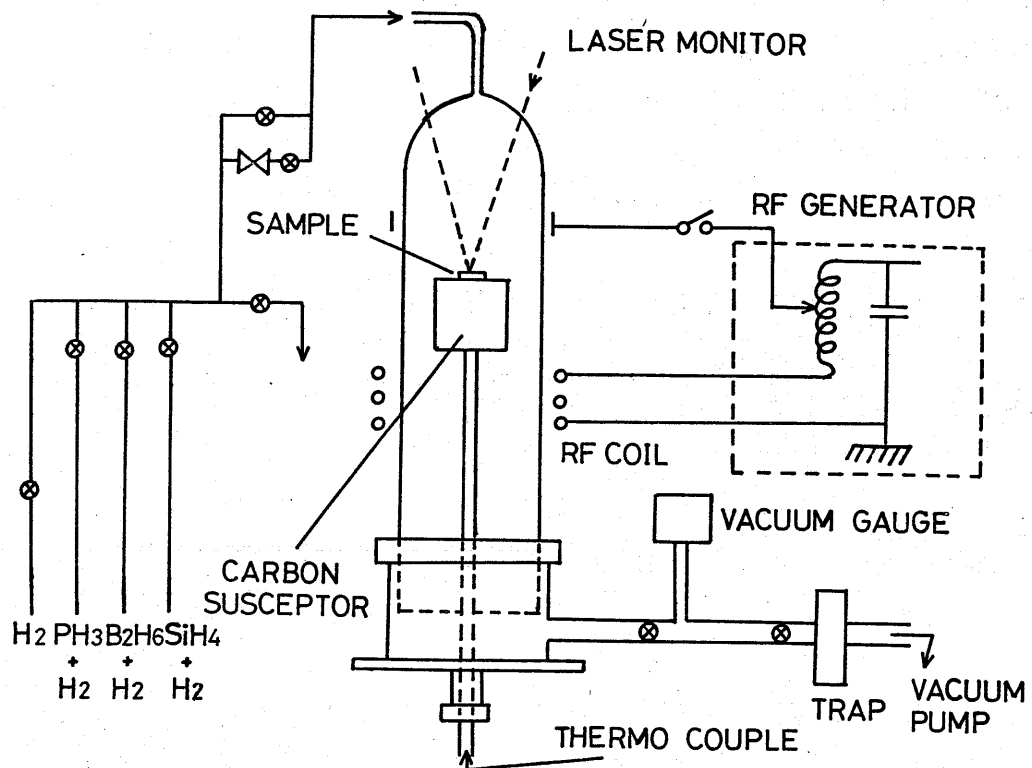


図 5 - 2 高温堆積 $a-Si:H$ 用堆積装置。

た。図5-2に実験に使用した堆積装置の構造図を示す。装置は、クウォーツチューブの反応管でできており、誘導結合方式で、電源周波数は400kHzである。

a-Si:Hの堆積条件は堆積基板温度400~600°C、圧力5 Torr、堆積速度は14 Å/min、膜はすべてundoped膜である。使用したガスはSiH₄（水素希釈、10%）である。

5. 2. 1 抵抗率及び熱処理特性

図5-3に得られたa-Si:H膜の室温での抵抗率と活性化エネルギーの堆積基板温度依存性を示す。測定に用いたa-Si:H膜は、コーニング7059ガラス上に膜厚5000 Å堆積したもので、電極はAlを圧力 2×10^{-6} Torr、室温でコプラナーに蒸着したものである。抵抗率は、堆積基板温度を400~600°Cへと上昇するにつれ、 $10^9 \sim 10^7 \Omega \cdot \text{cm}$ と減少し、また活性化エネルギーも0.5~0.2 eVへと減少した。半絶縁膜の面抵抗は、重要であり抵抗が小さすぎれば、解像度がなくなり、抵抗が大きすぎれば、電子を逃がす役割を行なわなくなる。そこで、最適値が存在し、その値は面抵抗で $10^{13} \sim 10^{14} \Omega/\square$ であることが知られている。^{2,7)} この値は、a-Si:Hの膜厚を1000 Åとすると、バルク抵抗率 $10^8 \sim 10^9 \Omega \cdot \text{cm}$ に対応する。図5-3より、500°C以下の堆積基板温度の膜がそれを満足していることがわかる。

図5-4に抵抗率と活性化エネルギーの熱処理時間及び温度依存性について示す。(a)は堆積基板温度450°Cと500°C、(b)は550°Cと600°Cの実験結果である。熱処理は 10^{-6} 台の真空中で行ない、温度は300°C、350°C、400°Cの三種類である。また、測定は室温で行なった。図5-4から明らかなように、350°C以下の熱処理温度では、熱処理時間の増加に伴い抵抗率が若干増加するが、400°C以上の熱処理温度では、抵抗率は急激に減少することがわかる。また、活性化エネルギーを見ると、400°C以上の熱処理温度で減少し、0.2 eVに近づくことがわかる。そこで、このような抵抗率と活性化エネルギーの減少が膜構造の変化にもとづくものであるものかを確かめるため、反射電子線回折(RHEED)測定を行なった。図5-5にその結果について示す。

(a)は350°C 2時間の熱処理後の結果、(b)は400°C 2時間の熱処理後の結果である。なお、未処理の場合は、典型的なアモルファスパターンであるハローパターンが得られた。350°C 2時間の熱処理後では、未処理の場合と同様、ハローパターンが得られているが、400°C 2時間の熱処理後では、微結晶化を示すbroad rings が得られていることがわかる。この結果より、400°Cの

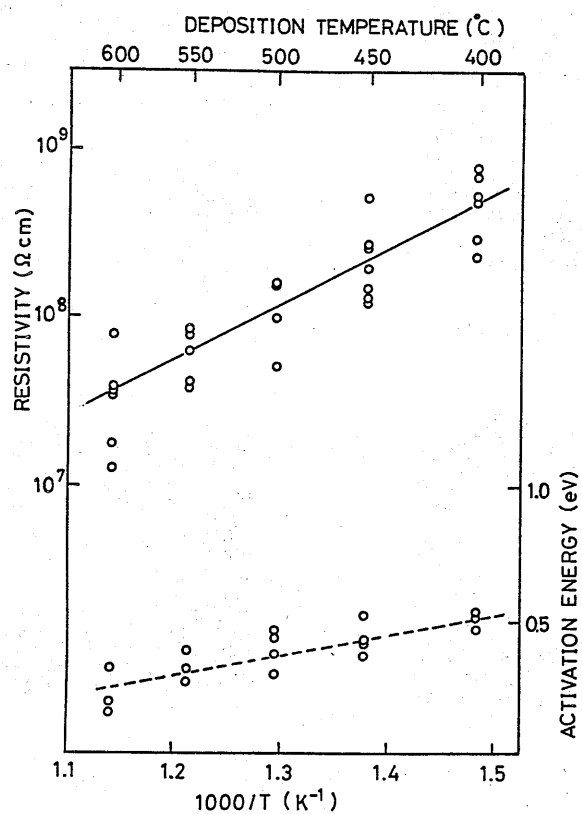


図5-3 暗抵抗率、活性化エネルギーの堆積基板温度依存性。

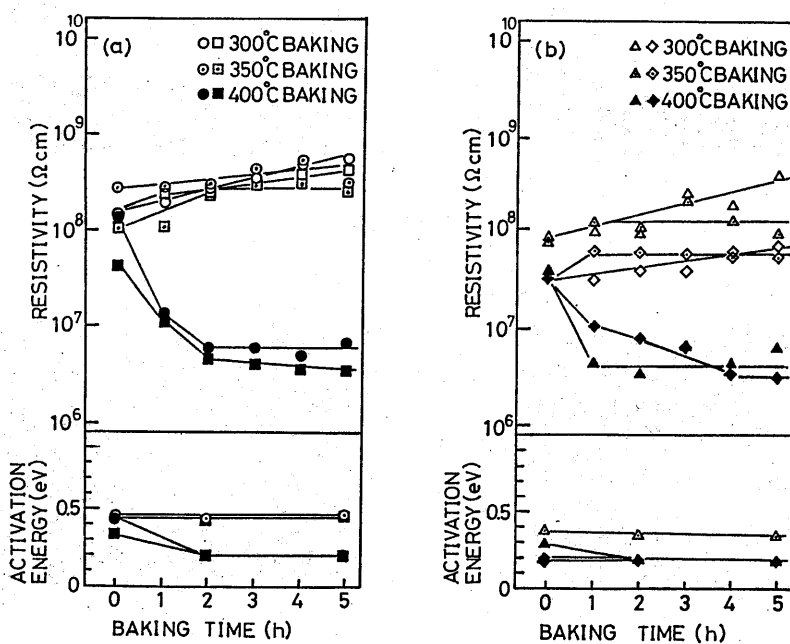
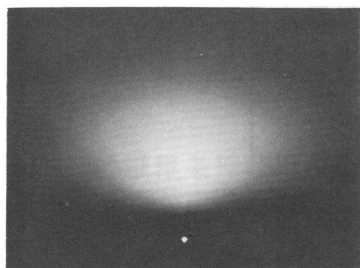


図5-4 抵抗率、活性化エネルギーの加熱時間と加熱温度依存性。

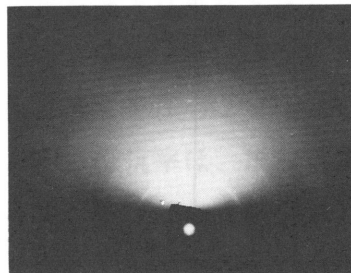
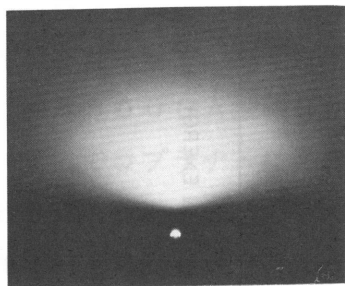
(a) 350°C BAKING



(b) 400°C BAKING



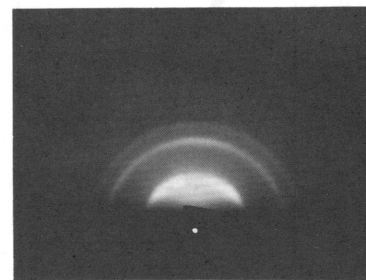
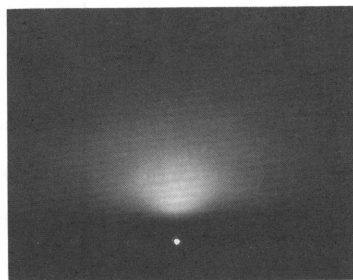
$T_S: 450^\circ\text{C}$



$T_S: 500^\circ\text{C}$



$T_S: 550^\circ\text{C}$



$T_S: 600^\circ\text{C}$

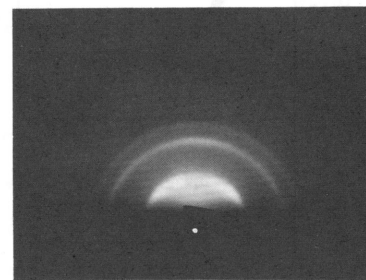
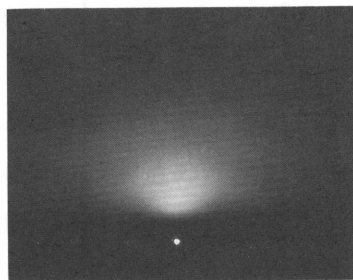


図5-5 熱処理後のRHEEDパターン。(a)は350°C熱処理、
(b)は400°C熱処理後の結果。

熱処理に見られる、抵抗率と活性化エネルギーの減少は膜の微結晶化によるものであることがわかった。また、微結晶化することにより活性化エネルギーが約 0.2 eV に減少することは、他の報告例と同様で、約 0.2 eV の値はフェルミレベル付近のホッピングまたはトンネル伝導によるものと考えられる。^{8,9)} 未処理の場合、基板温度 650°C 以下では膜はアモルファスであるが、堆積基板温度より低い 400°C の熱処理で微結晶化することは興味深く、またこのことは水素の放出 (400°C は水素の放出が始まる2番目のピークに対応している¹⁰⁾) と関係しているものと考えられるが、さらに検討の要する所である。なお、図には省略したが、 400°C で堆積した膜も 350°C 2時間の熱処理で、抵抗率と活性化エネルギーの減少は見られなかった。以上のように、 400°C 以上で堆積した a-Si:H 膜は 350°C 2時間の熱処理に耐えることがわかった。

§5.3 a-Si:H を半絶縁膜にもつ Si ビジコンターゲット

a-Si:H は堆積温度により抵抗率が制御出来るため、面抵抗を最適値の $10^{13} \sim 10^{14} \Omega\cdot\text{cm}$ にしたまま膜厚を変化することが出来る。そこで、 $400 \sim 500^\circ\text{C}$ の堆積温度で、 $100 \sim 4400 \text{ \AA}$ の膜厚に a-Si:H 膜を Si ビジコンターゲット上に堆積し、それを 350°C 2時間熱処理した後、1インチ管に組み込みターゲット特性を測定した。ターゲット特性はX線防御効果を除き、ほぼ同様な特性が得られたので、以下に示す撮像管特性は、X線防御効果を考慮して、厚い a-Si:H を堆積した Si ビジコンターゲットの例である。 a-Si:H の堆積温度は 450°C 、膜厚は 4400 \AA である。

図5-6にターゲット電圧に対する暗電流及び光電流特性を示す。光電流は標準電球による 0.08 lux と 0.16 lux である。暗電流及び光電流特性は、 3 V で飽和しており、良好な電子ビームランディング特性を示すことがわかる。また、暗電流は 3.6 nA と非常に小さいことがわかる。水素雰囲気中で Si ターゲットを熱処理することにより、 Si/SiO_2 の界面準位が減少し、その結果暗電流が減少することは、よく知られており、¹¹⁾ このことから、図5-6で見られた低い暗電流は、 a-Si:H 堆積中に SiH_4 と H_2 ガスを使うため、同時に水素処理が行なわれたためであると考えることが出来る。

図5-7に光電変換特性を示す。ターゲット電圧は 10 V で、照度はフェースプレート上の照度である。電流は照度に比例しており、 0.1 lux で 90 nA の光電流が得られている。図5-8に振幅変調特性を示す。 400 TV ラインで 20% が得られている。図5-9に残像特性を示す。これは、ターゲット電圧 10 V 、光電流 200 nA 、において赤色LEDで測定したものである。図中の各々の光の点は、1フィールドに対応している。測定結果は、光が切れた後、約

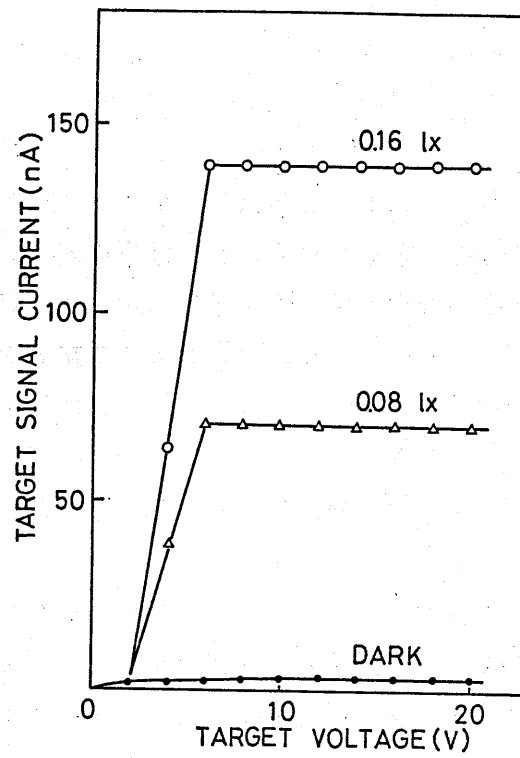


図 5 - 6 暗電流と光電流のターゲット電圧依存性。

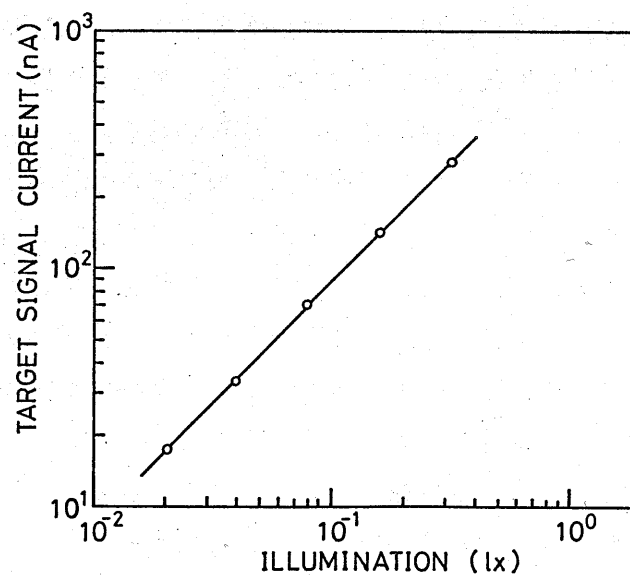


図 5 - 7 光電変換特性。

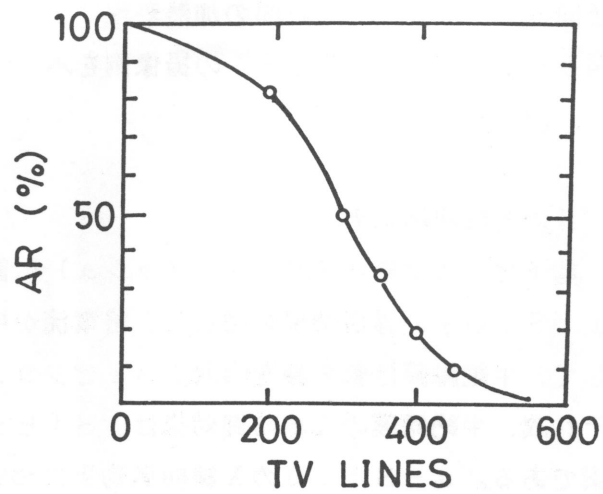


図5-8 振幅変調特性。

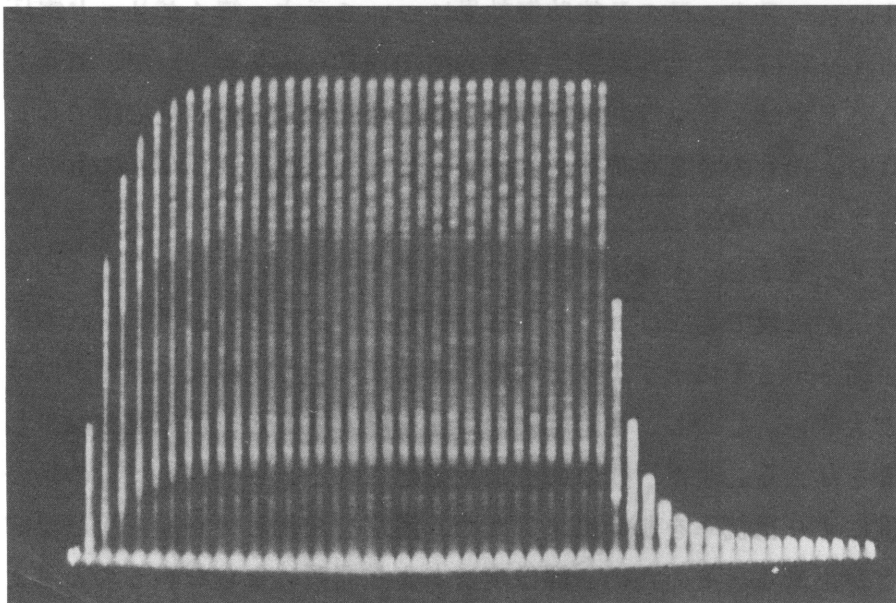


図5-9 残像特性。図中の各光の線は1フィールド（約17msec）の信号電流に対応。

50 m·sec (3フィールド) で約15%の値であった。これらの値は通常のSiビジコンの特性と同様で、350°C 2時間の加熱処理による特性劣化はないことを示している。図5-10にRETMAチャートの撮像例を示す。良好な撮像結果が得られている。

§5.4 a-Si:HのX線防御効果

Siビジコンでは、電子ビームが第4グリッド(メッシュ)に衝突した際発生する軟X線によりSi/SiO₂の界面準位が増加し、暗電流が増加する現象が知られている。¹²⁾そして、半絶縁膜は軟X線を吸収しSiビジコンを保護する役目もはたしている。それ故、半絶縁膜のX線防御効果は、Siビジコンの寿命を決める上で重要な要素である。a-Si:HのX線防御効果については、不明なため、400~4000 Åの膜厚を持った、種々のSiビジコンを作製し、X線防御効果を測定した。軟X線量は第4グリッド電圧が高いほど、また電子ビーム量が多い程多い。この実験では、第4グリッド電圧300V及び500V、電子ビーム量は通常より多い2.5 μAに設定した。また、ターゲットと第4グリッドの間隔は2mmで、走査面積は9.6 x 12.8 mm²の標準走査である。図5-11にa-Si:HのX線防御効果について示す。第4グリッド電圧300Vでは、100時間の動作後、暗電流の増加は見られなかったが、第4グリッド電圧500Vでは100時間の動作後、膜厚4400 Åの半絶縁膜で6 nA、膜厚1500 Åのもので20時間の動作後10 nA、膜厚300 Åのもので4時間の動作後14 nA増加した。これらの結果より、通常第4グリッド電圧は300~400V、電子ビーム量は1 μAで使用するため、膜厚4400 Åのa-Si:H膜の半絶縁膜であれば、十分X線防御効果があるものと考えられる。

なお、図5-11に示すよう、X線防御効果は、半絶縁膜の膜厚が厚ければ、厚いほど大きい。しかし、半絶縁膜の膜厚を厚くすると、面抵抗が減少し、解像度に影響を与える。また、残像の増加も予想される。a-Si:Hの場合、堆積基板温度により抵抗率を制御出来るため、膜厚を変化しても面抵抗はほぼ一定とすることが出来る。そのため、解像度はあまり問題にならないものと考えられる。そこで、残像特性について計算により検討した。計算方法は、二重層ターゲットの計算モデルを用いた。¹³⁾計算に用いた二重層ターゲットのモデルを図5-12に示す。計算は次の定数を用いて行なった。Siターゲットの抵抗(R₂): 200 MΩ、Siターゲットの容量(C₂): 3 nF、光電流(I_p): 200 nA、暗電流(I_d): 5 nA、ビーム電流: 2 μA、走査面積: 9.6 x 12.8 mm²、ビーム温度: 3867 K、半絶縁膜の面抵抗(R₁): 1 x 10¹⁴ Ω/□である。図5-13に計算結果について示す。図中のA、

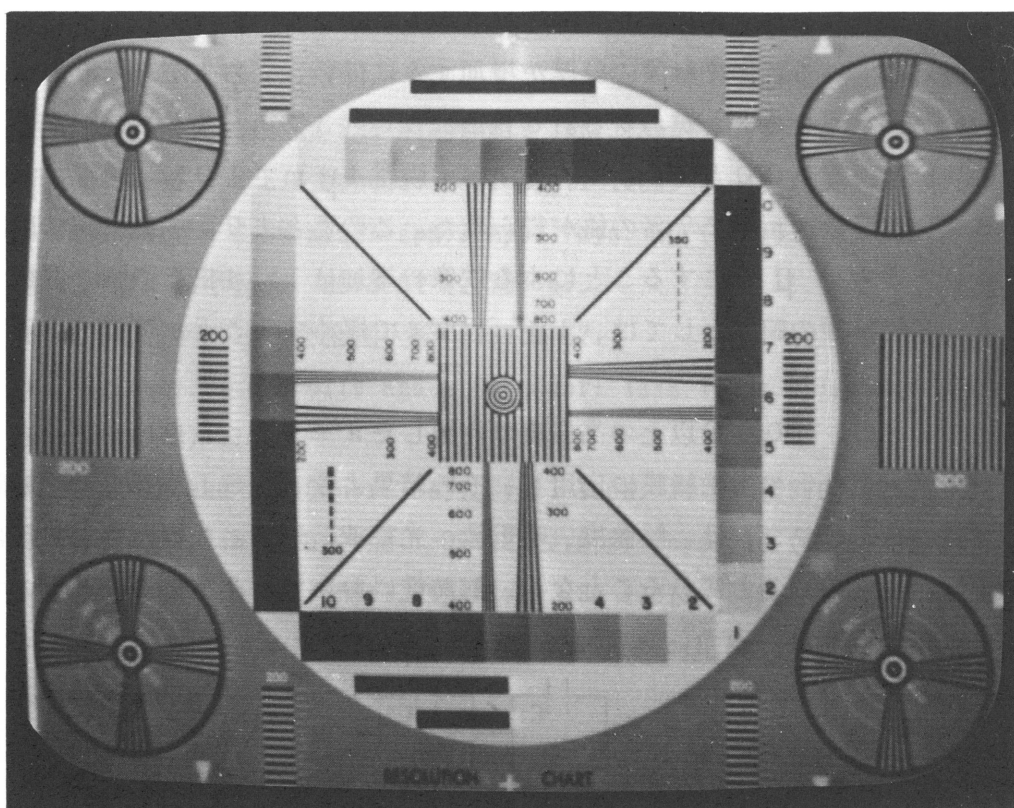


図 5 - 1 0 RETMAチャートの撮像例。

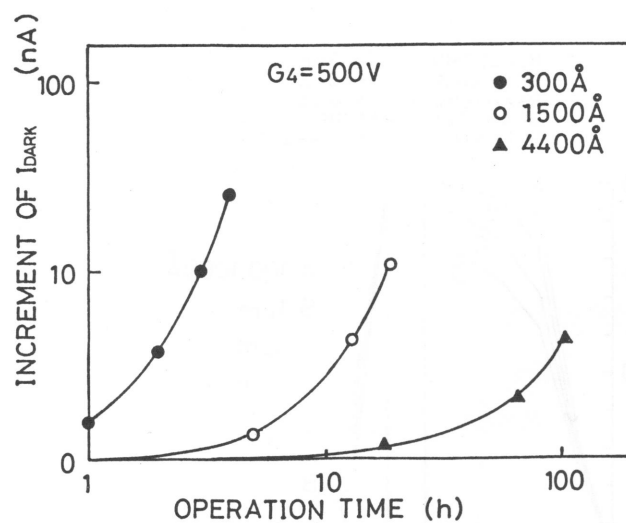


図 5 - 1 1 暗電流増加量の動作時間依存性。

B、C、Dはそれぞれ半絶縁膜の膜厚100と1000Å、1μm、2μm、3μmに対応している。半絶縁膜の膜厚が増加するに従い、立ち上がり立ち下りのlagが大きくなることがわかる。50msec（3フィールド）後の立ち下りのlagは膜厚100と1000Åで7%、膜厚1μmで10%、膜厚2μmで18%、膜厚3μmで27%の値が得られた。このことより、半絶縁膜の膜厚を100Åから1μmにすることによる残像の増加は1.4倍とあまり問題ではなく、半絶縁膜の膜厚としては、1μm程度まで厚くすることが可能であることがわかった。

以上のように、400°C以上の高温で作製したa-Si:HをSiダイオードアレイターゲットの半絶縁膜に応用し、その結果よりa-Si:Hを半絶縁膜として持つSiビジコンは、解像度、暗電流、光電流、残像、X線防御効果等については、従来のものと変わることなく、耐熱性においては非常に優れたものであることがわかった。

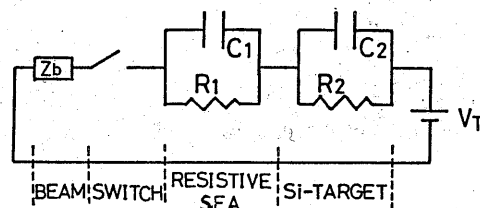


図5-12 残像特性の解析に用いた二重層ターゲットモデル。

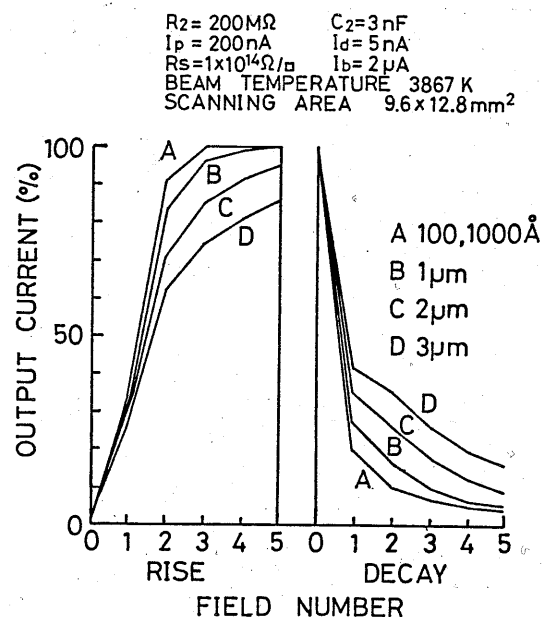


図5-13 残像特性の計算結果。

参考文献

- 1) H. Mimura, Y. Hatanaka and M. Nogami: Jpn. J. Appl. Phys. 24 (1985) 183.
- 2) M. H. Crowell and E. F. Labuda: Bell Syst. Tech. J. 48 (1968) 1481.
- 3) O. Yoshida and K. Shimizu: Jpn. J. Appl. Phys. 10 (1971) 275.
- 4) 藤、河野: 信学技報 ED75-84 (1976) 47.
- 5) 辻、白木: テレビ学会全国大会 (1973) 67.
- 6) W. C. Ballamy, W. R. Knolle and L. D. Locker: IEEE Trans. Electron Devices ED-20 (1973) 1147.
- 7) W. E. Beadle and A. J. Shorr: Bell Syst. Tech. J. 49 (1970) 921.
- 8) M. Hirose, M. Taniguchi and Y. Osaka: J. Appl. Phys. 50 (1979) 377.
- 9) F. Morin and M. Morel: Appl. Phys. Lett. 35 (1979) 686.
- 10) D. K. Biegelsen, R. A. Street, C. C. Tasai and J. C. Knight: Phys. Rev. B 20 (1979) 4839.
- 11) T. M. Buck, H. C. Casey, Jr., J. V. Dalton and M. Yamin: Bell Syst. Tech. J. (1968) 1827.
- 12) L. H. Von Ohlsen: IEEE J. Solid State Circuits SC-5 (1970) 261.
- 13) 木内: テレビ学会全国大会 (1974) 33.

第6章 a-Si:H/c-Siヘテロ接合によるダイオードアレイのないSi ビジコンターゲット

§6.1 まえがき

第5章でa-Si:Hの撮像デバイスへの応用例として、a-Si:Hをダイオードアレイを持つSiターゲットの半絶縁膜に应用した場合について述べた。しかし、この場合はa-Si:Hとc-Siのオーミック接合を利用（すなわち、a-Si:Hは欠陥が多くなければならない）したものであり、本当の意味でのヘテロ接合を利用したものではない。また、図5-1に示した、Siダイオードアレイターゲットは余剰キャリアーによるブルーミングや解像度がダイオードアレイにより制限され高解像度化出来ない等の、欠点があり、これを克服するためには、ダイオードアレイのない構造にすることが望ましい。そこで、本当の意味でヘテロ接合を利用する撮像デバイスとして、数々の利点が考えられる、ダイオードアレイのない新しいa-Si:H/c-Siヘテロ接合ターゲットを試作した。¹⁾

現在までに試作され報告されているダイオードアレイのないSiターゲットとして、c-Si/CdTeヘテロ接合²⁾やc-Si/Sb₂S₃ヘテロ接合^{3,4)}などがあるが、ヘテロ接合特性、特に接合界面の特性を十分理解することが出来ず、その結果暗電流、解像度等満足出来るものは得られなかった。そこで、a-Si:H/c-Siの接合界面の特性と撮像特性の関係について主に注目し、検討を行なった。

§6.2 ダイオードアレイのないSiターゲット

図6-1にダイオードアレイのないSiターゲットの構造図を示す。抵抗率10 Ω ・cm程度のn-c-Siウェハを5~10 μ m程度に薄くエッチングし、その後a-Si:Hを堆積したものである。光入射側のn⁺層は、内部電界を形成し、それにより短波長感度を増加させるために設けられている。試料24、25のa-Si:Hは試料9、11（図3-14参照）と同じ条件で作製したもので、界面に欠陥が多い場合である。試料26のa-Si:Hはメッシュを用い、試料12（図3-17参照）と同じ条件で作製したもので、界面に欠陥の少ない場合である。なお、Sb₂S₃層は走査電子ビームのランディング層及びブロッキング層として用いており、試料9~12と同一条件、同一膜厚に蒸着した。このような、ターゲットを同時に2個づつ作製し、1つはAl電極をSb₂S₃上に試料9~11と同一条件で蒸着し、セル測定を、1つは1インチサイズの撮像管に組み込み撮像実験を行なった。

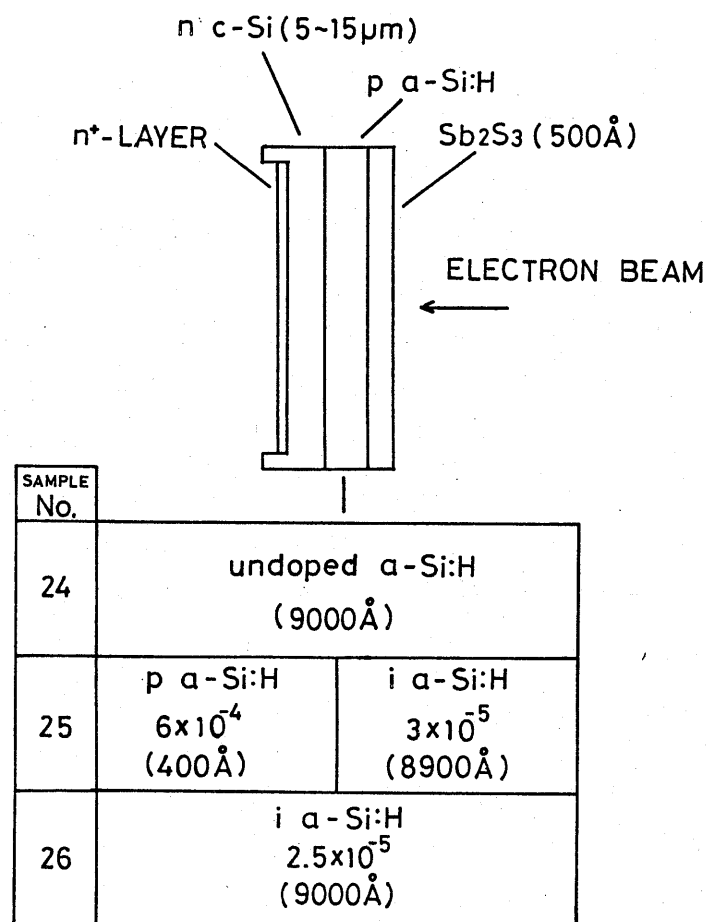
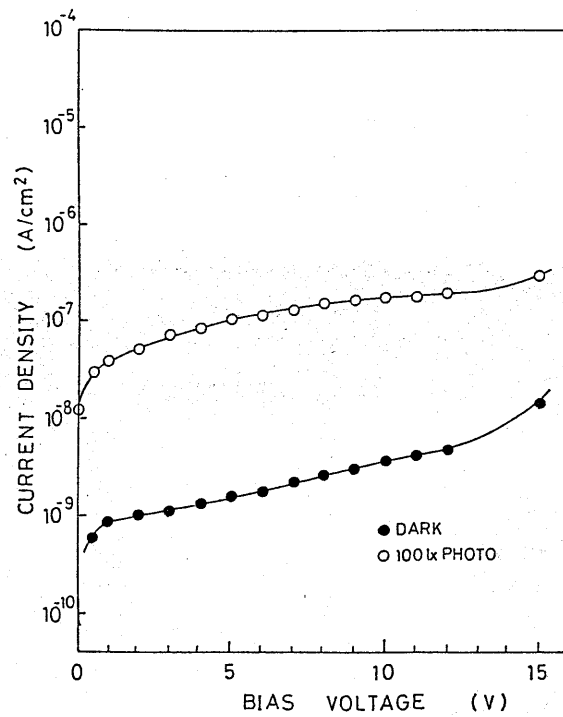


図6-1 ダイオードアレイのないSiターゲットの構造図。

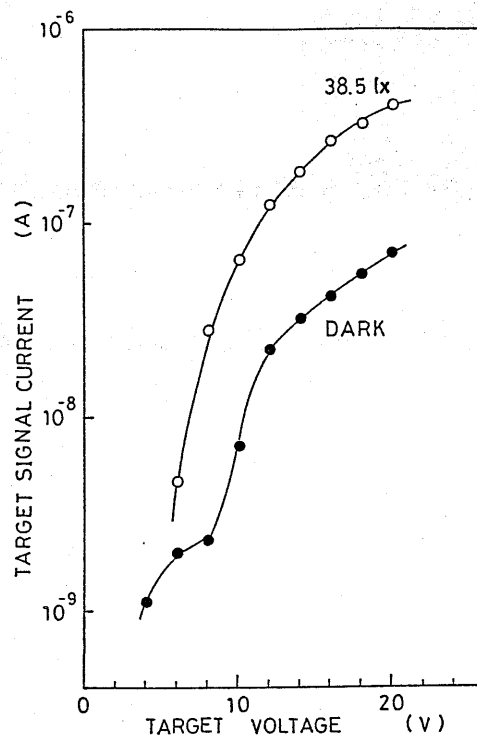
図6-2に試料24のI-V特性の結果を示す。(a)はセル測定、(b)は1インチサイズの試作撮像管の $9.6 \times 12.8 \text{ mm}^2$ の標準走査での結果である。電圧はいずれもc-Si側に正電圧が印加され、光はc-Si側から照射されている。なお、(b)のtarget signal currentは光電流から暗電流を差し引いた値である。界面に欠陥が多く、またundoped膜を堆積した試料24は、試料9と同様、c-Si側へ空乏層が広がらないものと考えられ、光電流がほとんど得られていないことが、セル測定からわかる。試作管の特性をみると、ターゲット電圧10Vで暗電流7nA、光電流 1.7 nA/lux 、ターゲット電圧20Vで暗電流70nA、光電流 10 nA/lux とセル測定と同様、光感度特性が良好でないことを示している。図6-3に試作管でのRETMAチャートの標準走査の撮像結果について示す。ターゲット電圧は20Vである。セル測定での予想のように、光感度が低くコントラストがほとんど得られておらず、また界面に欠陥が多いため、ブレイクダウンが生じており、解像力のない撮像結果となっている。

図6-4に試料25のI-V特性の結果を示す。(a)はセル測定、(b)は1インチサイズの試作撮像管の標準走査での結果である。試料24と同様、c-Si側に正電圧が印加され、光はc-Si側から照射されている。a-Si:Hにボロンを添加した試料25はc-Si側へ空乏層が広がるため、セル測定では印加電圧10Vで光電流 $47 \mu\text{A/cm}^2$ と高い光感度が得られ、また暗電流も印加電圧10Vで 17 nA/cm^2 と低く押えられており、かなり良好な値を示している。しかし、試作管の特性をみると、ターゲット電圧10Vで光感度 420 nA/lux と良好なものの、暗電流はターゲット電圧10Vで66nA、ターゲット電圧20Vで130nAとセル測定で予想される量よりはるかに多く、良好な特性を示していない。このように、本質的に界面に欠陥の多い試料では、たとえ小面積の測定（セル測定では、電極は $3 \text{ mm}\phi$ ）で、かなり良好なものが得られても、大面積の測定（試作管では、走査面積は $9.6 \times 12.8 \text{ mm}^2$ ）では、界面の欠陥の影響を受け、良好な特性が得られないものと考えられる。図6-5に試作管でのRETMAチャートの標準走査の撮像結果について示す。ターゲット電圧は10Vである。a-Si:Hにボロンを添加したため、c-Si側に空乏層が広がり、高い光感度が得られ、撮像能力が得られるようになるが、暗電流が多いため、コントラストの悪いものとなっていることがわかる。以上のことから、界面に欠陥が多い場合には、a-Si:Hにボロンを添加しなければ、ほとんど光感度は得られず、ボロンを添加すると、光感度は得られるようになるが、界面に欠陥が多いため、暗電流を下げる事が出来ず、いずれの場合にも良好な撮像結果は得られないことがわかった。

図6-6に試料26のI-V特性の結果を示す。(a)はセル測定、(b)は



(a)



(b)

図6-2 試料24のI-V特性。(a)セル測定、(b)試作管の標準走査面積での結果。

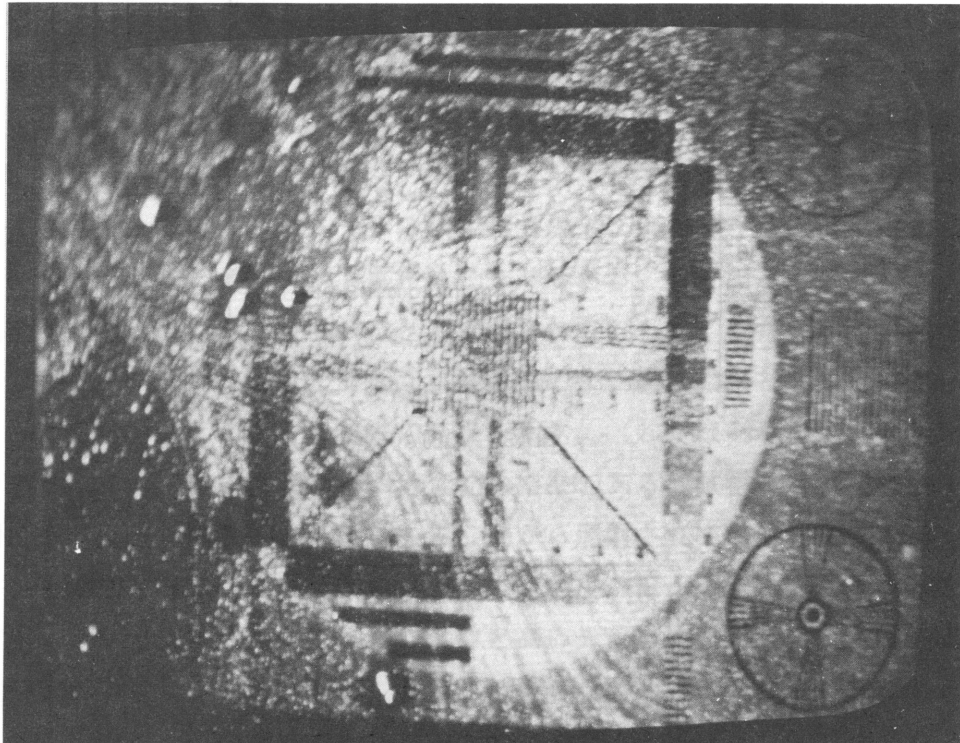
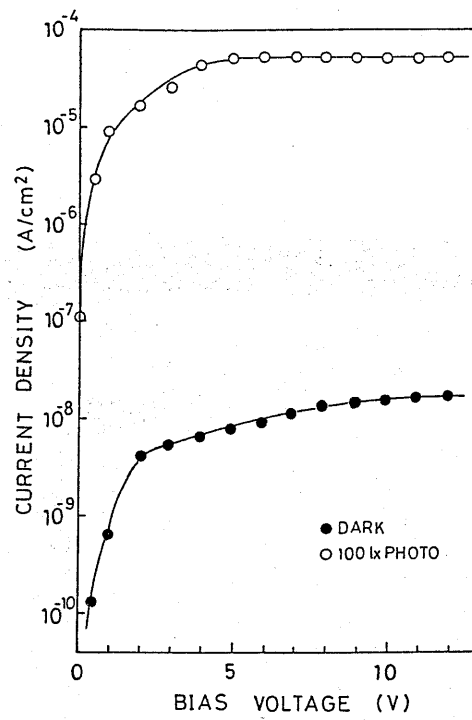
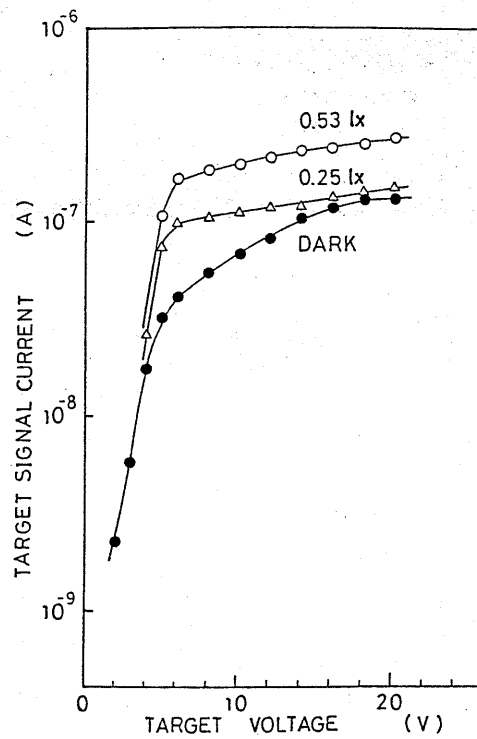


図6-3 試料24を組み込んだ試作管での撮像例。



(a)



(b)

図6-4 試料25のI-V特性。(a)セル測定、(b)試作管の標準走査面積での結果。

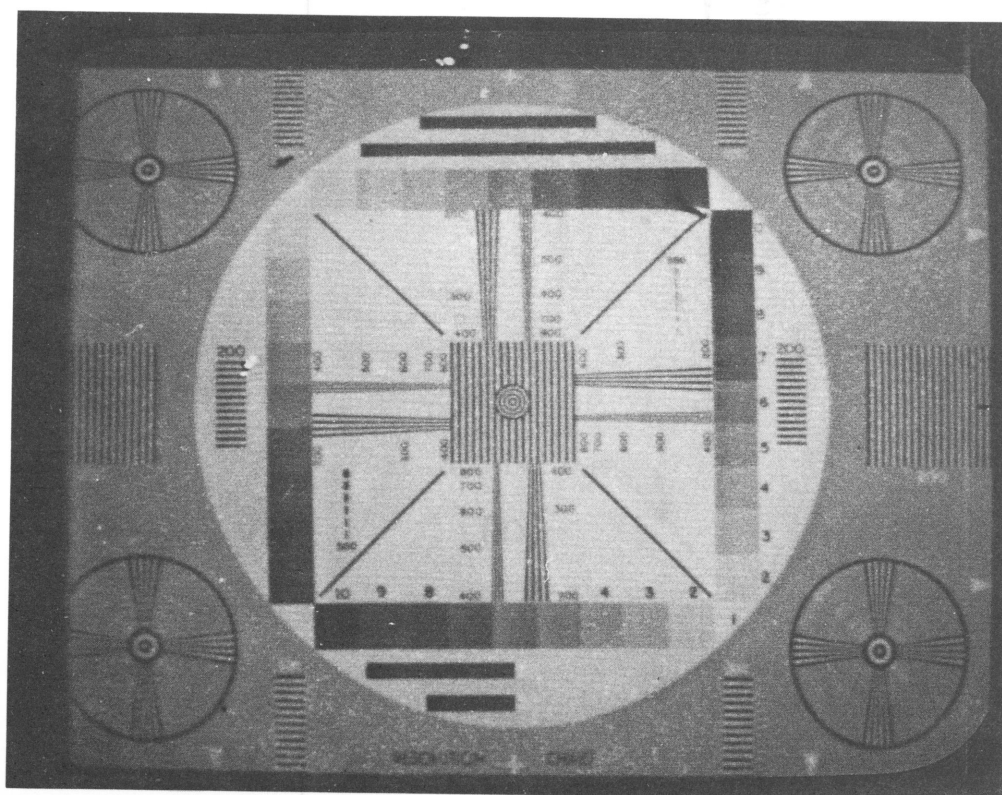
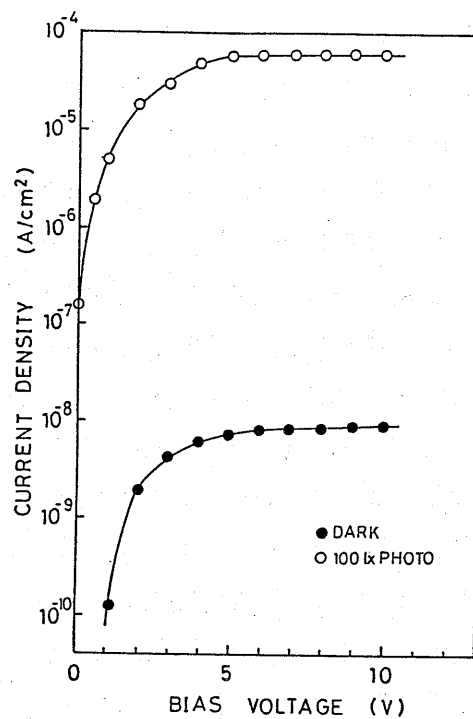
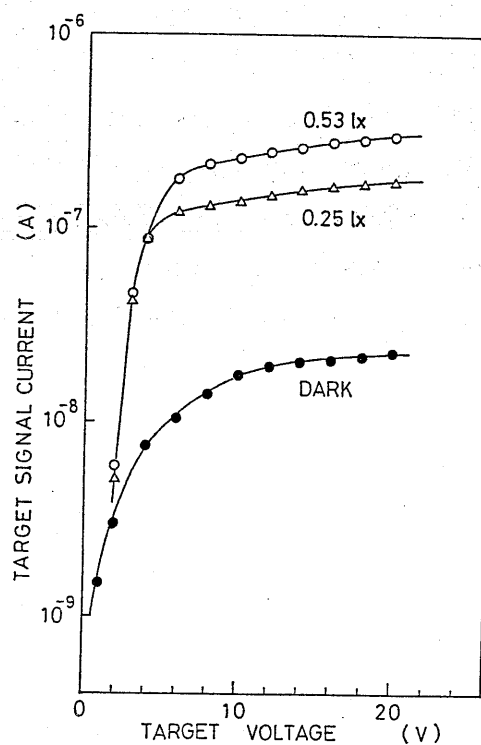


図 6 - 5 試料 2 5 を組み込んだ試作管での撮像例。

1 インチサイズの試作撮像管の標準走査での結果である。試料 24、25 と同様、c-Si 側に正電圧が印加され、光は c-Si 側から照射されている。メッシュを用いることにより界面の欠陥が減少した試料 26 は、c-Si、a-Si : H 両側に空乏層が広がり、また界面が良好なため、セル測定では印加電圧 10 V で光電流 $50 \mu\text{A}/\text{cm}^2$ 、暗電流 $9 \text{nA}/\text{cm}^2$ と試料 25 を凌ぐ高い光感度と低い暗電流が得られている。また、試作管での特性も、ほぼ光電流の飽和が始まるターゲット電圧 6 V で、光電流 $430 \text{nA}/\text{lux}$ 、暗電流 10nA 、ターゲット電圧 20 V で光電流 $590 \text{nA}/\text{lux}$ 、暗電流 23nA と高い光感度と低い暗電流が得られている。また、セル測定と試作管特性ではほぼ同等の特性が得られていることより、大面積にわたって均一で良好な接合が得られていることがわかる。図 6-7 に試作管での RETMA チャートの撮像結果について示す。(a) は標準走査の撮像例で、(b) は中心部分の走査面積を縮小し、中心部分を拡大した撮像例である。メッシュを用いることにより界面の欠陥が減少したため、均一な、コントラストのよい撮像が得られていることがわかる。解像度は中心部分で 800 TV 本以上あり、c-Si を用いているにもかかわらず、非常に高解像度な特性を示していることがわかる。800 TV 本以上の解像度は、通常のダイオードアレイを持つ Si ターゲット (図 5-10 参照) より高解像度な特性である。なお、ブルーミング、焼き付けも見られなかった。以上のように、メッシュを用い a-Si : H を堆積し、界面の欠陥準位を減少させることにより、中心部分の解像度 800 TV 本以上、暗電流 10nA 、光電流 $430 \text{nA}/\text{lux}$ (ターゲット電圧 6 V) と、現在までに報告されているダイオードアレイのない Si ビジコンで最高の結果を持つ、Si ビジコンを試作することが出来た。



(a)



(b)

図 6 - 6 試料 26 の I - V 特性。(a) セル測定、(b) 試作管の標準走査面積での結果。

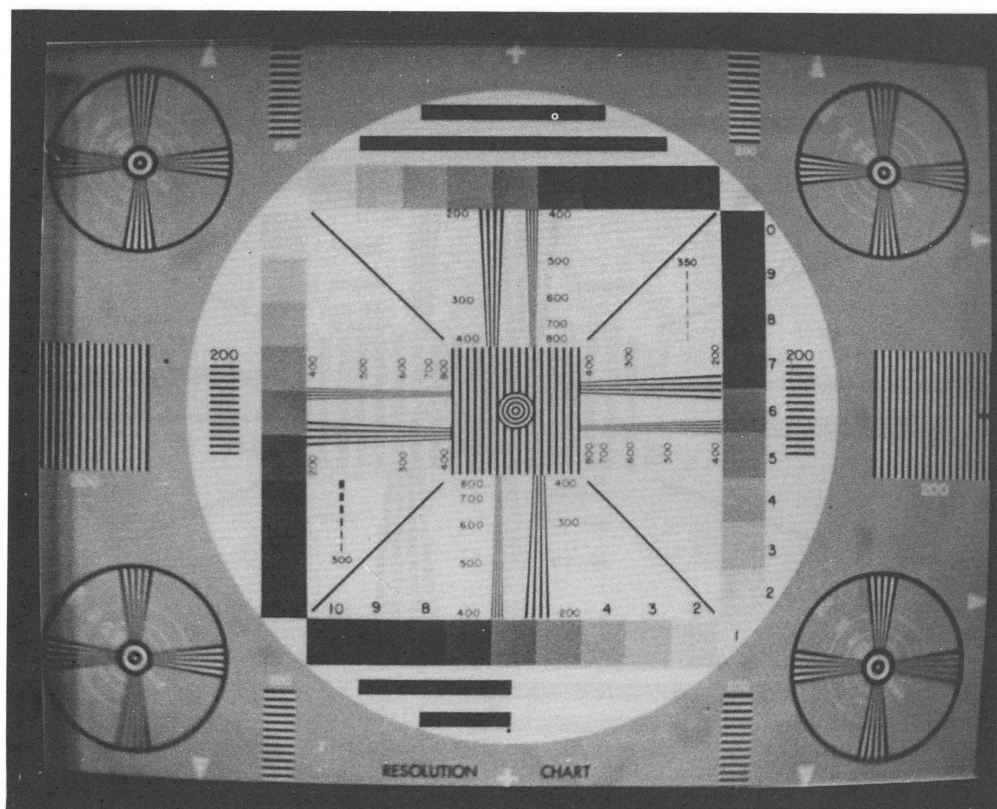


図6-7 (a) 試料26を組み込んだ試作管での撮像例。標準走査の場合。

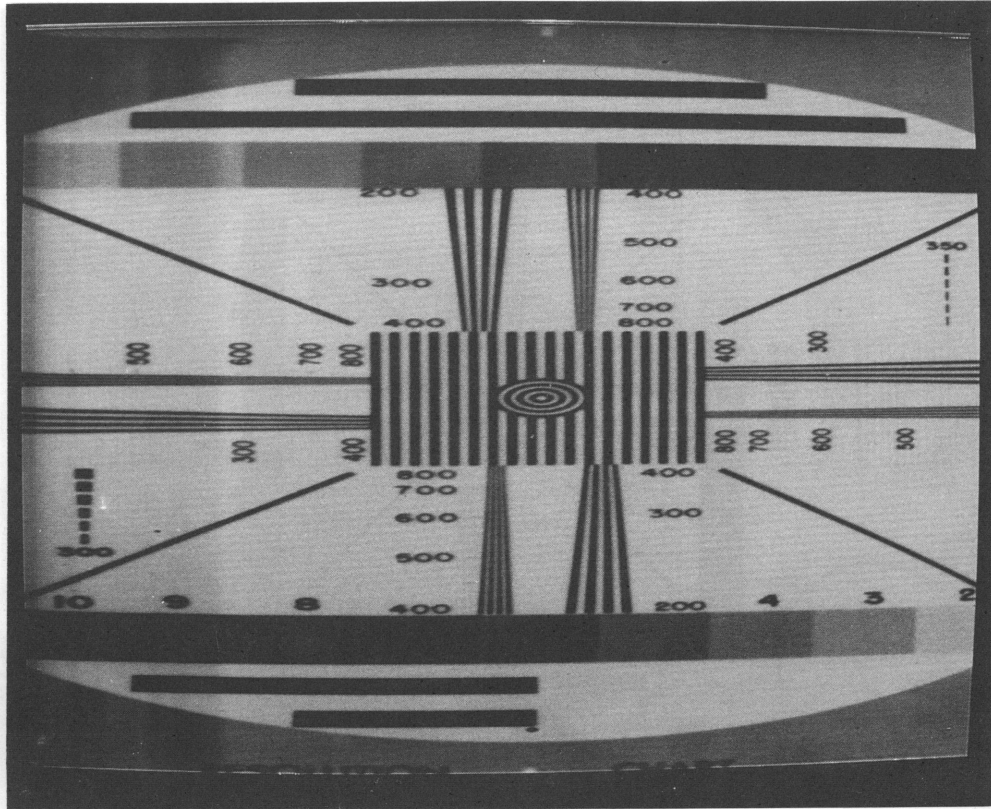


図6-7(b) 試料26を組み込んだ試作管での撮像例。走査面積を縮小し、中心部分のを拡大した場合。

参考文献

- 1) H. Mimura and Y. Hatanaka: 17th Conf. Solid State Devices and Materials (Tokyo, 1985) p.115.
- 2) 白水、堀、原田、宮代: テレビ学会技術報告 ED-91 (1971) 1.
- 3) 吉川、山戸、小林: テレビ学会技術報告 ED-92 (1971) 1.
- 4) 木下、鈴木、鈴木: テレビ学会全国 (1971) 81.

第7章 a-Si:HとSi以外の結晶質とのヘテロ接合

§7.1 まえがき

3章から6章までa-Si:H/c-Siヘテロ接合特性について述べてきたが、この章ではa-Si:Hと他の種々の結晶質とのヘテロ接合特性について述べる。研究の動機は、a-Si:Hと他の結晶質とのヘテロ接合を作製し、a-Si:H/c-Siヘテロ接合特性を比較することにより、a-Si:H/c-Si接合特性をより理解出来ること、また種々の結晶質とa-Si:Hをヘテロ構造とすることにより新デバイスやデバイスの性能の飛躍的な向上などが期待されることである。この章で、a-Si:H/poly c-CdTe、¹⁾ a-Si:H/c-GaAs、²⁾ a-Si:H/c-Ge³⁾ のヘテロ接合について述べる。

§7.2 a-Si:H/poly c-CdTeヘテロ接合

現在a-Si:Hを用いた太陽電池は非常に精力的に研究され、変換効率は日進月歩の状態である。しかし、a-Si:Hを太陽電池に応用した場合の最大の欠点は、a-Si:Hのバンドギャップが1.7~1.8 eVと大きく、太陽光スペクトルからずれている点である。そこで、低エネルギーの光を吸収するnarrow band gap 材料とのヘテロ構造とすることが提案されており、a-Si:H/poly c-Si、a-Si:H/a-SiGe:H構造等が研究されている。narrow band gap 材料とのヘテロ構造は効果があり、a-Si:H/poly c-Si構造では12%以上の変換効率を得ている。⁴⁾ しかし、poly c-Siは現在melted grownのものしか良い特性が得られなく、また有望視されているa-SiGe:Hもまだ満足のいくものではない。

poly c-CdTeは容易に光感度が得られるものが作製出来、また太陽光スペクトルに適した、1.44 eVのバンドギャップを持つため、低価格太陽電池材料として、古くから研究されてきた材料である。⁵⁾ そこで、narrow band gap 材料としてpoly c-CdTeを用い、a-Si:Hと組み合わせることにより、高効率の低価格太陽電池が実現出来るのではないかと考え基礎実験を行なった。また、CdTeは原子量が大きいため放射線検出器に応用されており、a-Si:Hと良好な接合を形成出来れば、X線ビジコン等に応用可能なものである。

実験に用いたpoly c-CdTeはガラス基板上にHot Wall法^{6,7)}で成長したものである。蒸着源として、stoichiometric CdTeを用い、成長条件は基板温度300°C、ウォール温度530°C、ソース温度520°Cである。得られた

poly c-CdTeはelectron probe microanalysis (EPMA) 測定より、ほぼstoichiometricであることがわかり、また抵抗率は $10^9 \Omega \cdot \text{cm}$ であった。また、X線回折より、図7-1に示すように、(111)面に配向していることがわかった。

図7-2に実験に用いた試料の構造図を示す。試料27は透明電極 SnO_2 付きガラス基板上にpoly c-CdTeを $3 \mu\text{m}$ 成長し、その後undoped a-Si:Hを 6000 \AA 堆積したものである。a-Si:Hは界面の欠陥の発生を抑えるためメッシュを付けて堆積したもので、堆積条件は圧力 0.2 Torr 、堆積基板温度 300°C 、堆積速度約 16 \AA/min である。電極は、半透明のAlを圧力 $2 \times 10^{-6} \text{ Torr}$ 、室温で蒸着したものである。試料28は SnO_2 付きガラス基板上に、まずa-Si:Hを 6000 \AA 、その後poly c-CdTeを $3 \mu\text{m}$ 成長したものである。a-Si:Hの堆積はメッシュを用いず、堆積条件は圧力 0.08 Torr 、堆積基板温度 300°C 、堆積速度約 30 \AA/min であり、電極は、Auを圧力 $2 \times 10^{-6} \text{ Torr}$ 、室温で蒸着したものである。a-Si:Hの堆積に使用したガスは、 SiH_4 (水素希釈、20%)である。

図7-3に試料のI-V特性を示す。(a)は試料27、(b)は試料28の特性である。図中の正方向はpoly c-CdTeに正電圧を印加した場合に対応している。光はa-Si:H側から、すなわち試料27では、半透明のAlを通して、試料28では、 SnO_2 を通して照射される。それ故、光電流量が試料28に比べ減少しているのは、試料27では、Alで光が弱められるためであると考えられる。特性は整流性と、良好な光感度を示していることがわかる。

図7-4に試料の分光感度特性を示す。(a)は試料27、(b)は試料28の特性である。図中の電圧はpoly c-CdTeに正電圧を印加した場合に対応している。光はa-Si:H側から照射されており、 600 nm 以下の短波長感度はa-Si:Hの感度で、長波長感度はpoly c-CdTeの感度と考えられる。各試料共、 0 V で $400 \sim 850 \text{ nm}$ の幅広い感度が得られており、また印加電圧上昇に伴い、 $400 \sim 850 \text{ nm}$ まで均一に感度が上昇していることがわかり、このことはa-Si:H、poly c-CdTe両側に空乏層が広がっていることを示しているものと考えられる。なお、試料27において、 700 nm 付近で感度の落ちが観測されている。これは、a-Si:H/poly c-CdTeの接合界面に欠陥があることを示しており、試料28では、a-Si:H/poly c-CdTe界面がプラズマにさらされる機会がないのに対し、試料27では界面がプラズマにさらされていることを考えると、メッシュを用い出来る限り欠陥の発生を抑えていても、プラズマの悪影響は多少存在しているものと考えられる。

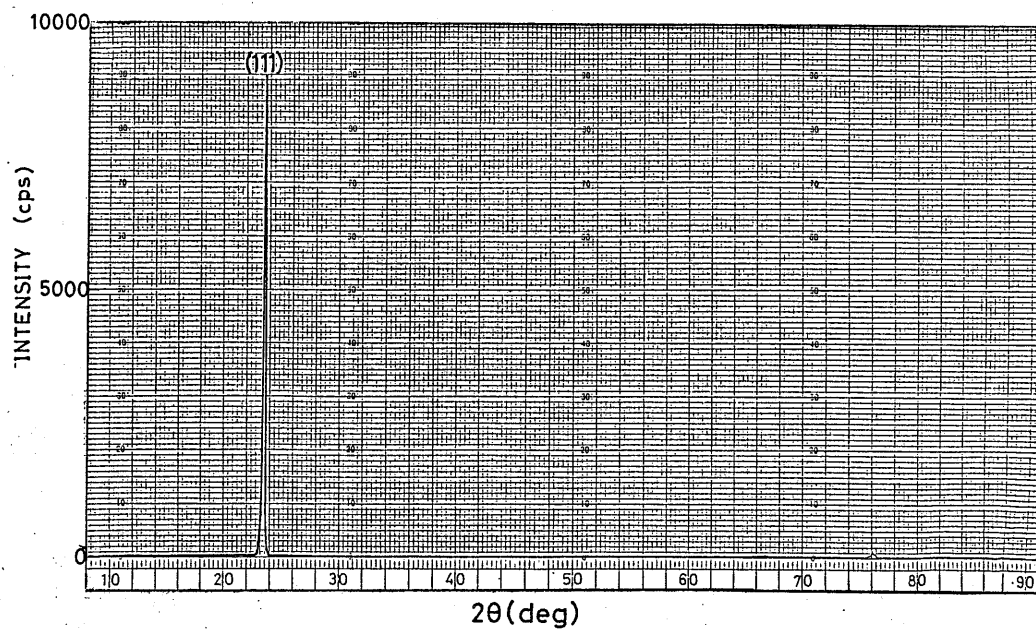


図 7 - 1 Hot Wall法による、CdTe 膜の X 線回折パターン。

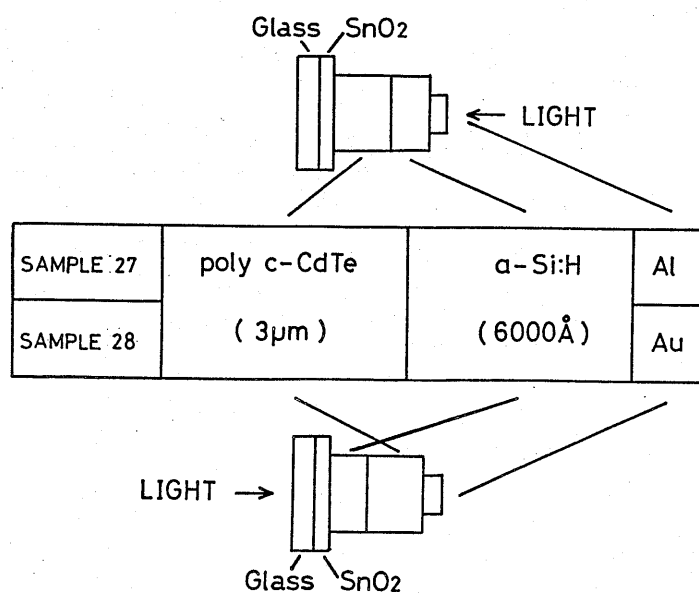


図 7 - 2 試料の構造図。

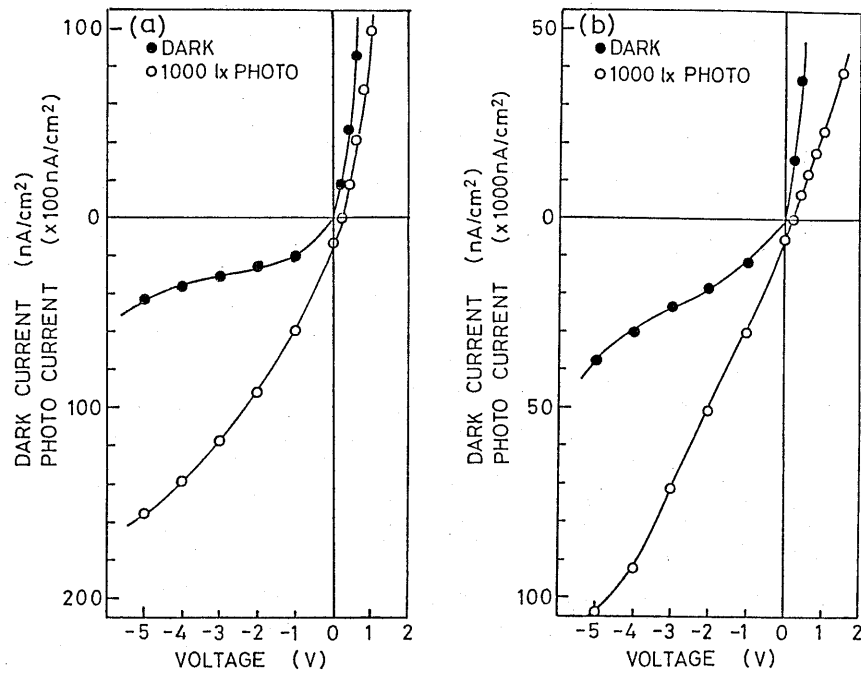


図 7 - 3 試料の I - V 特性。正電圧は順方向、負電圧は逆方向を示す。(a) は試料 27、(b) は試料 28 の測定結果。

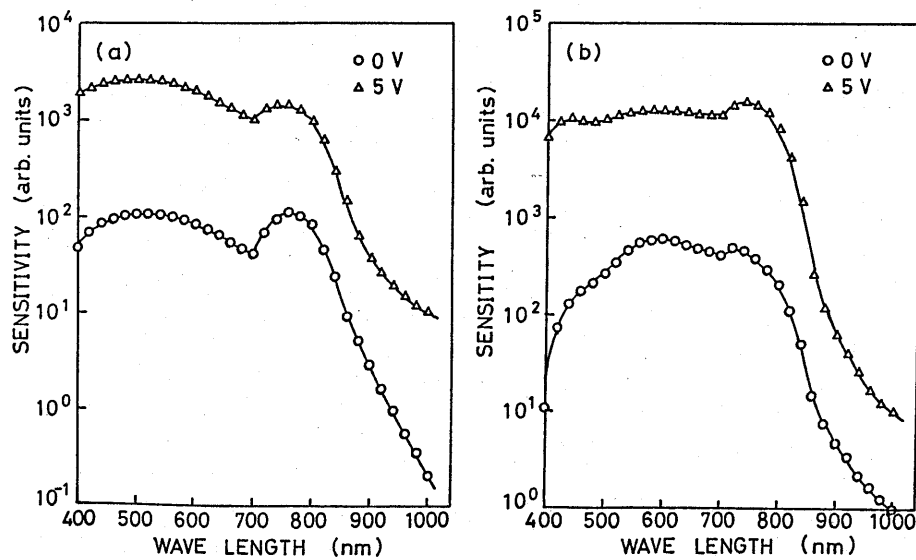


図 7 - 4 逆方向光電流の波長依存性。光は a - Si : H 側から入射。(a) は試料 27、(b) は試料 28 の測定結果。

以上 $a\text{-Si:H/poly c-CdTe}$ ヘテロ接合を作製し、 $I-V$ 及び分光感度特性を測定することにより、 $a\text{-Si:H/poly c-CdTe}$ ヘテロ接合は、 $a\text{-Si:H}$ 、 poly c-CdTe 両側に空乏層が広がる良好な接合が得られ、太陽電池、光センサー等に応用可能なことがわかった。

なお、現在 poly c-CdTe は量産性を考え、スパッタ法で成長し、 $a\text{-Si:H}$ とヘテロ構造とすることにより、良好な X 線ビジコンを得ている。⁸⁾

§ 7. 3 $a\text{-Si:H/c-GaAs}$ ヘテロ接合

c-GaAs は、 Si 、 Ge と並び特性のよく分かっている材料である。そこで、 $a\text{-Si:H/c-GaAs}$ ヘテロ接合を作製し、 $a\text{-Si:H/c-Si}$ 接合と比較してみることは、 $a\text{-Si:H/c-Si}$ 接合をより理解する上で、意義のあることである。また、応用としては、 c-GaAs は最も変換効率の良い太陽電池材料であるため、接合が良好であれば、太陽電池等への応用が考えられる。

図 7-5 に実験に使用した試料の構造図について示す。使用した c-GaAs は Si ドープの n 型で、キャリア濃度は $4 \times 10^{17} \text{ cm}^{-3}$ であり、 (100) 面のものである。 c-GaAs は硫酸 + 過酸化水素 + 水混合液中でエッチング後、純水で洗浄し、すみやかに堆積チャンバーに入れ、 $a\text{-Si:H}$ を堆積した。 $a\text{-Si:H}$ の堆積条件は、圧力 0.08 Torr 、堆積基板温度 250°C 、堆積速度約 30 \AA/min である。使用したガスは、 SiH_4 (水素希釈、20%)、 B_2H_6 (水素希釈、50 ppm) である。試料はいずれも、ボロンを添加した $a\text{-Si:H}$ を堆積したもので、ボロンの添加量は、試料 29 で $\text{B}_2\text{H}_6/\text{SiH}_4 = 6 \times 10^{-5}$ 、試料 30 で $\text{B}_2\text{H}_6/\text{SiH}_4 = 5 \times 10^{-4}$ 、試料 31 で $\text{B}_2\text{H}_6/\text{SiH}_4 = 5 \times 10^{-3}$ である。電極は、 Au を圧力 $2 \times 10^{-6} \text{ Torr}$ 、室温で蒸着したものである。これらの試料を用い 296 K から 353 K まで温度を変化し $I-V$ 特性を測定した。

図 7-6 に各試料の 296 K における、 $I-V$ 特性を示す。黒印は $n\text{-c-GaAs}$ 側に正電圧を印加した逆方向、白印は負電圧を印加した順方向である。特性は、良好な整流性を示し、また電流量が、 $a\text{-Si:H}$ へのボロン添加量を増加させるにつれ増加していることがわかる。試料 29 に見られる、折れ曲がり、は、たぶん $a\text{-Si:H}$ へのボロン添加量が少ないため、 Au とオーミックが良好に取れなかったものと考えられる。すなわち、オーミックが良好でないため、障壁が存在し、そのため、電流が押えられた特性となっているものと考えられる。

図 7-7 に $I-V$ 特性の温度依存性を示す。(a) は試料 30、(b) は試料

SAMPLE No.	CRYSTALLINE GaAs	AMORPHOUS SILICON	ELECTRODE
29	n GaAs CARRIER CONCENTRATION $4 \times 10^{17} \text{ cm}^{-3}$	i-a-Si:H (8000Å) 6×10^{-5}	Au
30		p-a-Si:H (8000Å) 5×10^{-4}	
31		p ⁺ -a-Si:H (8000Å) 5×10^{-3}	

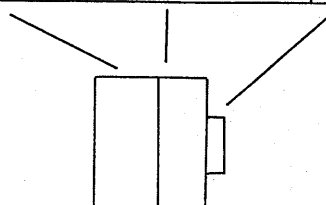


図 7 - 5 試料の構造図。

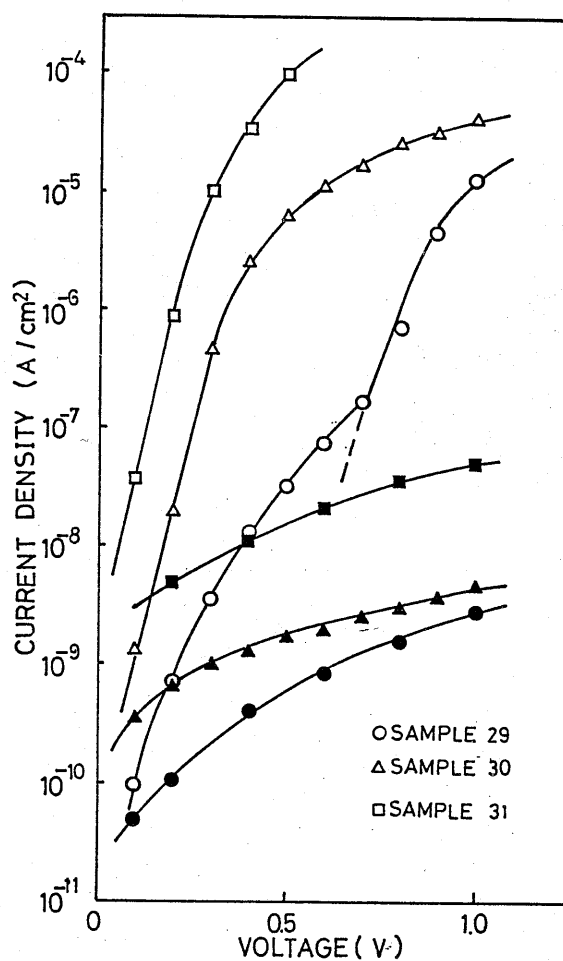


図 7 - 6 試料 29 ~ 31 の I - V 特性。白印は順方向、黒印は逆方向を示す。

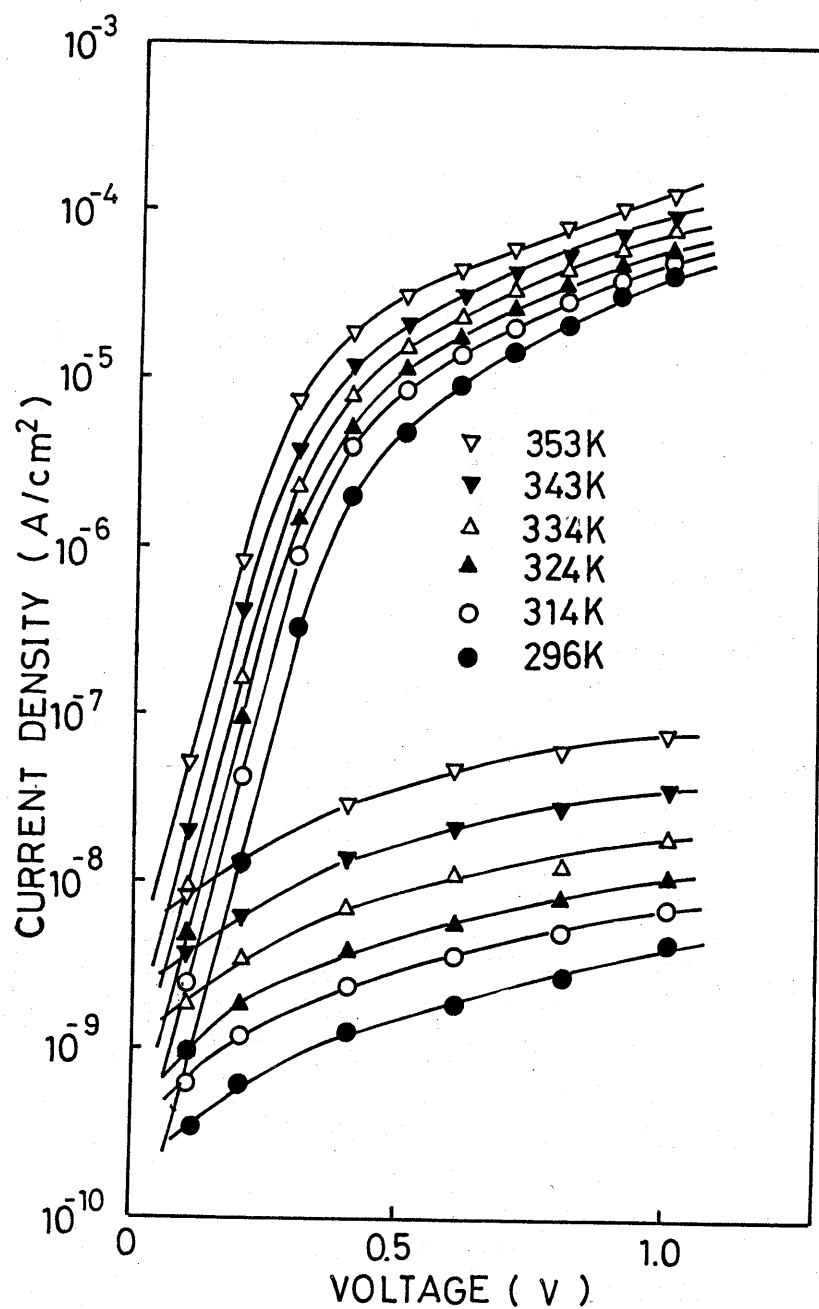


図7-7 (a) 試料30のI-V特性の温度依存性。

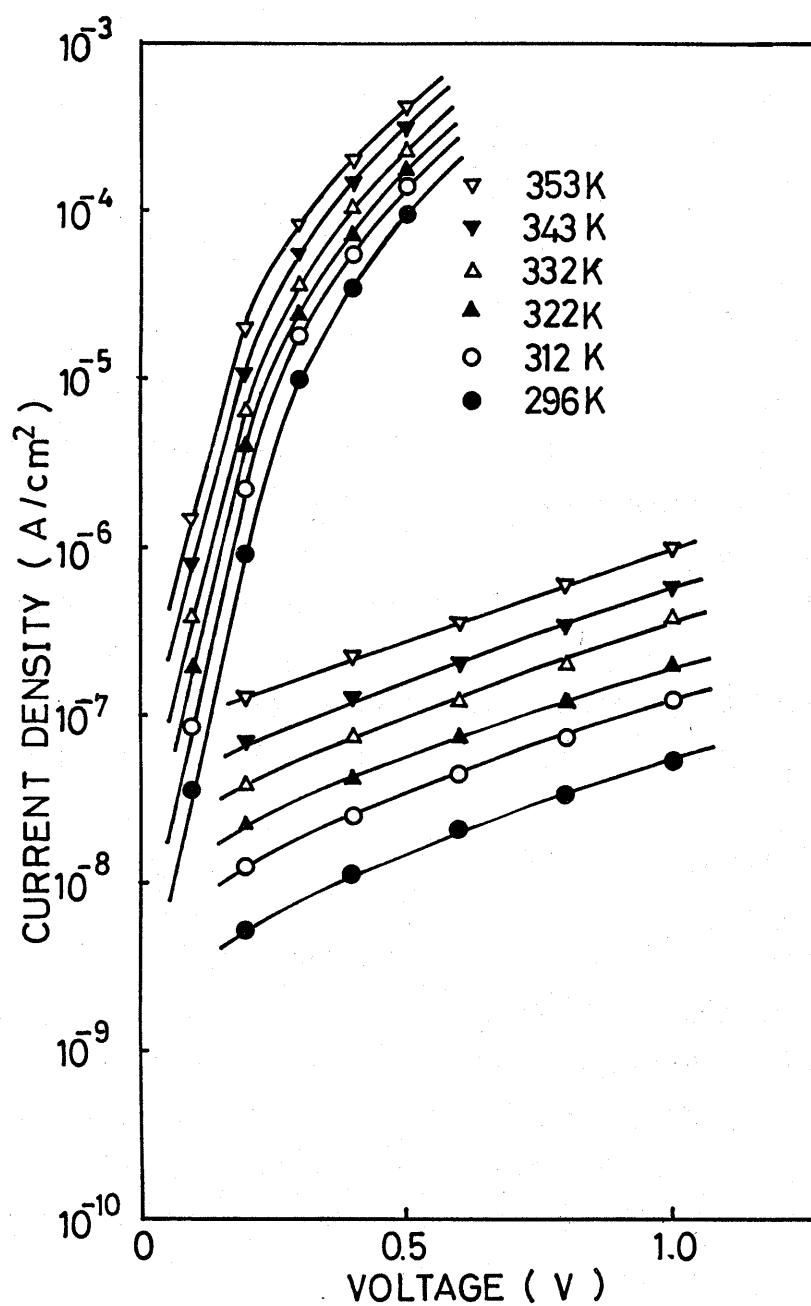


図7-7 (b) 試料31のI-V特性の温度依存性。

31の結果である。この図から明らかなことは、順方向では約0.3V以下で電流は電圧のexponentialに比例しており、またその傾きは、測定温度によらず一定となっていることである。このことは、この領域において電流は、トンネル電流によって支配されていることを示している。

これらの結果より、 $n\text{-c-GaAs}/p\text{-a-Si:H}$ ヘテロ接合はこの測定範囲においては、 $n\text{-c-Si}/p\text{-a-Si:H}$ ヘテロ接合と同様トンネル電流が支配的であることがわかった。

§ 7. 4 $a\text{-Si:H}/c\text{-Ge}$ ヘテロ接合

6章で述べたように $a\text{-Si:H}/c\text{-Si}$ ヘテロ接合を用いることにより、800TV本以上の高解像度の画像が得られ、単結晶を用いても、 $a\text{-Si:H}$ とヘテロ構造とすることにより、撮像デバイスへ応用可能なことがわかった。このことは、種々のバンドギャップを持つ単結晶と $a\text{-Si:H}$ をヘテロ構造とすることにより、種々の波長に感度を持つ撮像デバイスが作製可能なことを示している。そこで、近年特に需要の高まっている、赤外用撮像デバイスへの可能性を探る目的で $a\text{-Si:H}/c\text{-Ge}$ ヘテロ接合を作製し、ヘテロ接合特性を測定した。

図7-8に実験に使用した試料の構造図を示す。使用した $c\text{-Ge}$ は n 型で、抵抗率は $2\sim4\Omega\cdot\text{cm}$ であり、(111)面のものである。 Ge ウエハーは、硝酸+弗酸+酢酸+臭素混合液中でエッチング後、純水で洗浄し、すみやかに堆積チャンバーに入れ、 $a\text{-Si:H}$ を堆積した。 $a\text{-Si:H}$ の堆積条件は、圧力 0.04 Torr 、堆積基板温度 250°C 、堆積速度約 $60\text{ \AA}/\text{min}$ 、使用したガスは、 SiH_4 (100%)、 B_2H_6 (水素希釈、180ppmまたは1%)である。試料32は、まず $p\text{-a-Si:H}$ ($\text{B}_2\text{H}_6/\text{SiH}_4 = 1 \times 10^{-4}$)を堆積し、その後電極とオーミックを形成するため、 $p^+\text{-a-Si:H}$ (6×10^{-3})を堆積したもの、試料33は、 $p\text{-a-Si:H}$ (1×10^{-3})を堆積し、その後 $p^+\text{-a-Si:H}$ (6×10^{-3})を堆積したものである。膜厚は $p\text{-a-Si:H}$ で $1\mu\text{m}$ 、 $p^+\text{-a-Si:H}$ で 900 \AA である。試料34は、 $p^+\text{-a-Si:H}$ (6×10^{-3})を $1\mu\text{m}$ とオーミックのための $p^+\text{-a-Si:H}$ (6×10^{-3})を 900 \AA 、合わせて $p^+\text{-a-Si:H}$ (6×10^{-3}) $1.09\mu\text{m}$ 堆積したものである。電極は、 Au を圧力 $2 \times 10^{-6}\text{ Torr}$ 、室温で蒸着したものである。これらの試料を用い、 $C-V$ 、 $I-V$ 、分光感度特性について測定した。

図7-9に各試料の 300 kHz で測定した $C-V$ 特性を示す。図は、(3-10)式に従い、 $c\text{-Ge}$ の空乏層容量のみをプロットしたもので、図の横軸は、 n

SAMPLE No.	CRYST. Ge	AMORPHOUS	SILICON	E.R.
32	n Ge	p 1×10^{-4} (1 μ m)	p ⁺ a-Si:H	Au
33	2~4 Ω cm	p 1×10^{-3} (1 μ m)	6 $\times 10^3$	
34		p ⁺ 6 $\times 10^{-3}$ (1 μ m)	900 \AA	

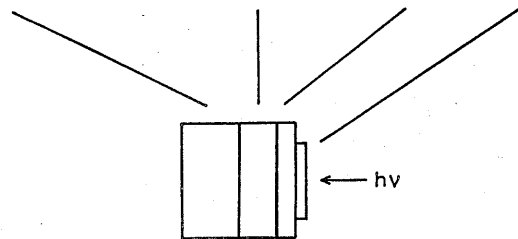


図 7 - 8 試料の構造図。

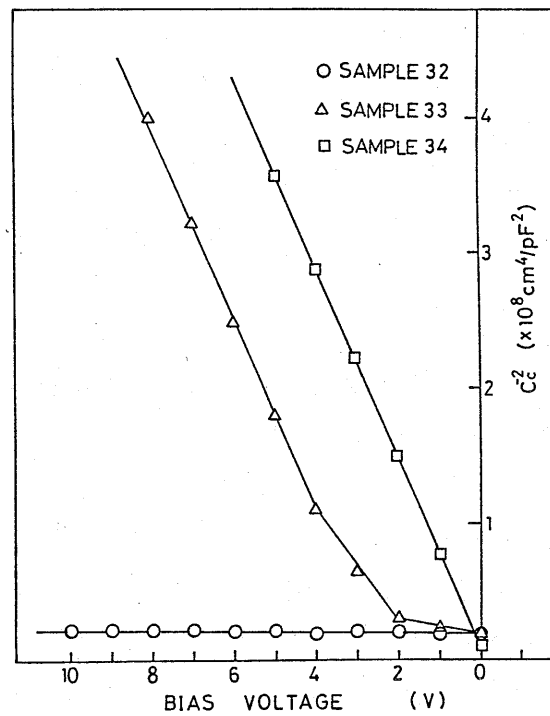
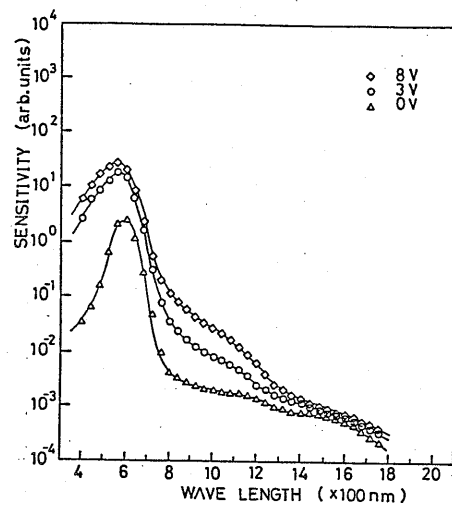


図 7 - 9 c - G e の空乏層容量の逆方向電圧依存性。

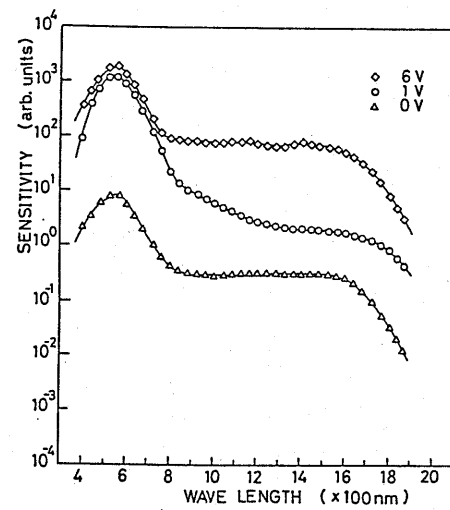
c-Geに正電圧を印加した、逆方向電圧、縦軸は $1/Cc^2$ である。図7-9から明らかなように、 1×10^{-4} ボロン添加の試料32では、印加電圧に対して $1/Cc^2$ が変化せず、c-Ge側に空乏層が広がらないことがわかる。 1×10^{-3} ボロン添加の試料33では、約2Vまで、ほとんど $1/Cc^2$ が変化しないが、その後徐々に変化し、約4Vからよく変化していることがわかる。 6×10^{-3} ボロン添加の試料34では、0Vから $1/Cc^2$ がよく変化している。なお、試料33の4V以上や試料34の $1/Cc^2$ の傾きから求めた不純物濃度は、基板に用いたc-Geの不純物濃度（約 $1 \times 10^{15} \text{ cm}^{-3}$ ）に一致している。このように、c-Geの不純物濃度がa-Si:Hの局在単位密度より小さいにもかかわらず、ボロン添加量がある値にならないと、c-Ge側に空乏層が広がらず、また $1/Cc^2$ の傾きが小さな（見掛け上不純物濃度の多い）領域が存在することは、a-Si:H/c-Siヘテロ接合の試料9～11において見られた結果（図3-15参照）と同様であり、このことはa-Si:H/c-Ge接合界面のGe側に欠陥準位が存在していることを示している。そして、a-Si:H/c-Siヘテロ接合の場合、欠陥準位の発生は、主に水素希釈量の多い SiH_4 や B_2H_6 から接合を作製した場合に起こり、100% SiH_4 を用いた場合には、 10^6 台以下のボロン添加でもc-Si側に空乏層が広がったのであるが（実際、試料32を作製する際、同時に作製したc-Si基板を用いた試料（ボロン添加量は 1×10^{-4} ）では、用いたc-Siの不純物濃度の傾きでc-Si側へ空乏層が広がった。）、100% SiH_4 を用いているにもかかわらず、Geの場合、 10^3 台以上のボロン添加が必要なことは、c-Geの表面がc-Siより損傷を受け易いことを示している。

上記で示したように、c-Geの表面はc-Siより損傷を受け易いことがわかったが、a-Si:H/c-Geヘテロ接合で実際、赤外感度が得られているものかどうかを確かめるために、分光感度特性について測定した。図7-10に分光感度測定の結果について示す。（a）は試料32、（b）は試料33、

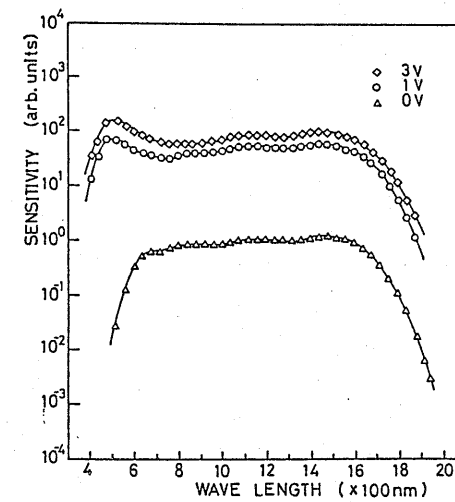
（c）は試料34の測定結果である。図中の電圧は、n c-Ge側に正電圧を印加した、逆方向電圧である。光はa-Si:H側から照射しているため、約700nm以下の短波長は、主にa-Si:H側の感度、長波長はc-Ge側の感度と考えられる。c-Ge側に空乏層の広がらない試料32では、印加電圧を上昇しても、700nm以上の長波長感度はほとんど増加せず、a-Si:Hの感度のみが得られていることがわかる。主に、約4Vからc-Ge側に空乏層の広がる試料33では、0～1Vへと電圧を上昇するにつれ、長波長感度の増加は見られるが、1000nm以上で感度は徐々に落ちていることがわかる。一方6Vにすることにより、800～1500nmまでフラットな感度が得られてい



(a)



(b)



(c)

図7-10 逆方向光電流の波長依存性。光はa-Si:H側から入射。(a)は試料29、(b)は試料30、(c)は試料31の測定結果。

る。低い印加電圧から $c-Ge$ 側に空乏層のよく広がる試料 34 では、電圧の上昇につれ、 1600 nm までの $c-Ge$ 側の感度がよく得られていることがわかる。このことより、 $a-Si:H/c-Ge$ ヘテロ接合で $c-Ge$ 側の光感度（赤外感度）を得るためには、 $a-Si:H/c-Si$ 接合同様、 $c-Ge$ 側への空乏層の広がりが必要であることがわかった。

最後に、撮像デバイスへの応用において重要な逆方向の暗電流特性について示す。図 7-11 はその結果である。白印は $a-Si:H/c-Ge$ 接合、黒印は抵抗率 $0.6 \sim 1.2 \Omega \cdot \text{cm}$ の $c-Si$ 上に試料 34 と同じ $a-Si:H$ を堆積した、 $a-Si:H/c-Si$ 接合の結果である。 1×10^{-4} ボロン添加の試料 32 では、逆方向暗電流は印加電圧 5 V で 100 nA/cm^2 程度であるが、 1×10^{-3} ボロン添加することにより、電流は急激に増加することがわかる。 6×10^{-3} ボロン添加した、 $a-Si:H/c-Si$ 接合では、 500 nA/cm^2 程度に押えられていることを考えると、このことから、 $a-Si:H/c-Ge$ 接合は $a-Si:H/c-Si$ 接合より界面の状態が良好でないことがわかる。また、低い暗電流に押えるためには、 $a-Si:H$ へのボロン添加量を少なくしなければならないが、ボロン添加量を少なくすれば、 $c-Ge$ 側に空乏層が広がらず、赤外感度が得られなくなるため、撮像デバイスや赤外センサーに $a-Si:H/c-Ge$ 接合を応用するためには、低いボロン添加量で $c-Ge$ 側に空乏層が広がる界面の状態が良好な接合を得る必要があることがわかった。

以上 $a-Si:H/c-Ge$ ヘテロ接合特性を測定することにより、 $c-Ge$ は $c-Si$ より、表面の損傷を受け易く、良好な接合を得るためには、特別な工夫が必要であることがわかった。

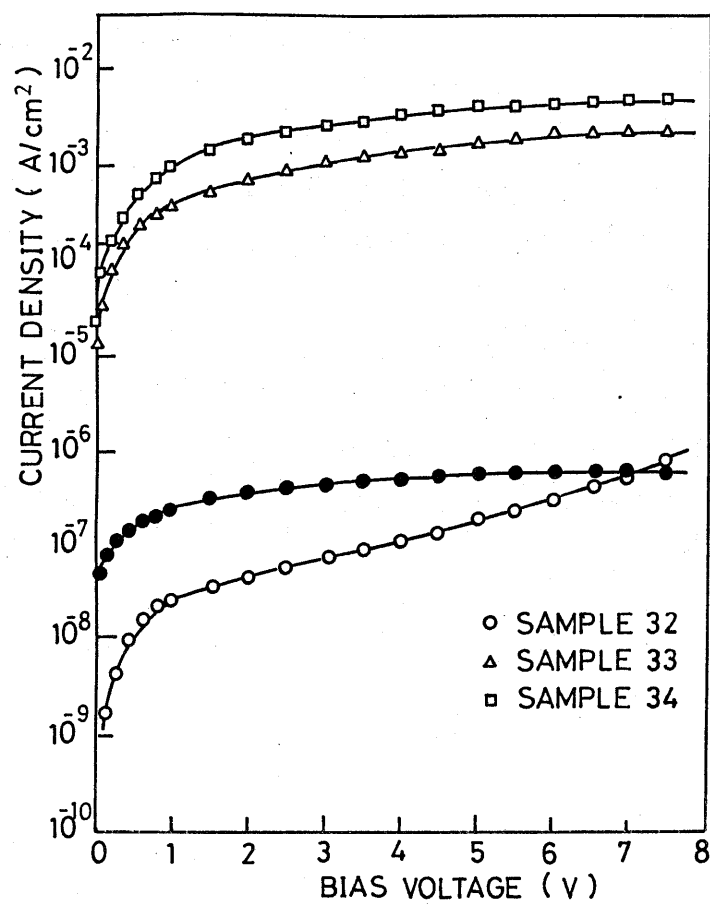


図7-11 a-Si:H/c-Geヘテロ接合の逆方向I-V特性。黒印はa-Si:H/c-Siヘテロ接合でボロン添加量は 6×10^{-3} の場合。

参考文献

- 1) H. Mimura, S. Kajiyama, M. Nogami and Y. Hatanaka: Jpn. J. Appl. Phys. 24 (1985) L717.
- 2) H. Mimura and Y. Hatanaka: Jpn. J. Appl. Phys. 24 (1985) L355.
- 3) 矢島、三村、畑中: 信学技報 ED86-81 (1986) 7.
- 4) K. Okuda, H. Okamoto and Y. Hamakawa: Jpn. J. Appl. Phys. 22 (1983) L605.
- 5) N. Nakayama, H. Matsumoto, K. Yamaguchi, S. Ikegami and Y. Hioki: Jpn. J. Appl. Phys. 15 (1976) 2281.
- 6) 野上、三村、前井、北浜: テレビ学会全国大会 (1983) 29.
- 7) L. Otero: Thin Solid Films 49 (1978) 3.
- 8) Y. Hatanaka, Y. Tomita, H. Mimura and M. Nogami: Jpn. J. Appl. Phys. 25 (1986) L909.

第8章 結論

c-Si/a-Si:Hヘテロ接合を作製し、その光電気的特性を測定し、またこの接合を撮像デバイスへ応用することにより、次の結論を得た。

(1) 内部電子放出法により、c-Si/a-Si:Hの接合界面に生じるエネルギーバンドの不連続を求め、伝導帯側の不連続0.09 eV、価電子帯側の不連続0.71 eVを得、バンドの不連続は主に価電子帯側にあることがわかった。

(2) c-Si/a-Si:Hヘテロ接合の順方向電流輸送機構は、低い印加電圧領域では、c-Si/a-Si:H接合界面の特性であるトンネル電流で、その電流は、c-Si側からa-Si:Hのギャップ内準位への電子のトンネルに対し、a-Si:H側の正孔のその準位への捕獲、再結合によるものであることがわかった。高い印加電圧領域では、a-Si:Hのバルクの特性である空間電荷制限電流で、その電流は、c-Siからa-Si:Hへ注入される電子と、 p^+ a-Si:Hまたは電極から注入される正孔の二つのキャリアーによるものであることがわかった。

(3) c-Si/a-Si:Hヘテロ接合の逆方向特性は、接合界面特性に非常に影響を受ける。そして、逆方向電流輸送機構は、接合界面に欠陥準位が多い場合は、欠陥準位を通しての、発生-再結合(g-r)電流で、接合界面に欠陥準位が少ない場合は、欠陥準位を通してのg-r電流は減少し、主にc-Si及びa-Si:Hの空乏層の発生電流であることがわかった。また、このことより撮像デバイスへの応用等において重要な、低い逆方向暗電流を得るには、界面の欠陥準位を減少させることが必要であることがわかった。

(4) c-Si/a-Si:Hヘテロ接合の光感度特性(c-Siで光励起された正孔のa-Si:Hへの注入量)は、c-Si側への空乏層の広がりや密接に関係があり、高い光感度を得るためには、c-Si側への空乏層の広がりが必要であることがわかった。また、界面の欠陥準位が少ないほど、高い光感度が得られることがわかった。

(5) c-Si/a-Si:Hヘテロ接合の、a-Si:H側から光を入射した場合の分光感度特性より次のことがわかった。界面に欠陥準位が多い場合には、a-Si:H側への少ないボロン添加量では、a-Si:Hのみの感度が、多いボロン添加量では、c-Siのみの感度が得られる。界面に欠陥準位が少ない場合には、少ないボロン添加量でa-Si:Hとc-Siの両方の感度が得られる。このことより、撮像デバイスへの応用等において、広い分光感度特性を得るためには、界面の欠陥準位を減少させることが必要であることがわかった。

(6) $a\text{-Si:H:F}/c\text{-Si}$ ヘテロ接合を作製し、主に光過渡応答特性について検討した。結果、 $a\text{-Si:H:F}/c\text{-Si}$ ヘテロ接合は $a\text{-Si:H}/c\text{-Si}$ ヘテロ接合より、速い光過渡応答性を示し、また逆方向光電流の飽和が低電圧で起こることがわかった。そして、この効果の主な要因は、 $a\text{-Si:H:F}$ 膜の堆積の際に導入する SiF_4 ガスの $c\text{-Si}$ の native oxide 膜のエッチング作用であることがわかった。さらに、 $a\text{-Si:H}(:\text{F})/c\text{-Si}$ ヘテロ接合を用い、空間電荷制限電流法により、 $a\text{-Si:H}$ 及び $a\text{-Si:H:F}$ 膜の価電子帯側の状態密度を求めた。結果、 $a\text{-Si:H:F}$ 膜の方が $a\text{-Si:H}$ 膜より、価電子帯側の裾において、状態密度が改善されている結果を得た。

(7) 400°C 以上の高温で作製した、 $a\text{-Si:H}$ 膜をダイオードアレイを持つ Si ターゲットの半絶縁膜に応用した。結果、 $a\text{-Si:H}$ 膜を半絶縁膜として持つ、 Si ビジコンは解像度、暗電流、光電流、残像、 X 線防御効果などの諸特性においては、従来のものと変わることなく、耐熱性においては、はるかに優れたものであることがわかった。

(8) 界面の欠陥準位を減少させる方法を用い、 $a\text{-Si:H}/c\text{-Si}$ ヘテロ接合を作製し、この接合をダイオードアレイのない Si ビジコンターゲットに応用した。そして、それを 1 インチ撮像管に組み込み、撮像実験を行なうことにより次の結果を得た。中心部分の解像度 800TV 本以上、標準走査面積、及びターゲット電圧 6V で暗電流 10nA 、光電流 430nA/lux 、ブルーミング、焼き付けもなかった。これらの結果は、現在までに報告されているダイオードアレイのない Si ビジコンターゲットでは、最高のものであった。

$a\text{-Si:H}$ と $\text{poly } c\text{-CdTe}$ 、 $c\text{-GaAs}$ 、 $c\text{-Ge}$ とのヘテロ接合を作製し、その光電気的特性を測定することにより次の結果を得た。

(9) $a\text{-Si:H}/\text{poly } c\text{-CdTe}$ ヘテロ接合は、 $a\text{-Si:H}$ 、 $\text{poly } c\text{-CdTe}$ 両側に空乏層の広がる良好な接合が比較的簡単に作製でき、この接合は太陽電池、光センサー等に応用可能なことがわかった。また、 $a\text{-Si:H}/c\text{-GaAs}$ ヘテロ接合では、 $I\text{-V}$ 特性は良好な整流性を示し、順方向電流は、 $a\text{-Si:H}/c\text{-Si}$ と同様トンネル電流が支配的であることがわかった。さらに、 $a\text{-Si:H}/c\text{-Ge}$ ヘテロ接合では、 1600nm までの光感度が得られることがわかったが、 $c\text{-Ge}$ は $c\text{-Si}$ に比べ表面の損傷を受け易く、良好な接合を得るためには、特別な工夫が必要であることがわかった。

謝辞

本研究を進めるにあたり直接御指導、御激励下さいました電子工学研究所の畑中義式教授に心から感謝致します。

本論文をまとめるにあたり、適切な御意見と御助言を下さいました、工学部の今井哲二教授、野上稔教授、電子工学研究所の安藤隆男教授、助川徳三教授、山田祥二教授に深く感謝致します。

実験に使用した、薄くエッチングしたc-Siウエハー、Si diode array target、p⁺-c-Siウエハーは浜松ホトニクス(株)の御好意により提供されたものである。西田亮三博士、河合敏昭氏、山本晃永氏、中山雅夫氏に感謝致します。

SIMS測定は新日鉄(株)の河村和彦博士、RHEED測定は電子工学研究所の中西洋一郎博士及び荒川富行氏に測定していただきました、感謝致します。

本研究の遂行に当たり、a-Si:Hの堆積に関し、通産省電子技術総合研究所(電総研)の松田彰久博士、中国科学院長春光学精密機械研究所の曾柏川氏、光学測定に関し、電子工学研究所の斎藤順雄博士、順方向電流輸送機構に関し、電総研の松浦秀治氏、チェコスロバキア科学アカデミーのVáclav Šmíd博士、逆方向電流輸送機構に関し、NTT厚木研究所の菅田孝之博士及び雨宮好仁博士を始めとする皆様、工学部福家俊郎助教授、HOT WALL法に関し、工学部藤安洋教授など数多くの方々から、有意義な御助言及び御議論を賜り、研究の遂行に非常に役立ちました。これらの方々に、感謝致します。

また、a-Si:H膜の基礎特性測定に関し、犬塚善久氏、琴岡義久氏、広瀬圭二氏、浅井義裕氏、深沢淳氏、富田康弘氏、a-Si:H/c-Siヘテロ接合に関し、藤谷明宏氏、佐藤元彦氏、川井信太郎氏、a-Si:Hの半絶縁膜への応用に関し野中幹夫氏、CdTe膜の成長に関し、梶山重寿氏、岡本徹氏、a-Si:H/c-Geヘテロ接合に関し、矢島貴史氏、英文論文に関し、Scott Meikle氏に協力していただきました、また、畑中研究室の皆様や電子工学研究所、工学部の皆様にも実験その他において多大に協力していただきました、感謝致します。

最後に、実験の便宜を図っていただいた、電子工学研究所技官の青山満氏、上野博真氏、百瀬与志美氏に感謝致します。

本研究に関する発表論文リスト

1. 論文

- (1) H. Mimura and Y. Hatanaka
"Optoelectrical Properties of Amorphous-Crystalline Silicon Heterojunctions"
Appl. Phys. Lett. 45 (1984) 452.
- (2) H. Mimura, Y. Hatanaka and M. Nogami
"Amorphous Silicon Resistive Sea for Silicon Vidicon Targets"
Jpn. J. Appl. Phys. 24 (1985) 183.
- (3) H. Mimura and Y. Hatanaka
"Electrical Properties of p-Type Hydrogenated Amorphous Silicon - n-Type Crystalline Gallium Arsenide Heterojunctions"
Jpn. J. Appl. Phys. 24 (1985) L355.
- (4) H. Mimura, S. Kajiyama, M. Nogami and Y. Hatanaka
"Optoelectrical Properties of Hydrogenated Amorphous Silicon - Polycrystalline Cadmium Telluride Heterojunctions"
Jpn. J. Appl. Phys. 24 (1985) L717.
- (5) Y. Hatanaka, Z. B. Chuang and H. Mimura
"Soft X-ray Image Sensor Using Hydrogenated Amorphous Silicon"
Jpn. J. Appl. Phys. 24 (1985) L129.
- (6) H. Mimura and Y. Hatanaka
"A New Silicon Vidicon Target Using an Amorphous-Crystalline Silicon Heterojunction"
Extended Abstracts of the 17th Conference on Solid State Devices and Materials, Tokyo, 1985, pp.115.
- (7) Y. Hatanaka, Y. Tomita, H. Mimura and M. Nogami
"X-ray Imaging Sensor Using Polycrystalline Cadmium Telluride - Hydrogenated Amorphous Silicon Heterojunctions"
Jpn. J. Appl. Phys. 25 (1986) L610.
- (8) H. Mimura and Y. Hatanaka
"Reverse Current Characteristics of Hydrogenated Amorphous Silicon - Crystalline Silicon Heterojunctions"
Jpn. J. Appl. Phys. 26 (1987) pp.115.

(9) H. Mimura and Y. Hatanaka

"The Use of Amorphous-Crystalline Silicon Heterojunctions for the Application to an Imaging Device"

J. Appl. Phys. (1987) March (in press)

(10) H. Mimura and Y. Hatanaka

"Energy Band Discontinuities in a-Si:H/c-Si Heterojunctions Measured by Internal Photoemission"

Appl. Phys. Lett. (1987) February (in press)

2. 参考論文

(1) 畑中、三村、青山

非晶質シリコンを用いた高精細撮像デバイス

静大電研報告 20 (1985) 91.

(2) 三村、畑中

内部電子放出法によるa-Si:H/c-Si ヘテロ接合におけるバンドの不連続測定

静大電子科研報告 (1987) March (in press)