

科学研究費助成事業 研究成果報告書

平成 28 年 6 月 21 日現在

機関番号：13801

研究種目：基盤研究(B) (一般)

研究期間：2013～2015

課題番号：25286068

研究課題名(和文) SOI MOSFET単一フォトン検出器の高性能化に関する研究

研究課題名(英文) Study on performance improvement of SOI MOSFET single-photon detector

研究代表者

猪川 洋 (Inokawa, Hiroshi)

静岡大学・電子工学研究所・教授

研究者番号：50393757

交付決定額(研究期間全体)：(直接経費) 14,400,000円

研究成果の概要(和文)：低ダーク・カウント(室温動作)、複数フォトンが同時入射した際のフォトン数分解能、低電圧動作などの優れた特徴を持つSOI MOSFET単一フォトン検出器を実用的なものとするために、受光面積、量子効率、動作速度などの観点で性能向上を図り、以下の成果を得た。(1) SPアンテナによる受光面積の拡大と量子効率の向上、(2) 基板バイアス制御によるノイズ低減とホール寿命短縮、(3) 出力信号シミュレーションと信号処理方式の検討による高速動作に対する要求条件の明確化と、実時間デジタル信号処理の実現、(4) RF反射法による高速読み出しの実現、(5) FinFETによる世界初のフォトン検出と量子効率の改善。

研究成果の概要(英文)：SOI MOSFET single-photon detector features low dark count at room temperature, photon-number resolution when multiple photons enter at the same time, and low-voltage operation. In order to make the detector practical, performances are improved from the view points of light receiving area, quantum efficiency, and operation speed, and the following results are attained. (1) Increase of the light receiving area and quantum efficiency by the use of surface plasmon (SP) antenna, (2) Reduction of noise and hole lifetime by the substrate bias control, (3) Clarification of the requirements for high-speed operation through the output signal simulation and the investigation of signal processing method, and the realization of the real-time digital signal processing, (4) Realization of fast read out by RF reflectance method, and (5) World first demonstration of photon detection and the improved quantum efficiency by the use of FinFET.

研究分野：ナノエレクトロニクス

キーワード：単一フォトン検出器、ホール寿命、最大カウント・レート、ダーク・カウント、表面プラズモンアンテナ、FinFET、単電子トランジスタ

1. 研究開始当初の背景

単一フォトン検出器は、単一分子蛍光測定、LIDAR、量子暗号鍵配送、線形光学量子計算などの近年進展の著しい多くの用途に使用されている[1]。従来の単一フォトン検出器としては、光電子増倍管(PMT)、アバランシェフォトダイオード(APD)に代表される半導体検出器、SNSPDやTESなどの超伝導検出器などがあるが、何れにも一長一短があり高い量子効率、少ないダーク・カウント、高いタイミング分解能や最大カウント・レートなどを同時に高いレベルで満足し、室温で動作する検出器は無かった。特に、複数のフォトンが同時入射した際にフォトン数を分解して計数できる能力(フォトン数分解能)は、線形光学量子計算や一部の量子暗号鍵配送で必要とされているが、TESなどの低温で動作する限られた検出器でしか実現できていない。APDなど他の検出器でもフォトン数分解能を得る試みがあり、ある程度の成功を収めているが必ずしも充分では無い。

2. 研究の目的

低ダーク・カウント(室温動作)、複数フォトンが同時入射した際のフォトン数分解能力、低電圧動作などの優れた特徴を持つ SOI MOSFET 単一フォトン検出器(図 1)の動作を詳細に解析し、表面プラズモン(SP)アンテナなどの新しい技術と組み合わせることによって、従来の PMT や APD など凌駕する性能を持った単一フォトン検出器を得ることを目的とする。具体的には、最大の特徴である低ダーク・カウント($\sim 10^{-2} \text{ s}^{-1}$)とフォトン数分解能を活かしつつ、従来の検出器と比肩しうる受光面積、量子効率、動作速度を実現する。これにより、単一フォトン検出器の用途拡大を図り、使用機器の性能を飛躍的に向上させることを目指す。

3. 研究の方法

上述の通り SOI MOSFET 単一フォトン検出器には受光面積、量子効率、動作速度の3つの課題があり、以下の方法で取り組んだ。受光面積の拡大は、下層ゲートと n^+ S/D の間のオフセット領域(図 1 参照)を拡大することによって達成できる。量子効率の向上は上層ゲートを取り除い

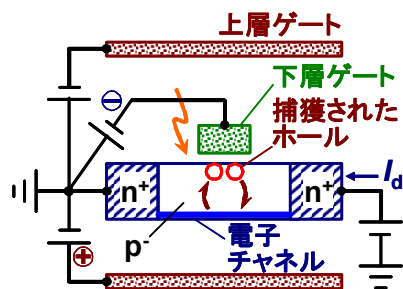


図1 SOI MOSFET 単一フォトン検出器の断面構造。

たり、上層・下層ゲートを光透過率の高い材料に変えたり、光を吸収する SOI 層を厚くするなどのデバイス構造の改良で達成できる。また、SP アンテナを利用して小さな面積・体積の SOI MOSFET に集光することで更に高い量子効率を得られる。

動作速度は光照射によって発生したホールを検出する際の、検出可能な最小電荷量 δQ で制限される。さらに δQ は出力信号(ドレイン電流)中のノイズと電荷検出感度(単位電荷に対するドレイン電流変化)の比で決まる。その他、出力信号を増幅したり信号処理したりする電子回路の性能も重要である。SOI 中のホール寿命も動作速度に影響を与える。具体的な改善方法は、動作条件の最適化、デバイス構造の改良、増幅器や信号処理装置の性能向上などである。

4. 研究成果

(1) SP アンテナによる受光面積の拡大と量子効率の向上

SOI 層のオフセット領域を広げると SOI 層はスラブ型光導波路として働き、導波路中の伝播波長が格子状 SP アンテナのピッチと一致するとアンテナからの散乱光が高い効率で SOI 層に吸収される。図 2 に 100 nm の SOI 層上に 100 nm の SiO_2 層を隔てて Al から成る SP アンテナを設置した場合の量子効率の改善効果を示す。例えば格子ピッチ $p=300 \text{ nm}$ の場合には、波長 700 nm において量子効率 26% を達成しており、アンテナ無しの場合と比べて 15 倍に改善している。アンテナ寸法は $50 \mu\text{m} \times 50 \mu\text{m}$ で、広いオフセット領域にも対応している。

SP アンテナに光を斜めに入射すると、アンテナ周辺の媒質の屈折率に対応して量子効率のピーク波長が変化するため、高感度な屈折率測定ができることが見出された。単一フォトン検出による屈折率測定につながるユニークな成果である。

(2) 動作条件の最適化によるノイズとホール寿命の制御

ドレイン電流ノイズ・スペクトルの基板バイアス依存性を評価したところ、基板バイア

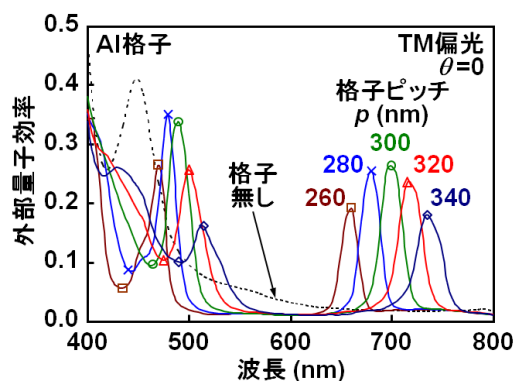


図2 格子状SPアンテナによる量子効率の改善。

スの絶対値が大きくなる条件でノイズが増加し、スペクトルは $1/f^2$ に漸近する特異なローレンツ型となることを見出した(図3)。SOI層中の結晶欠陥によりキャリアの発生・再結合ノイズが生じていると推定される。

ホール寿命も大きな基板バイアス依存性を持ち、チャネル垂直方向の電界の増加に伴って寿命が長くなり蓄積されるホール数も増加することが見出された。ホール数は最大5個の蓄積が確認できたが飽和傾向は示さなかった。ノイズの少なさとホール寿命の短さの観点で0V付近の基板バイアスが好ましいとの結論が得られた。

(3)動作速度の向上を目指した出力信号シミュレーションと信号処理方式の検討

動作速度の指標となる最大カウント・レートは、出力信号を処理してフォトン入射によって発生したホールを計数した際に、計数誤り率が予め定めた値(例えば10%)に達するカウント・レートとして定義され、信号を取り扱う周波数帯域幅(BW)や信号処理の方式に依存する。一方、BWが広がるとノイズが増えダーク・カウントが増加するため、最大カウント・レートとダーク・カウントはトレード・オフ関係にある。このトレード・オフ関係を改善するためには、検出器の出力信号を大きくしノイズを減らす必要がある。すなわち検出可能な最小電荷量 δQ を改善する必要がある。

δQ に対する具体的な要求条件を明らかにするために、様々なフォトン入射レートに対してノイズを含んだ出力信号をシミュレーションで発生し、フォトン数分解能力に対応する新たに考案した信号処理方式で処理して最大カウント・レートとダーク・カウントを求めた(図4)。

現状の最大カウント・レートはダーク・カウント 0.02 s^{-1} に対して 300 s^{-1} 程度であるが、電荷計として報告されている最高の性能 $\delta Q = 10^{-5} \text{ e}/\sqrt{\text{Hz}}$ [2] が得られれば、それぞれ 0.01 s^{-1} と 7.6 Ms^{-1} が達成でき、現行のPMTやAPDに比べて最大カウント・レートは同等でダーク・カウントは3~4桁低い画期的な性能となる。 δQ の改善にはMOSFETの微細化や、SOI

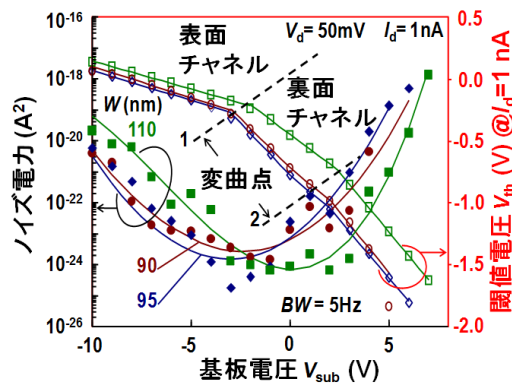


図3 MOSFET単一フォトン検出器におけるノイズ電力と閾値電圧の基板電圧依存性。

MOSFETと構造・作製工程が類似するSi単電子トランジスタの利用が有望である。

以上の検討ではソフトウェアによって信号処理を行ったため、SOI MOSFET単一フォトン検出器の複雑な信号を実時間で処理することはできなかったが、デジタル信号処理用のハードウェアを利用することで処理が可能になった。

(4)RF反射法による高速読み出しの検討

SOI MOSFET単一フォトン検出器の動作速度は最終的には δQ で決まるが、読み出し回路の周波数特性によっても制限される。現状では出力信号(ドレイン電流)は1nA程度と小さく、接続されたケーブル容量の充放電に要する時間により動作周波数がkHzオーダーに制限されている。この問題を回避するひとつの方法としてRF反射法による高速読み出しを検討した。本方法では単一フォトン検出器をLC共振回路に組み込み、MOSFETチャネル抵抗の変化をRF信号の反射率の変化として検出するためケーブル容量の影響を受けずに信号を読み出すことができる。検討の結果、信号周波数3MHzにおいて $\delta Q = 1.7 \times 10^{-3} \text{ e}/\sqrt{\text{Hz}}$ を達成することができた。

(5)FinFETによる世界初のフォトン検出と量子効率の改善

FinFETは薄い板状のSi層の周りをゲート電極が囲むMOSFETで、顕著な短チャネル効果を生じることなくゲート長を微細化できるため δQ の改善と動作速度の向上が期待できる。実際、Fin厚さ50nm、Fin高さ40nmのFETを評価したところを、ゲート長50nmにおいても正常に動作し、世界で初めてフォトン検出ができることを確認した。しかし、電荷検出感度は数10%の改善にとどまり、雑音の増加率の方が大きかったため、 δQ の改善と動作速度の向上は達成できなかった。

また、本FETにおいては上層ゲートが不要なため、波長400nmにおける量子効率が9%に向上する副次的な成果が得られた。この値は、オフセット領域の無い平面構造のSOI MOSFETに比べて7倍大きい。

加えて、FinFET中のホール寿命は平面構造のSOI MOSFETに比べて1桁程度短く高速動

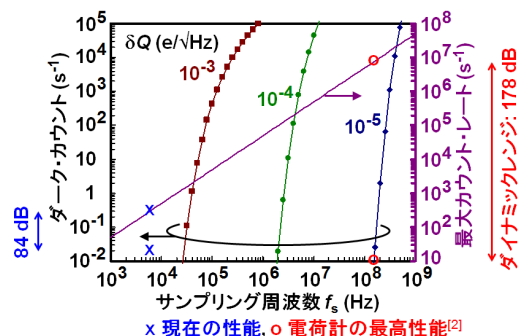


図4 検出可能な最小電荷量 δQ をパラメータとした、最大カウント・レートとダーク・カウントのサンプリング周波数依存性。

作 (最大カウント・レートの向上) の観点では好ましいことも分かった。

<引用文献>

[1] R. P. Mirin, et al., IEEE Photonics Journal, Vol. 4, No. 2, p. 629 (2012).

[2] R. J. Schoelkopf, et al., Science, Vol. 280, p. 1238 (1998).

5. 主な発表論文等

[雑誌論文] (計7件)

①H. Inokawa and Y. Takahashi, "Identification of Double Quantum Dots in Nanowire Devices by Single-Gate Sweeps," JJAP Conf. Proc., Vol. 4, pp. 011201_1-5, 2016. DOI: 10.7567/JJAPCP.4.011201 査読有

②M. Jo, T. Uchida, A. T.-Fukuchi, M. Arita, A. Fujiwara, Y. Ono, K. Nishiguchi, H. Inokawa and Y. Takahashi, "Fabrication and single-electron-transfer operation of a triple-dot single-electron transistor," J. Appl. Phys., Vol. 118, No. 21, pp. 214305_1-6, 2015. DOI: 10.1063/1.4936790 査読有

③H. Inokawa, M. Kawai and H. Satoh, "Analysis of RF Reflection Method for MOSFET Electrometer Fabricated by Standard Integrated-Circuit Technology," International Journal of ChemTech Research, Vol. 7, No. 3, pp. 1623-1627, 2015. <http://hdl.handle.net/10297/8101> 査読有

④D. S. C. Putranto, P. S. Priambodo, D. Hartanto, W. Du, H. Satoh, A. Ono, and H. Inokawa, "Effects of substrate voltage on noise characteristics and hole lifetime in SOI metal-oxide-semiconductor field-effect transistor photon detector," Optics Express, Vol. 22, No. 18, pp. 22072-22079, 2014. DOI: 10.1364/OE.22.022072 査読有

⑤D. S. C. Putranto, W. Du, H. Satoh, A. Ono, P. S. Priambodo, D. Hartanto, and H. Inokawa, "Analysis of Hole Lifetime in SOI MOSFET Single-Photon Detector," MAKARA Journal of Technology, Vol. 17, No. 1, pp. 7-10, 2013. DOI: 10.7454/mst.v17i1.1920 査読有

⑥H. Inokawa, H. Satoh, K. Kawakubo, and A. Ono, "Enhancement of SOI Photodiode Sensitivity by Aluminum Grating," ECS Trans., Vol. 53, No. 5, pp. 127-130, 2013. DOI: 10.1149/05305.0127ecst 査読有

⑦H. Satoh, K. Kawakubo, A. Ono, and H. Inokawa, "Material Dependence of Metal Grating on SOI Photodiode for Enhanced Quantum Efficiency," IEEE Photonics Technology Letters, Vol. 25, No. 12, pp. 1133-1136, Jun. 15, 2013. DOI: 10.1109/LPT.2013.2260138 査読有

[学会発表] (計15件)

①H. Inokawa, H. Satoh, A. Ono, and D. S. C. Putranto (招待講演), "Recent Progress in Photodetectors Based on Silicon-On-Insulator," Inter-

national Conference on Optoelectronics and Microelectronics Technology and Application (OMTA) 2014, pp. 6-7 (Tianjin, China, 2014. 11.12~14).

②H. Inokawa (招待講演), "SOI photodiode with surface plasmon antenna: from sensitivity enhancement to refractive index measurement for biosensing," 2014 IEEE International Conference on Semiconductor Electronics (ICSE2014), p. 29 (Kuala Lumpur, Malaysia, 2014.8.27~29, 2014).

③H. Inokawa, Y. Nakagami, D. S. C. Putranto, H. Satoh, A. Ono, P. S. Priambodo, and D. Hartanto, "Performance Estimation of SOI MOSFET Single-Photon Detector," The 12th International Conference on Global Research and Education (Inter-Academia 2013) p. 24 (Sofia, Bulgaria, 2013.9.23~27).

④D. S. C. Putranto, K. Endo, M. Masahara, H. Satoh, A. Ono, P. S. Priambodo, D. Hartanto, H. Inokawa "Analysis of Photoresponse in SOI FinFET," The 74th JSAP Autumn Meeting, 20a-C8-9 (Doshisha University, Kyotanabe, Japan, 2013.9.16-20)

⑤D. S. C. Putranto, H. Satoh, A. Ono, H. Inokawa, P. S. Priambodo, D. Hartanto, and W. Du, "Substrate Bias Effects on Noise and Minority Carrier Lifetime in SOI MOSFET Single-Photon Detector," Proc. 13th International Conference on QIR (Quality in Research) pp. 908-911 (Yogyakarta, Indonesia, 2013.6.25~28).

[産業財産権]

○出願状況 (計4件)

名称: 屈折率測定装置 (SP アンテナによる量子効率向上)

発明者: 猪川洋、佐藤弘明、小野篤史

権利者: 静岡大学

種類: 特許

番号: PCT/JP2016/53981

出願年月日: 2016.2.10

国内外の別: 国外

[その他]

ナノシステム集積化分野ホームページ

http://www.rie.shizuoka.ac.jp/?page_id=57

SOI MOSFET による単一フォトン検出 紹介

<http://www.oisc.shizuoka.ac.jp/cmsdesigner/dlfile.php?entryname=sangaku&entryid=00679&fileid=00000003&/zai15inokawa.pdf&disp=inline>

6. 研究組織

(1)研究代表者

猪川 洋 (INOKAWA, Hiroshi)

静岡大学・電子工学研究所・教授

研究者番号: 50393757

(2)研究分担者

佐藤 弘明 (SATO, Hiroaki)

静岡大学・電子工学研究所・助教

研究者番号: 00380113

小野 篤史 (ONO, Atsushi)
静岡大学・電子工学研究所・准教授
研究者番号：20435639