

GaAs静電誘導パワーデバイス製作技術に関する研究

メタデータ	言語: ja 出版者: 静岡大学大学院電子科学研究科 公開日: 2008-03-31 キーワード (Ja): キーワード (En): 作成者: 富田, 晃吉 メールアドレス: 所属:
URL	http://hdl.handle.net/10297/1263

氏名・(本籍)	富 田 晃 吉 (岡山県)
学位の種類	博 士 (工 学)
学位記番号	工博甲第 97 号
学位授与の日付	平成 6 年 3 月 23 日
学位授与の要件	学位規則第 4 条第 1 項該当
研究科・専攻の名称	電子科学研究科 電子応用工学専攻
学位論文題目	GaAs静電誘導パワーデバイス製作技術に関する研究

論文審査委員	(委員長)			
	教授	畑 中 義 式		
	教授	藤 安 洋	教授	福 家 俊 郎
	教授	助 川 徳 三	助教授	田 中 昭

論 文 内 容 の 要 旨

SIThy (Static Induction Thyristor) やBSIT (Bipolar-mode Static Induction Transistor) はバイポーラモードで動作する静電誘導 (SI) デバイスであり、高耐圧であると同時にオン抵抗が小さく低損失を兼ね備えたパワーデバイスとして高く評価されている。しかしキャリアライフタイムが比較的長いSiを用いたSIパワーデバイスはターンオフ時のスイッチング速度が遅くなり、従ってスイッチング損失が大きい。GaAsはSiに比較してキャリアライフタイムがはるかに短く、更に直接遷移型の半導体であることから、GaAs SIThyやBSITは高速スイッチング特性と優れた受発光特性を持つ新しいパワーデバイスとして期待できる。しかし、GaAsのプロセス技術はSiと比較するとはるかに遅れており、GaAs SIデバイスに関する報告も未だ数少ないのが現状である。

SIデバイスを実現する上で最も重要と考えられる問題は、デバイスの活性領域となる所要の純度の低不純物濃度層 (L層) を得る技術にある。しかし、GaAsのL層の成長に関してはまだ十分理解されているとは言えず、また高不純物濃度の基板上に低不純物濃度のエピタキシャル層を成長させる従来の技術では、所要の純度のL層を得ることは非常に困難である。

本論文では、新規デバイスとして有望なGaAs SIパワーデバイスを実現するための新しい製作技術の開発について述べる。

最初にSIデバイスの活性領域を形成するのに不可欠な高純度のL層の成長のため、液相エピタキシー (LPE) 法を用いてアンドープGaAsエピタキシャル成長をおこない、得られたLPE層の特性と各種成長条件との関係を解析した。その結果、長時間 (20時間) のH₂ベーキングによってO (oxygen) と考えら

れる残留ドナー不純物は成長溶液から除去されるが、この効果に対し700℃～950℃の範囲でベーキング温度による差は見られず、また900℃以上常の高温・長時間のH₂ベーキングではアクセプタ不純物となるSi (silicon) による成長溶液の汚染が増加することから、700℃の低温H₂ベーキングが成長溶液の純化に対し効果的であることがわかった。また成長温度の増加でSi汚染が無い場合に支配的な残留アクセプタ不純物となるC (carbon) の偏析係数は増加し、Oと考えられる残留ドナー不純物の偏析係数は減少することがわかり、これらの結果から所要の純度のL層を成長させるのに適した成長条件の指標を得た。

次に、SIデバイスの基本的な構成要素となるGaAs pinダイオードの順方向電流-電圧特性について1次元シミュレーションによる解析をおこなった結果、GaAs SIパワーデバイスは1000V程度の耐圧を持つ中電力用の高速スイッチング素子として有望であり、電圧損失と耐圧のトレードオフの関係からデバイスの活性領域としてキャリアライフタイムが10⁻⁸s程度、厚さが50 μm程度のL層が適当であることがわかった。

次に素子の基板となる高不純物濃度層 (H層) とデバイスの活性領域となる低不純物濃度層 (L層) との接合 (H-L接合) の新しい形成技術として、逆エピタキシーを導入したLPEによる格子整合H-L接合形成技術を開発した。H層としてGeドープGaAs層のLPE成長をおこない、アンドープのGaAs成長基板上にそれと格子整合の取れた素子の基板とするのに十分な300 μm以上の厚さを持ち、不純物分布が均一で素子の基板として十分使用可能なキャリア濃度及び比抵抗のp⁺GaAs層が得られることがわかり、デバイス製作に最適な急峻な不純物濃度分布を持つH-L接合を形成できることが確認できた。またLEC (Liquid Encapsulated Czochralski) アンドープ半絶縁性GaAs基板をL層として使用したH-L接合 (p⁺-i接合) を用いてGaAs pinダイオードを試作し評価をおこなった結果、このL層はp層となっており、接合はp⁺-p接合であることが確認できた。また試作したGaAs pinダイオードは今後の新しい光機能SIデバイスで重要となる優れた受発光特性を持っていることが確かめられた。更に今後の展開として、より高品質のL層を持つH-L接合を得るため、アンドープGaAs LPE成長と逆エピタキシーによる格子整合H-L接合形成技術を組み合わせた新しいH-L接合形成技術を提案した。

更に形成したp⁺-p接合を用い、n⁺選択埋め込み成長ならびにZn選択熱拡散をおこない、GaAs p-channel BSITを試作しバイポーラモードでの動作を確認した。この結果BSITの試作のために開発した製作プロセスは今後のGaAs SIパワーデバイスの製作に有効に使用できる見通しを得た。

以上述べてきたように、GaAs SIデバイスの実現に置いて重要となる高純度のL層を得るため、アンドープGaAs LPE層の特性と成長条件との関係を明らかにし、L層を成長させるのに適した成長条件の指標を得た。また同様に重要である高品質なH-L接合を得るために、逆エピタキシーを導入した新しい格子整合GaAs H-L接合技術を開発した。更にこの新しい技術を用いて形成した格子整合p⁺-i接合を利用してGaAs pinダイオード、GaAs p-channel BSITを試作し評価をおこなった。

本研究によって開発し提案したこれらの技術により、より高性能のGaAs SIデバイスの実現が期待できる。

論文審査結果の要旨

静電誘導 (SI) サイリスタやバイポーラモード静電誘導トランジスタ (BSIT) などのSIパワーデバイスは高耐圧・大電流化、低損失化に対して、優れた特性を有しており、その高速化が緊急課題である。しかし現在のSiで構成されたデバイスでは、キャリアの寿命が長いために、電流導通時の少数キャリアの蓄積効果がスイッチング速度に影響を及ぼし、高速化が困難である。

本研究はこの問題を解決し、またデバイスの高機能化を目的としてなされた。GaAsは直接遷移型のバンド構造をもち、Siに比べてキャリアの寿命がはるかに短く、さらに受発光特性が優れていることから、これを用いてSIデバイスが製作できれば、高速スイッチングと光による制御が可能になる。こうしたSIデバイスを実現するためには、デバイスの活性領域となる低不純物濃度層 (L層) の成長技術と、その層とベース領域となる高不純物濃度層 (H層) との境界で格子整合したH-L接合の形成技術の確立が不可欠である。本研究では高純度の結晶成長に適した液相エピタキシャル (LPE) 法を用い、さらに格子補償効果を活用したデバイスの新製作技術を開発して、これらの問題を解決した。

本論文の第1章では、化合物半導体、特にGaAsデバイスの歴史とその問題点など本研究の背景について述べている。第2章では、SIパワーデバイスの活性領域として不可欠な低不純物濃度で、かつ高品質なL層を成長するために、LPEにおける各種成長条件を検討し、高純度GaAs層の成長に対する指針が得られた。第3章では、SIデバイスの基本的な構成要素であるGaAs pinダイオードの1次元シミュレーションにより、特に電圧損失の観点から、GaAsのSIパワーデバイスで要求されるL層の特性について検討した。その結果、GaAs-SIデバイスは耐圧1000V程度の中電力用高速スイッチング素子として有望なことが判明し、またその設計製作に対する知見が得られた。第4章では、まずエピタキシャルH層を基板として用いる逆エピタキシーの発想を導入した格子整合H-L接合の新しい形成技術の開発について述べ、次にこの新技術を用いてSIデバイスの基本となるGaAs pinダイオードを試作し、良好な特性を得ている。また、アンドープGaAsのLPE成長と逆エピタキシー技術を組み合わせたH-L接合形成技術を用いれば、より高品質のH-L接合が得られることを提案している。第5章では、本技術によって形成した格子整合 p^+n 接合を用いてGaAs pチャンネルBSITを試作した結果、基本的な動作が確認でき、本技術がSIデバイスの製作に対して有効なことを示している。第6章は総括である。

要するに、本研究はSIパワーデバイスの発展に対する貢献が大である。審査の結果、本論文は博士(工学)の学位に相当する十分な内容があるものと認定する。